

PONTIFÍCIA UNIVERSIDADE CATÓLICA DO RIO DE JANEIRO

**Energy Harvesting de material PVDF para
prolongamento do tempo de voo de VANT**

Daniel Zimmer de Paula Freitas

Orientador: Prof. Eduardo Costa da Silva

Co-orientador: Prof. Carlos Roberto Hall Barbosa

Projeto Final de Graduação

Centro Técnico Científico - CTC

Departamento de Engenharia Elétrica

Curso de Graduação em Engenharia da Computação

Rio de Janeiro, 2022



Daniel Zimmer

**Energy Harvesting de material PVDF para
prolongamento do tempo de voo de VANT**

Orientador: Prof. Eduardo Costa da Silva

Co-orientador: Prof. Carlos Roberto Hall Barbosa

Relatório de Projeto Final, apresentado ao programa
de Engenharia de Computação da PUC-Rio como requisito
parcial para a obtenção do título de Engenheiro de Computação.

Rio de Janeiro, 2022

Resumo

O uso de veículos aéreos não tripulados (VANTs) tem aumentado bastante nos últimos anos. Porém, ainda existem algumas limitações que dificultam o uso extensivo dessa tecnologia. A limitação de interesse para esse estudo é o tempo máximo de voo.

O objetivo desta pesquisa é determinar a viabilidade de estender o tempo máximo de voo de VANTs, utilizando técnicas de *energy harvesting*, com foco na utilização de materiais de fluoreto de polivinilideno (PVDF), que possuem propriedades piezoelétricas.

Inicialmente, técnicas para coleta e condicionamento de energia piezoelétrica são apresentadas. Em seguida, o circuito integrado (CI) LTC3588 é apresentado como solução compacta e eficiente para coleta de energia. Então, simulações computacionais são realizadas com esse CI. Por fim, placas de circuito impresso com o CI em questão são projetadas, fabricadas e testadas a fim de comprovar a viabilidade do emprego deste chip para a coleta de energia a partir de filmes PVDF.

Palavras-chave: coleta de energia, PVDF, LTC3588, VANT, tempo de voo, simulação

Abstract

The use of Unmanned Aerial Vehicles (UAVs) has greatly increased in the past years. However, some limitations make extensive use of this technology difficult. The limitation of interest to this study is the maximum flight time.

The goal of this study is to determine the viability of extending the maximum flight time of UAVs using energy harvesting techniques with focus on polyvinylidene fluoride (PVDF) materials, that have piezoelectric properties.

Initially, piezoelectric energy harvesting and conditioning techniques are presented. Then, the integrated circuit (IC) LTC3588 is presented as a compact and efficient solution to energy harvesting. After that, computer simulations are run using this IC. Finally, test boards are fabricated and tested to check the viability of the IC for energy harvesting using PVDF films.

Keywords: energy harvesting, PVDF, LTC3588, UAV, flight time, simulation

Lista de ilustrações

Figura 1 – Sinal CA	3
Figura 2 – Retificador de onda completa	3
Figura 3 – Sinal retificado	4
Figura 4 – Capacitor para suavizar o sinal retificado	4
Figura 5 – Sinal suavizado por capacitor	4
Figura 6 – Fonte chaveada	5
Figura 7 – Sinal chaveado	5
Figura 8 – Filtro após sinal chaveado	5
Figura 9 – Sinal após filtro	5
Figura 10 – Circuito de condicionamento completo	6
Figura 11 – Aplicação típica do LTC3588	7
Figura 12 – Diagrama de blocos do LTC3588	8
Figura 13 – Perfil de arranque do LTC3588-1	9
Figura 14 – Circuito simulado no LTspice	10
Figura 15 – Resultado da simulação	11
Figura 16 – Esquemático da placa de desenvolvimento	12
Figura 17 – Esquemático do banco de capacitores	13
Figura 18 – <i>Layout</i> das PCIs	14
Figura 19 – Visualização 3D da PCI	15
Figura 20 – Foto das placas fabricadas	18
Figura 21 – Placa montada com <i>pin headers</i>	19
Figura 22 – Placa suspensa	19
Figura 23 – Teste da placa fabricada	20
Figura 24 – Resultado do teste da placa fabricada (LTC3588-1)	21
Figura 25 – Resultado do teste da placa fabricada (LTC3588-2)	21
Figura 26 – Teste com agitador e filme PVDF	22
Figura 27 – Filme PVDF com peso acoplado	23
Figura 28 – Resultado do teste (entrada - azul, saída - laranja)	23

Lista de tabelas

Tabela 1 – <i>Bill of Materials</i>	16
Tabela 2 – <i>Posicionamento dos componentes</i>	17

Sumário

1	INTRODUÇÃO	1
1.1	Energy Harvesting	1
1.2	Materiais Piezoelétricos	1
1.2.1	PVDF	1
1.2.2	Coleta de Energia Piezoelétrica	2
1.3	VANTs	2
1.4	Organização do Trabalho	2
2	COLETA E CONDICIONAMENTO DE ENERGIA PIEZOELÉTRICA	3
3	LTC3588 - FONTE DE COLETA DE ENERGIA	7
3.1	Aplicação Típica	7
3.2	Diagrama de Blocos	8
3.3	Tensão Mínima de Entrada	9
4	SIMULAÇÃO DO LTC3588	10
4.1	Circuito	10
4.2	Resultado da Simulação	11
5	PROJETO DA PLACA DE TESTE	12
5.1	Banco de Capacitores	13
5.2	Escolha dos Componentes	13
5.3	Desenvolvimento da PCI	14
5.4	Modelo 3D	15
6	FABRICAÇÃO E TESTES DA PLACA	16
6.1	Fabricação das Placas	16
6.2	Placas Fabricadas	18
6.3	Teste da Placa	20
7	TESTE DA PLACA COM FILME PVDF	22
8	CONCLUSÃO	24
	REFERÊNCIAS	25

1 Introdução

1.1 Energy Harvesting

Tradicionalmente, a energia elétrica usada no cotidiano é produzida em larga escala em usinas hidrelétricas, termoelétricas, solares e eólicas. Essa energia é transmitida para os usuários finais por meio de redes elétricas que interligam os geradores de energia elétrica às distribuidoras, e essas aos consumidores finais.

O *energy harvesting* consiste em produzir pequenas quantidades de energia diretamente onde pretende-se utilizá-la. Como a quantidade de energia disponível é geralmente pequena, ela só pode ser usada para energizar circuitos de baixa potência. ^[1] Essa energia pode ser proveniente de várias fontes, inclusive de fontes vibracionais por meio de materiais piezoelétricos, como é de interesse para esse estudo.

1.2 Materiais Piezoelétricos

Materiais piezoelétricos possuem a propriedade de gerar uma carga quando são deformados. Essa carga pode ser coletada e utilizada para energizar diferentes dispositivos. ^[2] O polímero polifluoreto de vinilideno (PVDF) possui tais características.

1.2.1 PVDF

O PVDF é um polímero de baixa densidade, boa resistência mecânica e elevada capacidade térmica de operação permanente (cerca de 140 °C), sendo utilizado em diversas aplicações estruturais, principalmente na indústria do petróleo. Apresenta comportamento piezoelétrico na forma de filmes finos, disponíveis comercialmente para aplicação como sensores e na forma de tarugos ou placas. ^[3]

Como propriedades piezoelétricas ocorrem em poucos materiais, são elas que motivam a maior parte dos trabalhos com PVDF. São também mais intensas no PVDF do que em outros polímeros. O fator chave que define a faixa de aplicação de polímeros piezoelétricos é a sua utilização na concepção de transdutores, sensores e atuadores.

Dessa forma, por conta do seu baixo peso e alta resistência, filmes PVDF são ótimos candidatos para aplicações de *energy harvesting*.

1.2.2 Coleta de Energia Piezoelétrica

A energia produzida deformando um material piezoelétrico, como o PVDF, não é adequada para alimentar a maioria dos circuitos que se beneficiariam deste tipo de *energy harvesting*. Para isso, existem técnicas de condicionamento de energia que serão apresentadas no capítulo 2, assim como circuitos integrados já desenvolvidos para esse propósito. [4] [5] [6]

1.3 VANTs

Veículo aéreo não tripulado (VANT), em inglês, *Unmanned Aerial Vehicle* (UAV), também conhecido como drone, é um tipo de aeronave que pode ser operada sem piloto a bordo. [7]

VANTs são controlados à distância por meio de ondas de rádio. Eles podem, também, ser controlados sem intervenção humana com uso de inteligência artificial.

VANTs apresentam diversas vantagens em relação a veículos aéreos tradicionais. Por não serem tripulados, podem acessar áreas perigosas sem oferecer risco à vida. Além disso, por não precisarem transportar um piloto, podem ser fabricados com dimensões muito reduzidas. Outra vantagem, exclusiva de quadricópteros, é o fato de poderem ser manobrados com muito mais precisão, por conta de sua propulsão vertical. [8]

Como boa parte dos sistemas dos VANTs são alimentados por meio de baterias, e muita energia precisa ser utilizada para mantê-los no ar, recuperar parte da energia perdida por meio de vibrações para energizar circuitos secundários como dispositivos de comunicação e de sensoriamento pode ser benéfico para o tempo máximo de voo.

1.4 Organização do Trabalho

Este projeto final de graduação é subdividido em 8 capítulos, sendo o primeiro focado na contextualização e fundamentação de temas diretamente associados ao escopo do trabalho, como Energy Harvesting, materiais piezoelétricos e VANTs. Por sua vez, uma breve descrição do escopo dos demais capítulos é apresentada a seguir.

No capítulo 2, são apresentadas técnicas de coleta e condicionamento de energia piezoelétrica. No capítulo 3, é apresentado o circuito integrado LTC3588. No capítulo 4, é apresentada uma simulação computacional do LTC3588. No capítulo 5, é apresentado o projeto de placa impressa para testar o LTC3588. No capítulo 6, são apresentados os resultados da fabricação das placas, assim como testes que comprovam o funcionamento delas. No capítulo 7, é apresentado o resultado do teste do LTC3588 utilizando filme PVDF como fonte de energia.

2 Coleta e Condicionamento de Energia Piezoelétrica

Ao ser mecanicamente excitado, o material piezoelétrico produz um sinal elétrico. A intensidade e direção do sinal gerado depende da intensidade e direção da ação mecânica aplicada no material.

Quando a ação mecânica aplicada sobre o material piezoelétrico é de natureza vibracional, o sinal produzido pelo material é, geralmente, alternado (CA), conforme exemplificado na figura 1. Além disso, os picos do sinal gerado podem ultrapassar consideravelmente a tensão máxima desejada para energizar outros circuitos. Dessa forma, é necessário o condicionamento adequado da energia produzida. Os métodos de condicionamento podem variar, mas costumam seguir a mesma lógica.

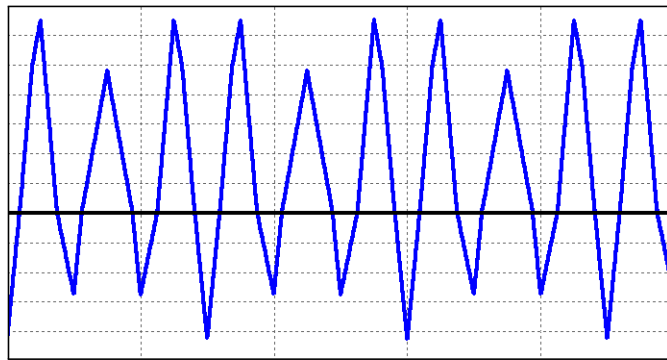


Figura 1 – Sinal CA

Inicialmente, o sinal alternado (CA) é retificado por meio de um retificador. Esse retificador pode ser de onda simples, porém, visando maior eficiência, o retificador é, normalmente, de onda completa, como ilustrado na figura 2. Idealmente, este retificador é composto de diodos *Schottky*, que possuem queda de tensão menor do que os diodos de junção. A Figura 3 ilustra o sinal após a retificação.

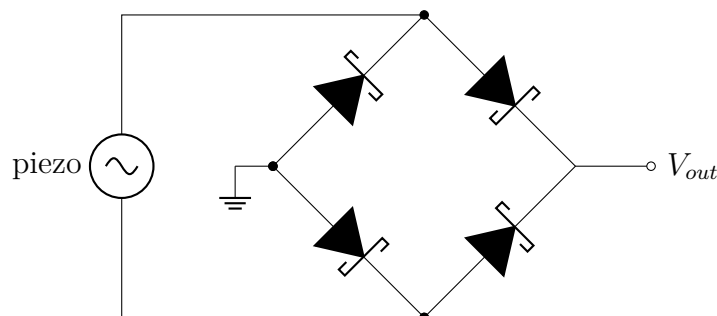


Figura 2 – Retificador de onda completa

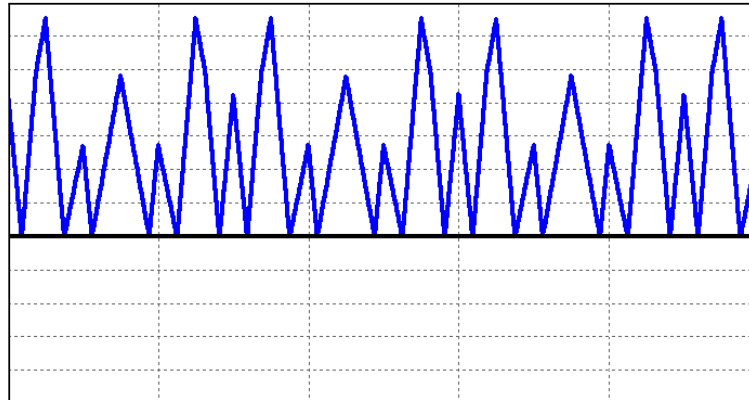


Figura 3 – Sinal retificado

Em seguida, esse sinal é utilizado para carregar um capacitor, como na figura 4, que faz com que a tensão se torne quase constante (CC), conforme exemplificado na figura 5.

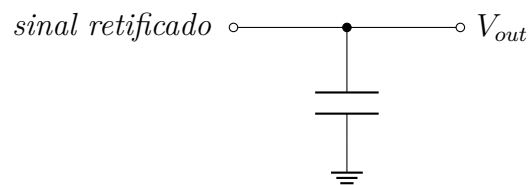


Figura 4 – Capacitor para suavizar o sinal retificado

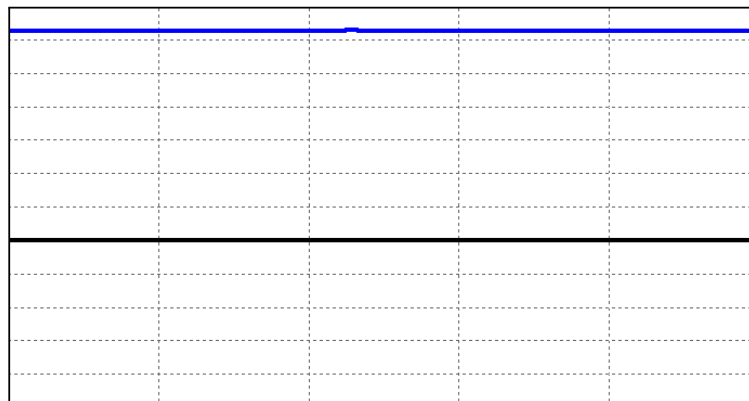


Figura 5 – Sinal suavizado por capacitor

Depois disso, a tensão CC sobre o capacitor é ajustada para o nível CC adequado de acordo com a aplicação desejada. Esse condicionamento pode ser feito por meio de um regulador linear de tensão, porém, visando maior eficiência, um regulador chaveado é normalmente utilizado, como mostrado na figura 6. Esse tipo de regulador liga e desliga o sinal rapidamente, como ilustrado na figura 7, fazendo com que a média do sinal de saída seja a tensão desejada. A tensão de saída é monitorada e o *duty cycle* do sinal gerado é ajustado para manter a tensão média de saída constante.

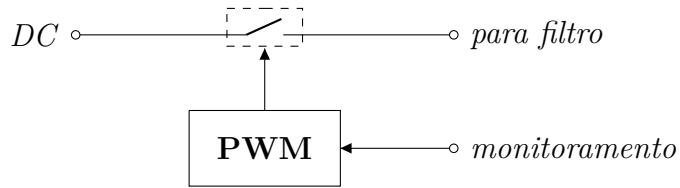


Figura 6 – Fonte chaveada

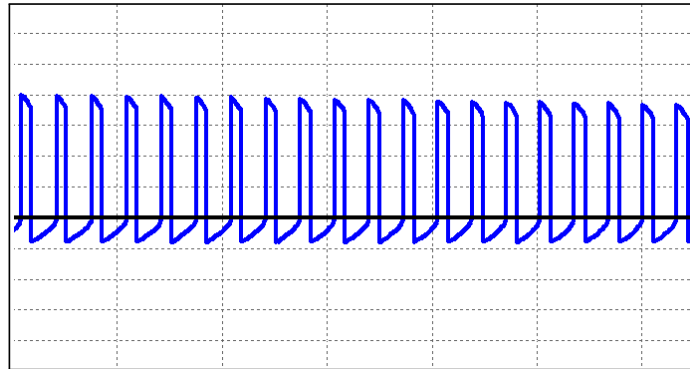


Figura 7 – Sinal chaveado

Em seguida, na figura 8, pode-se observar um indutor e um capacitor responsáveis por filtrar esse sinal chaveado, produzindo uma tensão constante e de magnitude adequada, como mostrado na figura 9.

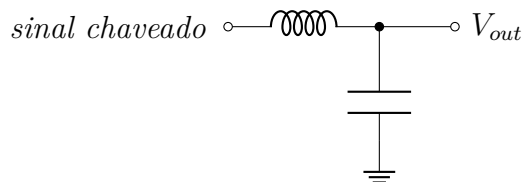


Figura 8 – Filtro após sinal chaveado

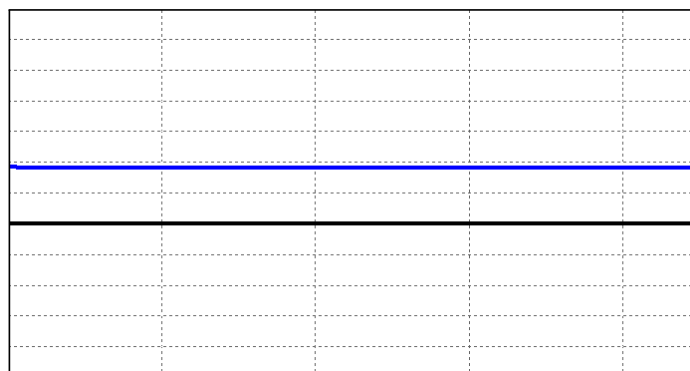


Figura 9 – Sinal após filtro

A figura 10 ilustra o circuito completo, cujos estágios individuais de processamentos foram aqui apresentados. Nele, pode-se observar todos os estágios apresentados anteriormente.

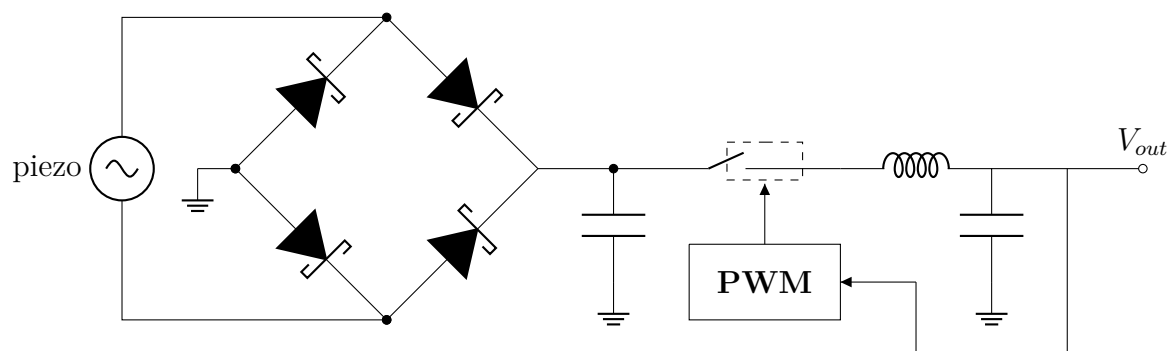


Figura 10 – Circuito de condicionamento completo

Atualmente, existem circuitos integrados (CIs) projetados especificamente para coleta de energia, e já otimizados para esse tipo de aplicação. Dessa forma, eles já fazem tudo discutido anteriormente de maneira eficiente.

3 LTC3588 - Fonte de Coleta de Energia

O circuito integrado LTC3588, produzido pela *Linear Technology*, foi projetado como uma fonte para coleta de energia que pode ser utilizada para, entre outras finalidades, coletar e condicionar energia coletada a partir de materiais piezoelétricos.

Existem duas variantes desse CI, o LTC3588-1 e o LTC3588-2. Eles são bastante similares, só tendo como diferenças principais as tensões possíveis de saída, a tensão mínima de entrada e a corrente quiescente.

3.1 Aplicação Típica

As informações de funcionamento a seguir foram coletadas do *datasheet* [5] do CI LTC3588-1, porém elas também se aplicam ao LTC3588-2. Pode-se observar na figura 11 como o CI é tipicamente utilizado.

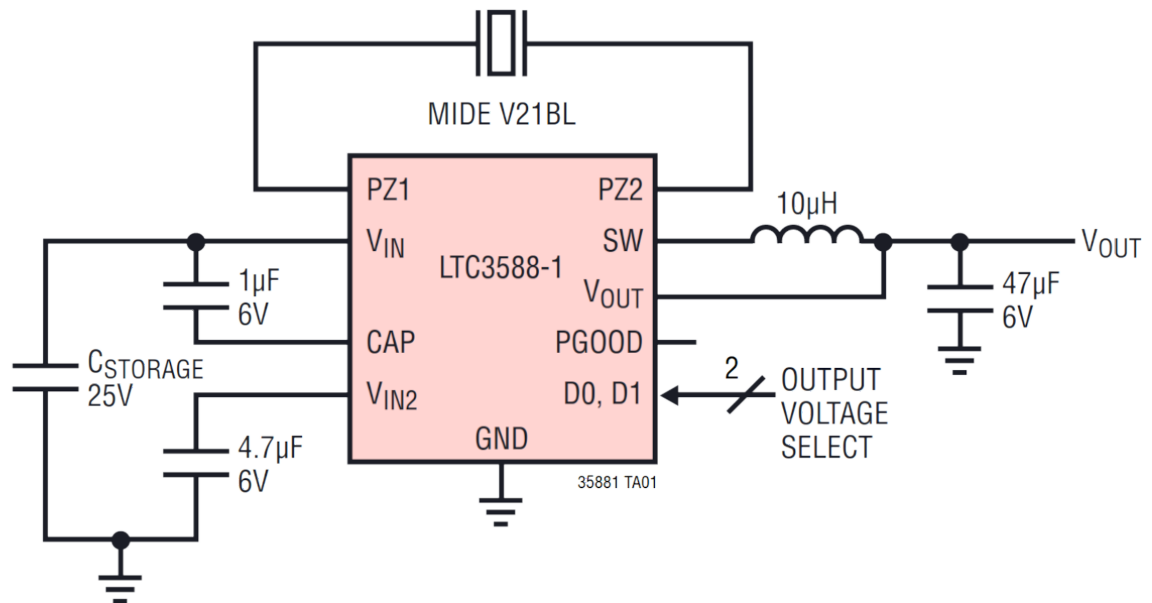


Figura 11 – Aplicação típica do LTC3588

O material piezoelétrico é conectado entre os pinos **PZ1** e **PZ2**.

O pino **CAP** é utilizado pelo regulador chaveado interno e deve ter um capacitor de $1\mu\text{F}$ conectado entre ele e V_{IN} .

O pino V_{IN} está conectado à saída do retificador de onda completa interno do CI, e um capacitor deve ser conectado a ele para suavizar o sinal retificado. O valor desse capacitor varia de acordo com a aplicação.

O pino V_{IN2} é utilizado como referência para selecionar a tensão de saída, utilizando os pinos **D0** e **D1**. O *datasheet* do CI apresenta as tensões de saída em função desses dois pinos.

A saída do circuito de chaveamento está conectada no pino **SW**. Esse pino deve ser conectado ao pino V_{OUT} por meio de um indutor para filtrar o sinal e produzir um sinal contínuo (CC).

Por fim, existe o pino **PGOOD** que é uma saída digital (com referência ao V_{OUT}) acionada quando a tensão de V_{OUT} é 92% da tensão de saída selecionada.

3.2 Diagrama de Blocos

Na figura 12 pode-se ver o diagrama de blocos do LTC3588. Analisando esse diagrama pode-se entender mais a fundo como este circuito integrado funciona. Nota-se, também, que ele funciona de maneira similar à descrita no capítulo 2.

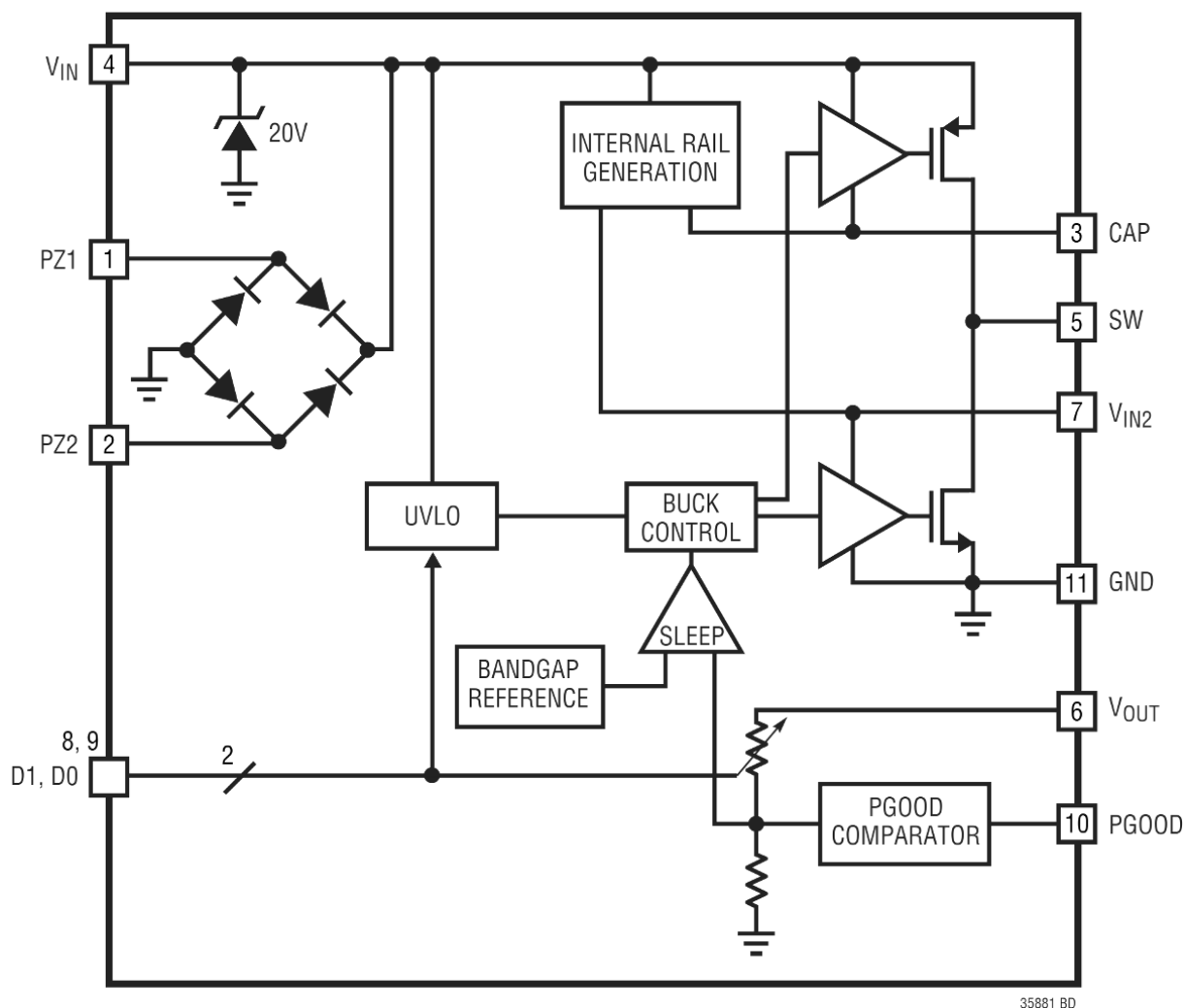


Figura 12 – Diagrama de blocos do LTC3588

Pode-se observar que as entradas do material piezoelétrico estão diretamente conectadas a um retificador de onda completa. Por sua vez, a saída do retificador está conectada a V_{IN} , onde o sinal será estabilizado por meio de um capacitor. Conectado também a V_{IN} há um diodo *Zener* de 20 V, responsável por limitar a tensão de entrada a 20 V caso ela exceda esse valor, dessa forma, protegendo o resto do circuito.

Em seguida, esse sinal já estabilizado alimenta o regulador chaveado. Duas tensões, V_{IN2} e CAP são geradas para alimentar o regulador. Esse, por sua vez, compara a tensão de saída atual (V_{OUT}) com a tensão de saída desejada (que foi selecionada por meio de D0 e D1) e, dessa forma, ajusta o *duty cycle* produzido pelos dois transistores que estão conectados à saída SW.

Além disso, também existe um comparador responsável por determinar quando a tensão de saída alcança 92% da tensão de saída selecionada, a fim de acionar o pino PGOOD.

3.3 Tensão Mínima de Entrada

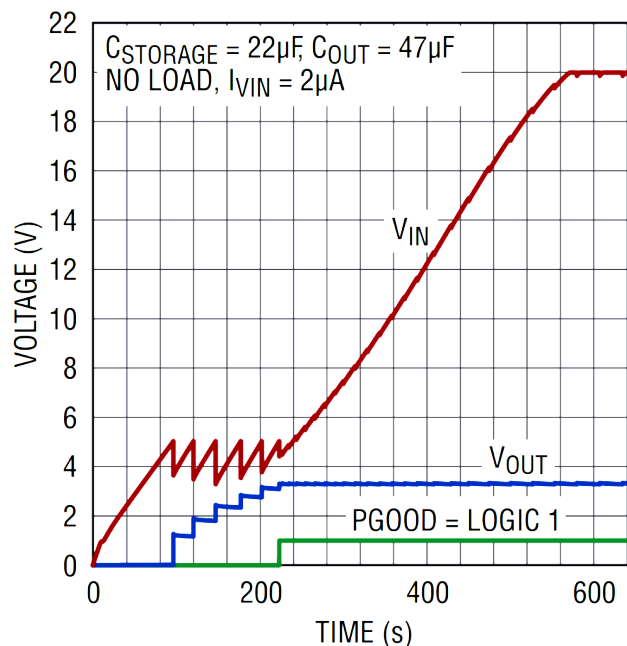


Figura 13 – Perfil de arranque do LTC3588-1

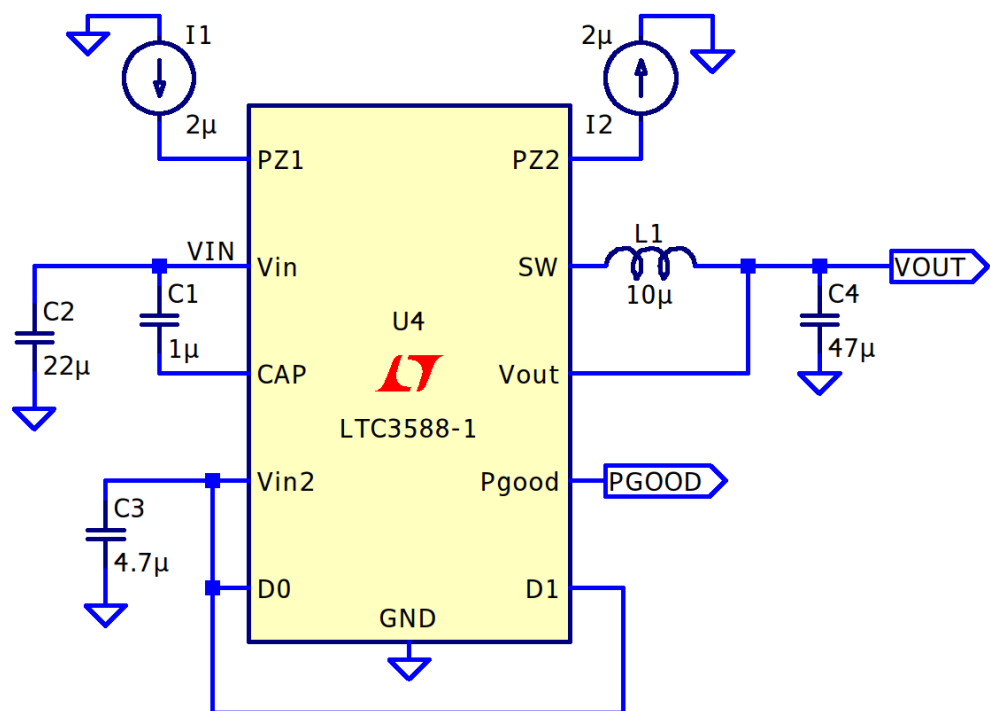
Analisando o perfil de arranque do LTC3588-1, ilustrado na figura 13, pode-se observar que, quando o sinal de entrada alcança 4 V aproximadamente, o regulador chaveado é acionado e, dessa forma, o capacitor de saída começa a ser carregado. Pode-se observar também o acionamento do sinal PGOOD.

Por outro lado, ressalta-se que o perfil de arranque do *chip* LTC3588-2 é ligeiramente diferente, precisando de uma tensão de entrada mínima de 15 V aproximadamente.

4 Simulação do LTC3588

Simular circuitos integrados é uma maneira prática e barata de confirmar que tais CI funcionam da maneira esperada, antes de efetuar a montagem experimental. A simulação do LTC3588 foi feita utilizando o *software* LTspice^[9].

4.1 Circuito



.tran 360 startup

Figura 14 – Circuito simulado no LTspice

Pode-se observar, na figura 14, o circuito utilizado na simulação. Ele foi montado como recomendado pelo *datasheet*^[5] do LTC3588-1, assim como é mostrado na figura 11.

Os valores dos capacitores de entrada e saída, assim como a corrente de entrada foram selecionados para aproximar os valores descritos na figura 13. Dessa forma, o capacitor de entrada é de $22\ \mu\text{F}$, o capacitor de saída é de $47\ \mu\text{F}$, a corrente de entrada é de $2\ \mu\text{A}$ e não há carga conectada ao circuito.

Além disso, os pinos D0 e D1 estão ambos conectados a VIN2. Dessa forma, o CI está configurado para produzir uma saída de 3,6 V.

4.2 Resultado da Simulação

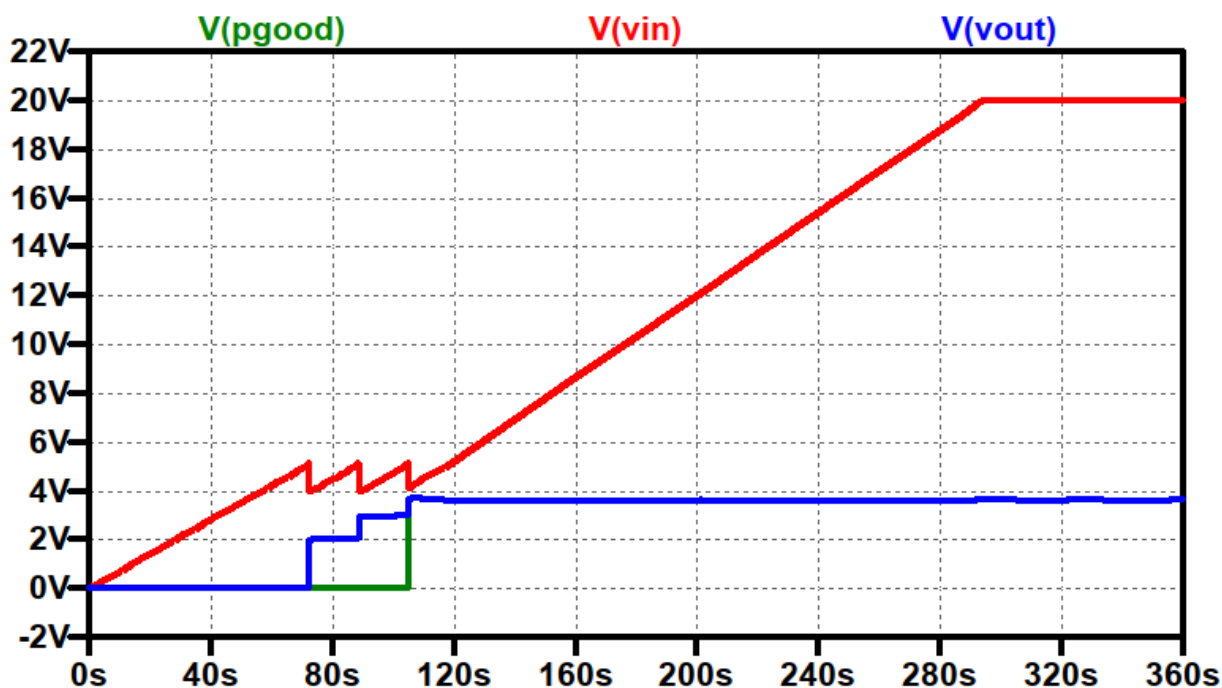


Figura 15 – Resultado da simulação

Na figura 15, pode-se observar o resultado da simulação. Nota-se que o comportamento simulado é bem similar ao gráfico proveniente do *datasheet*^[5] apresentado na figura 13.

Quando VIN alcança, aproximadamente, 4,5 V, a fonte chaveada é acionada e começa a carregar o capacitor de saída. Isso faz com que o capacitor de entrada se descarregue ligeiramente, assim, desabilitando a fonte novamente. Esse ciclo se repete até que o capacitor de saída esteja carregado com a tensão selecionada pelos pinos D0 e D1 (nesse caso 3,6 V).

Depois que o capacitor de saída carrega completamente, o capacitor de entrada pode carregar livremente até 20 V, que é a tensão do diodo *Zener* de proteção visto na seção 3.2.

Além disso, pode-se observar que, quando V_{OUT} alcança 92 % de sua tensão máxima, PGOOD é acionado.

Essa mesma simulação, trocando o chip pelo LTC3588-2, se comporta de maneira similar, porém, o regulador chaveado só é acionado quando a tensão de entrada alcança 15 V aproximadamente, assim como indicado no *datasheet*^[6] do CI.

5.1 Banco de Capacitores

Na figura 17, pode-se observar o esquemático do banco de capacitores. Ele possui vários valores diferentes que podem ser conectados em paralelo para criar diversos valores de capacitância. Além disso, o banco também possui um capacitor indicado como *custom*, deixado em aberto durante a produção da placa. Dessa forma, um capacitor de qualquer valor pode ser soldado em seu lugar.

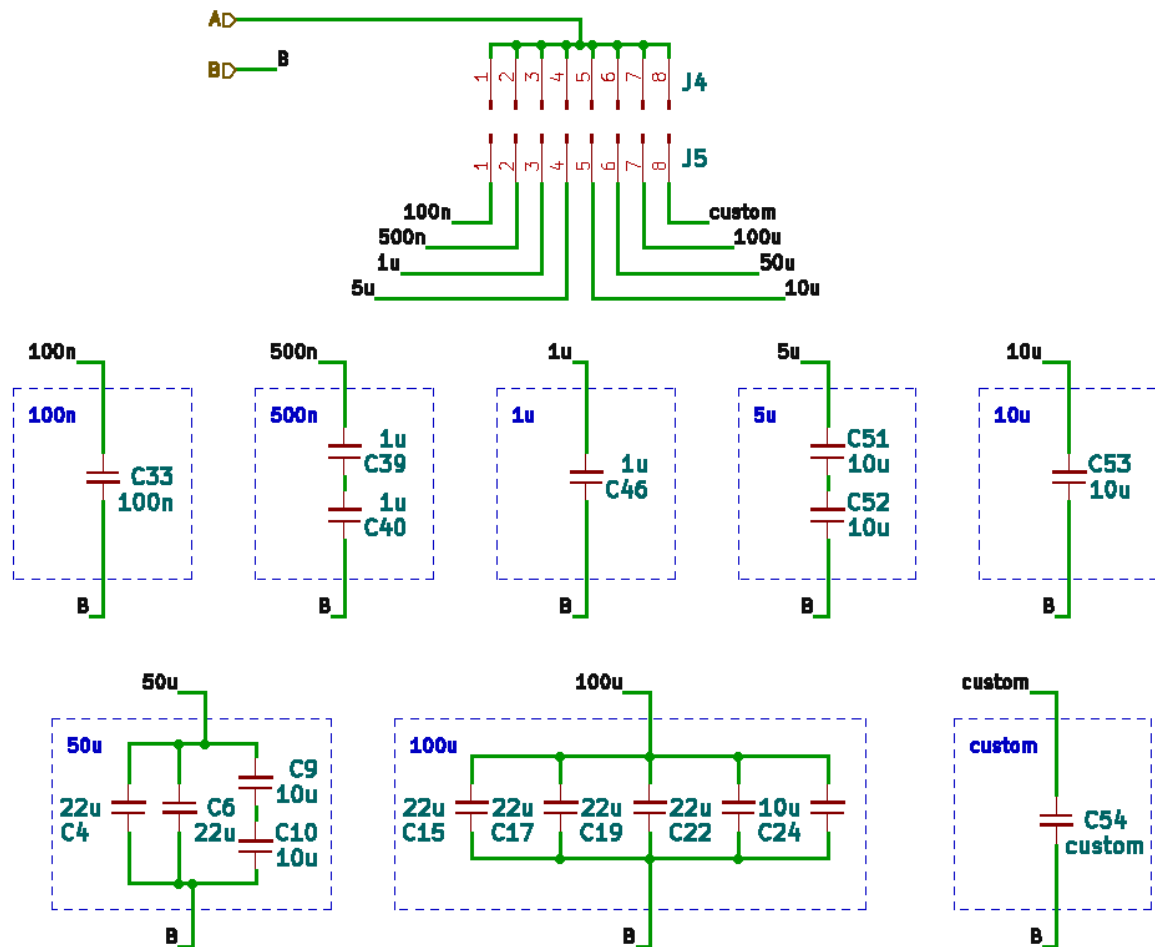


Figura 17 – Esquemático do banco de capacitores

5.2 Escolha dos Componentes

Os **capacitores** escolhidos são todos SMD e têm a menor dimensão possível para reduzir resistências e indutâncias parasitas. Eles tem tensão máxima de 50 V (consideravelmente acima do limite de 20 V do CI sendo testado).

O **indutor** escolhido é um dos indutores recomendados no *datasheet* do LTC3588.

Os **conectores** escolhidos são do tipo *pin header* com espaçamento de 2,54 mm, assim como se encontra em dispositivos feitos para serem usados com protoboards.

5.3 Desenvolvimento da PCI

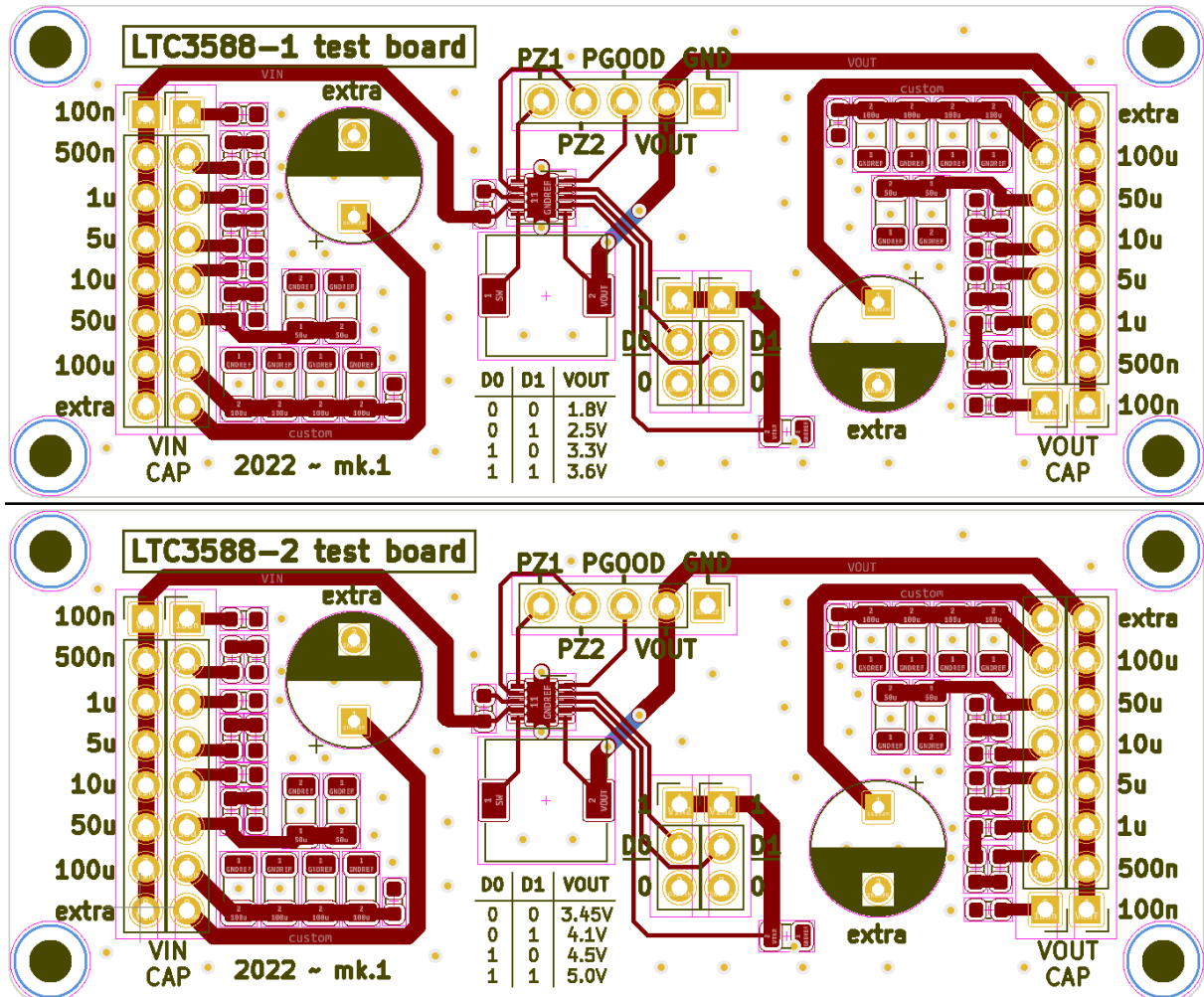


Figura 18 – *Layout* das PCIs

A PCI foi projetada com duas camadas e componentes em apenas um dos lados para baratear o custo de produção. Como pode ser observado na figura 18, duas placas similares foram desenvolvidas. A única diferença entre elas é o nome da placa no canto superior esquerdo e a tabela de tensões de saída, já que uma foi projetada para o LTC3588-1 e a outra para o LTC3588-2.

As restrições de fabricação para placas de duas camadas do local escolhido para produzir as PCIs foram respeitadas. No site do fabricante é possível encontrar informações como distância mínima entre vias, distância mínima entre *pad* e via, tamanho máximo da placa, tamanho mínimo da via, tamanho mínimo da fonte do *silkscreen*, etc.

Projetar a placa com uma boa margem das limitações do fabricante é recomendado para garantir que ela possa ser produzida sem nenhum defeito.

5.4 Modelo 3D

É sempre uma boa ideia checar o modelo 3D da placa sendo desenvolvida antes de exportá-la para ser fabricada. Felizmente, os principais programas atuais de desenvolvimento de PCBs possuem essa funcionalidade.

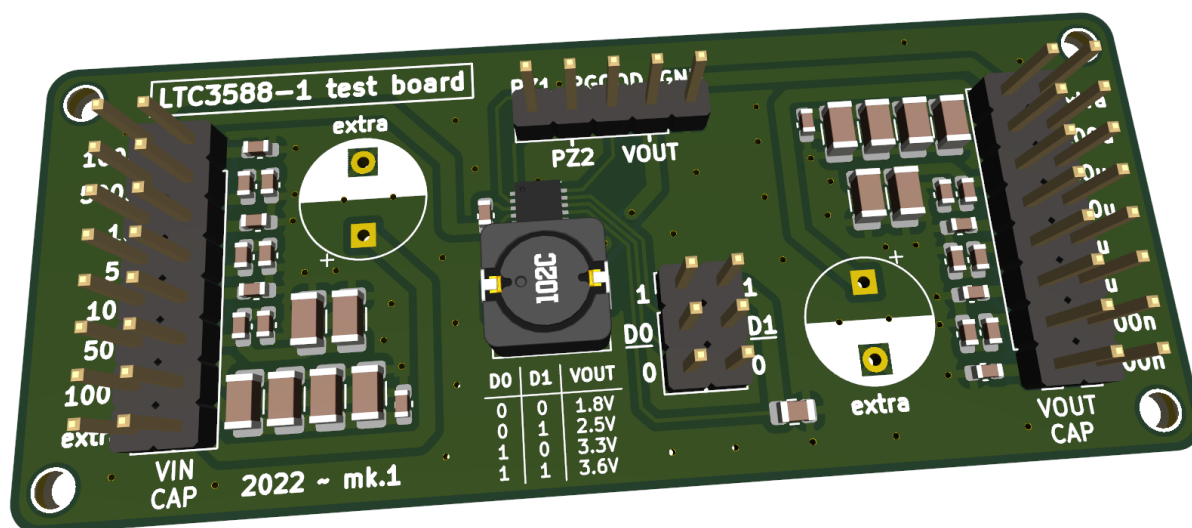


Figura 19 – Visualização 3D da PCI

Pela visualização 3D mostrada na figura 19, pode-se observar que não existe colisão entre diferentes componentes. Dessa forma, a placa provavelmente poderá ser produzida sem problemas. Além disso, pode-se ver que o *layout* da placa está visualmente agradável.

6 Fabricação e Testes da Placa

6.1 Fabricação das Placas

Para enviar a placa para a empresa fabricante de PCIs, é necessário exportar os arquivos referentes ao *design* da placa. Dessa forma, é gerado um arquivo *GERBER* para cada camada da placa, assim como arquivos que descrevem onde os furos devem ser feitos (tanto vias quanto furos mecânicos e furos para componentes *through-hole*).

Como os componentes da placa também seriam soldados pela empresa, é necessário enviar um *bill of materials* (BOM), que é um arquivo *csv* que lista todos os componentes a serem instalados. Além disso, também é necessário enviar outro arquivo *csv* contendo o posicionamento de todos os componentes.

Tabela 1 – *Bill of Materials*

Comment	Designator	Footprint	LCSC
22u	C15, C17, C19, C22, C4, C56, C58, C6, C67, C69, C71, C74	C_1206_3216Metric	C12891
100n	C33, C85	C_0603_1608Metric	C14663
1u	C1, C39, C40, C46, C91, C92, C98	C_0603_1608Metric	C15849
4.7u	C2	C_0805_2012Metric	C1779
100u	L1	L_7.3x7.3_H4.5	C83827
10u	C10, C103, C104, C105, C24, C51, C52, C53, C61, C62, C76, C9	C_0603_1608Metric	C96446
LTC3588-2	U1	DFN-10-3x3mm	

Como pode ser observado na tabela 1, o BOM associa o designador de cada componente com seu ID no catálogo do fabricante (nesse caso o LCSC ^[11]). Nesse caso, o chip LTC3588-2 não constava nesse catálogo, portanto ele foi comprado separadamente e enviado diretamente para a fabricante.

Na tabela 2 é possível ver uma parte do arquivo que descreve o posicionamento dos componentes. Cada linha do arquivo indica qual componente (indicado pelo designador) deve ir em qual posição X e Y, com qual rotação e em qual camada da placa.

Tabela 2 – Posicionamento dos componentes

Designator	Val	Package	Mid X	Mid Y	Rotation	Layer
C1	1u	C_0603_1608Metric	110	-48.1	-90	top
C2	4.7u	C_0805_2012	128.5	-62	180	top
C4	22u	C_1206_3216	101.3	-54.375	-90	top
C6	22u	C_1206_3216	98.8	-54.375	90	top
C9	10u	C_0603_1608	94.55	-54.375	-90	top
C10	10u	C_0603_1608	96.05	-54.375	90	top
C15	22u	C_1206_3216	102.5	-59.125	-90	top
C17	22u	C_1206_3216	100	-59.125	-90	top
C19	22u	C_1206_3216	95	-59.125	-90	top
• • •						

Por meio desses arquivos, que são gerados automaticamente, as placas foram encomendadas. Foram pedidas 5 placas para o LTC3588-1 e 5 placas para o LTC3588-2, sendo que apenas duas de cada estariam já populadas com os componentes devidamente soldados. É geralmente boa ideia ter sempre mais do que uma placa disponível, porque se algo acontecer com uma das placas, não é necessário esperar para que mais uma seja fabricada.

6.2 Placas Fabricadas

Na figura 20, é possível ver o resultado das placas fabricadas, já com os componentes SMD soldados.

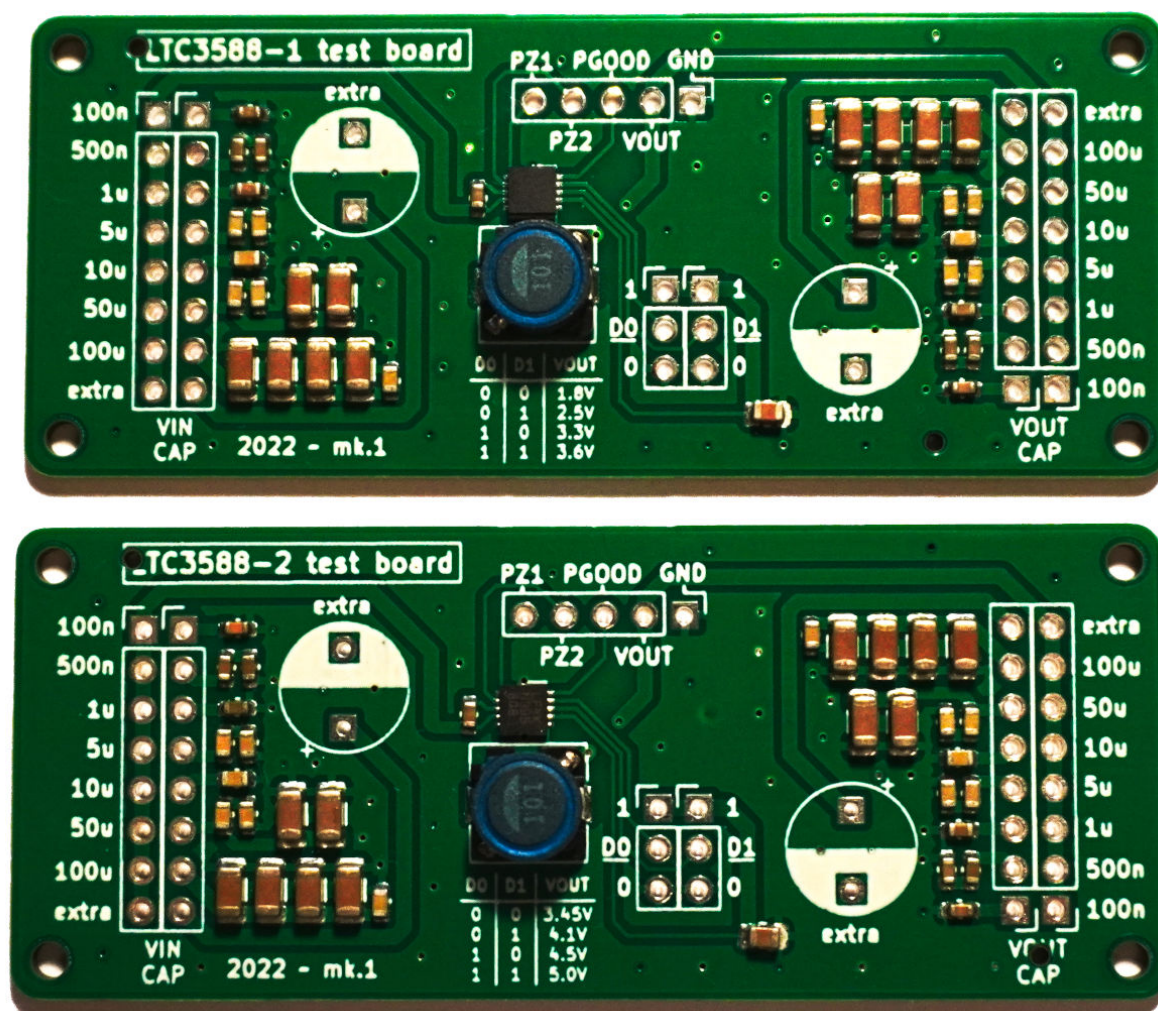


Figura 20 – Foto das placas fabricadas

Uma vez recebidas as placas fabricadas, a única coisa que resta para testá-las é soldar os *pin headers*. Eles são utilizados, por meio de *jumpers*, para selecionar D0, D1 e o valor dos capacitores de entrada e saída. Além disso, eles são usados como conectores de entrada e saída.

A figura 21 mostra como a placa fica após ser montada completamente. Pés de plástico foram impressos em uma impressora 3D e instalados nos 4 furos mecânicos presentes nas quinas da placa para ela ficar ligeiramente suspensa (figura 22).

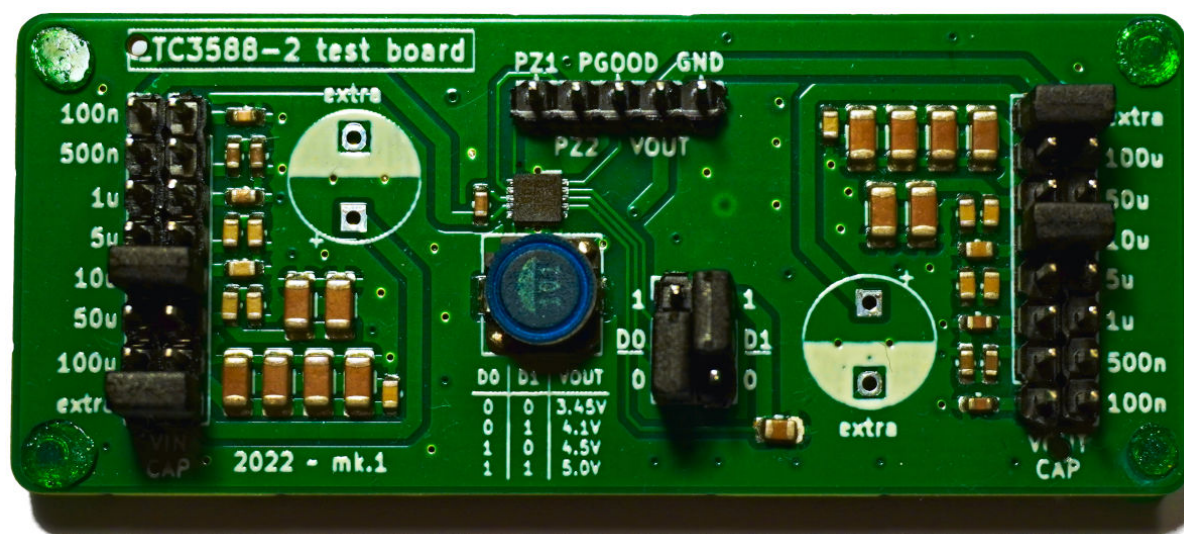


Figura 21 – Placa montada com *pin headers*

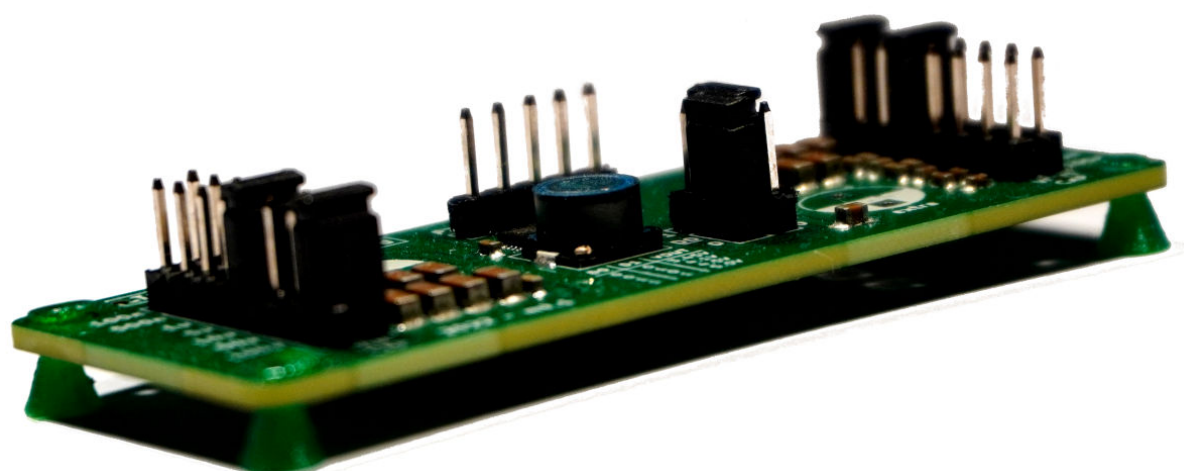


Figura 22 – Placa suspensa

6.3 Teste da Placa

Na figura 23 é possível ver a montagem do teste da placa com o chip LTC3588-1. A placa foi alimentada com 17V fornecidos por uma fonte de bancada. Em série com a fonte, um resistor de 1 M Ω foi conectado para simular uma situação de alta impedância.

A capacitância de entrada utilizada foi de 15 μ F e a de saída, 50 μ F.

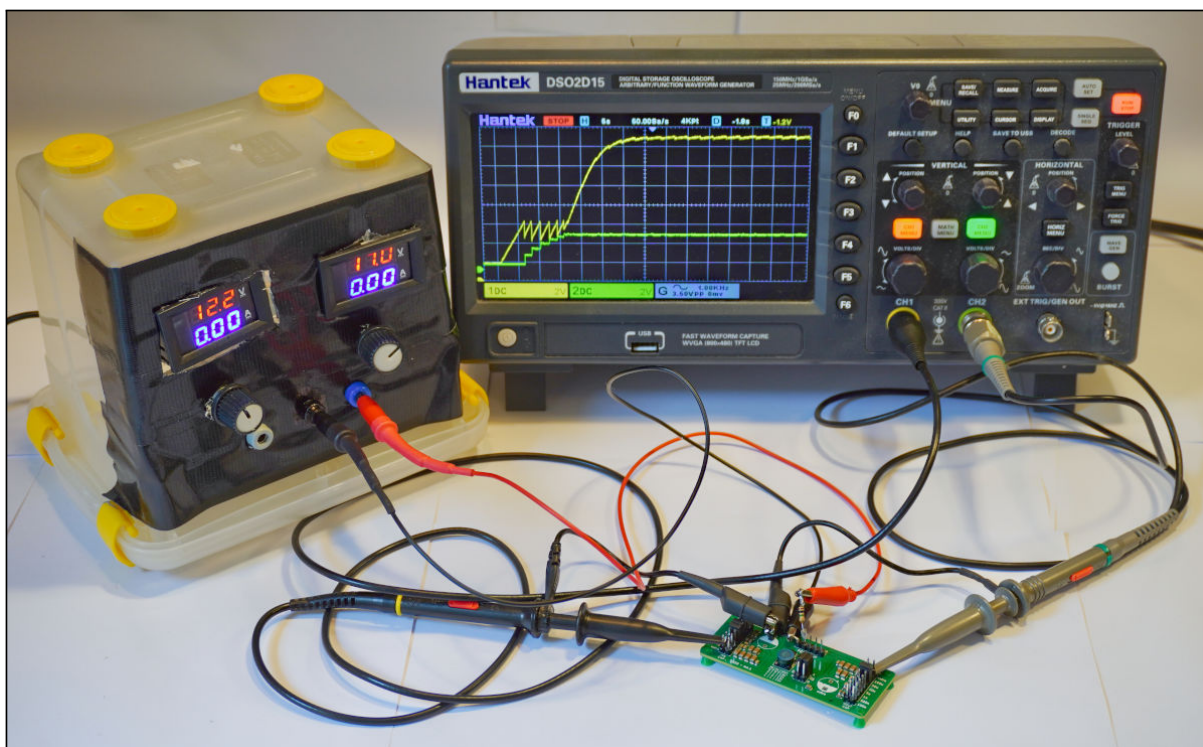


Figura 23 – Teste da placa fabricada

Os canais 1 (azul) e 2 (magenta) do osciloscópio foram conectados, respectivamente, ao banco de capacitores de entrada e à saída da placa. O resultado do teste pode ser observado na figura 24. Nota-se que ele é bastante similar ao gráfico do *datasheet* [5] apresentado na figura 13, bem como ao resultado simulado, mostrado na figura 15.

A escala vertical ajustada para visualização do resultado do teste é de 2V por divisão, enquanto a escala horizontal foi ajustada para 5s por divisão. No gráfico, 0V encontra-se no limite inferior do gráfico. Como a corrente de entrada, utilizada no teste experimental, é maior do que a utilizada na simulação do capítulo 4, não foi preciso de tanto tempo para realizar o teste. Pode-se notar, que o capacitor de entrada carregou até apenas 13V. Isso ocorre por conta da queda de tensão no resistor de 1 M Ω .

Por conta do limite de canais disponível no osciloscópio utilizado (2 canais), não foi possível analisar o sinal de PGOOD junto com o capacitor de entrada e a saída, porém, este sinal foi medido separadamente e observou-se que a saída PGOOD está, de fato, funcionando satisfatoriamente.

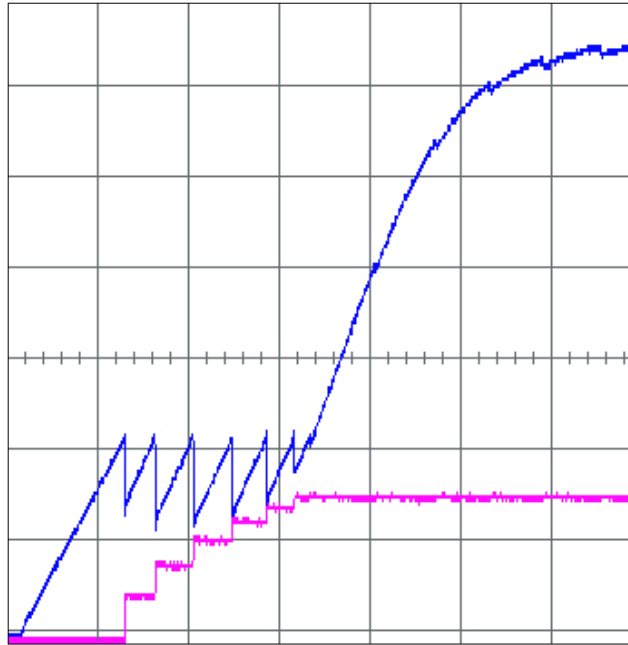


Figura 24 – Resultado do teste da placa fabricada (LTC3588-1)

O mesmo teste foi repetido para a placa que contém o chip LTC3588-2. Esse resultado pode ser visto na figura 25. Como, com 17 V de entrada, só foi possível carregar o capacitor de entrada até 13 V e o LTC3588-2 precisa de, pelo menos, 14 V para funcionar, a fonte foi ajustada para 23 V. A escala vertical do osciloscópio foi ajustada para 5 V por divisão e a escala horizontal para 5 s por divisão. Assim, como na figura 24, 0 V encontra-se no limite inferior do gráfico. Nota-se que o resultado experimentalmente obtido também é similar ao encontrado no *datasheet* ^[6], conforme esperado.

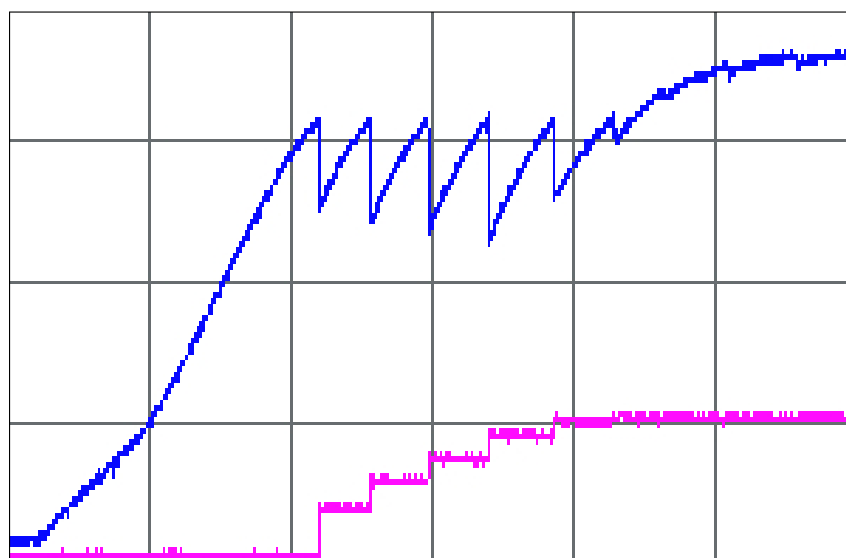


Figura 25 – Resultado do teste da placa fabricada (LTC3588-2)

Dessa forma, pode-se concluir que ambas as placas funcionam corretamente.

7 Teste da Placa com Filme PVDF

Na figura 26, é possível ver o filme PVDF acoplado ao agitador e conectado à placa com o chip LTC3588-1. Neste ensaio, o chip estava configurado para uma saída de 3,6 V.

Ressalta-se que o filme utilizado neste ensaio é otimizado para funcionar como sensor, portanto sua eficiência para *energy harvesting* é baixa. Dessa forma, é razoável admitir que os resultados aqui obtidos tendem a ser ainda melhores ao se acoplar o CI a filmes PVDF mais adequados para coleta de energia.



Figura 26 – Teste com agitador e filme PVDF

Na figura 27, pode-se ver o filme de perto. Além disso, pode-se observar que um pequeno peso foi colado ao filme, dessa forma, aumentando a intensidade da vibração do mesmo e, conseqüentemente, aumentando a quantidade de energia coletada.

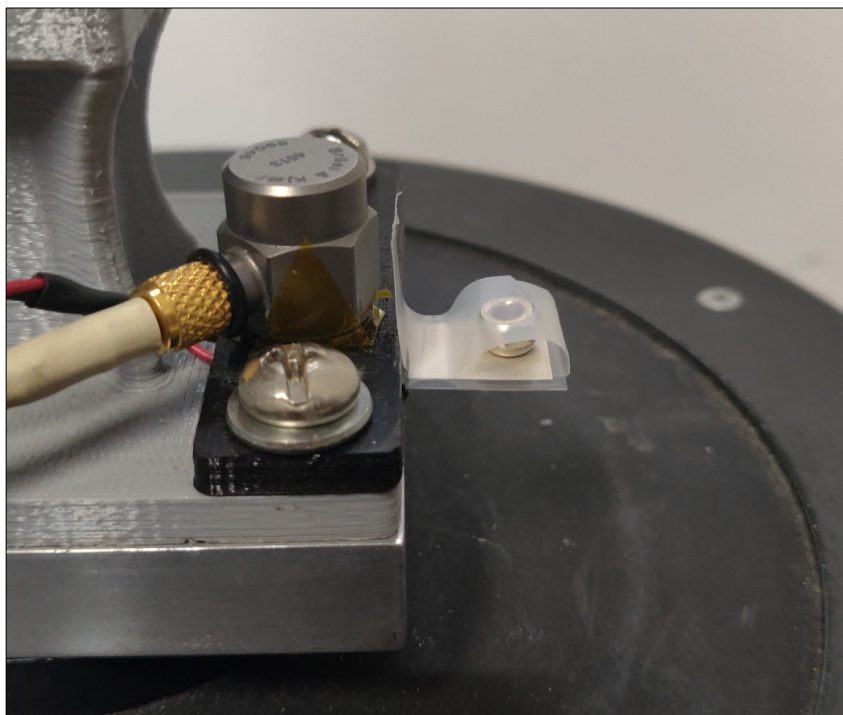


Figura 27 – Filme PVDF com peso acoplado

O agitador foi excitado com uma frequência de 55 Hz, que foi determinada ser a frequência de ressonância do filme experimentalmente. Como a energia coletada é muito pequena, a impedância de entrada do osciloscópio utilizado ($1\text{ M}\Omega$) não era grande suficiente para não afetar o resultado medido. Dessa forma, como pode ser visto na figura 28, a tensão de saída diminuía consideravelmente entre ciclos de carregamento. Apesar disso, foi possível carregar o capacitor de saída.

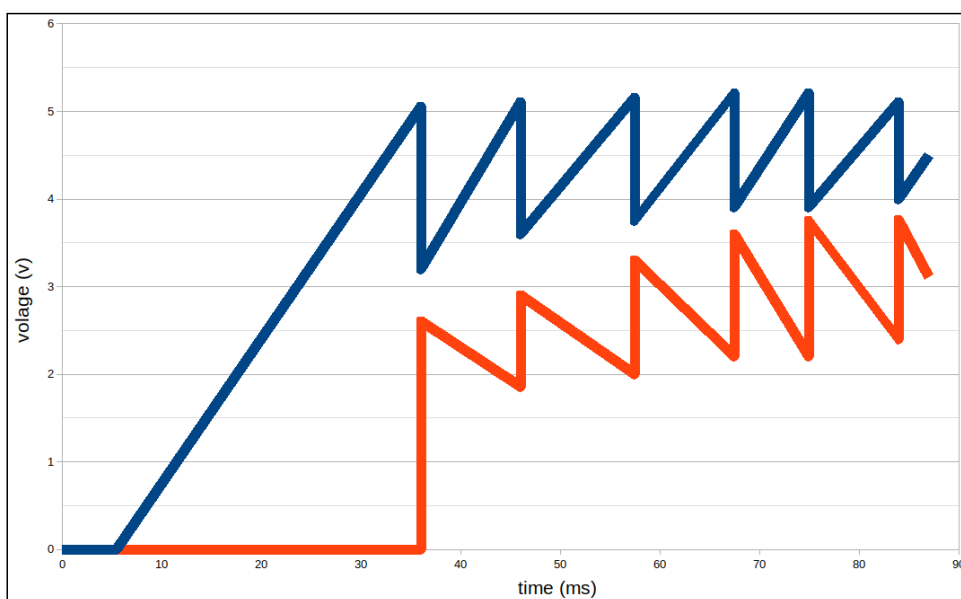


Figura 28 – Resultado do teste (entrada - azul, saída - laranja)

8 Conclusão

A partir do que foi apresentado nesse estudo, conclui-se que é possível coletar e condicionar energia piezoelétrica a partir de filmes PVDF. Além disso, CIs desenvolvidos especificamente para *energy harvesting* podem ser utilizados já que são eficientes e compactos.

Concluimos que o circuito integrado LTC3588 funciona como esperado, oferecendo diversas tensões de saída, ajustáveis em função das características da aplicação de interesse. Foi visto, também, que esse CI funciona corretamente com filmes PVDF.

Dessa forma, existe a possibilidade de energizar circuitos de VANTs por meio da coleta de energia vibracional com filmes PVDF, assim, prolongando seu tempo de voo. Um fator importante para garantir que a quantidade de energia coletada seja suficiente é adequar a frequência de ressonância do filme à frequência de vibração do VANT.

Referências

- 1 HARB, A. Energy harvesting: State-of-the-art. *Renewable Energy*, Elsevier, v. 36, n. 10, p. 2641–2654, 2011. Citado na página 1.
- 2 ANTON, S. R.; SODANO, H. A. A review of power harvesting using piezoelectric materials (2003–2006). *Smart materials and Structures*, IOP Publishing, v. 16, n. 3, p. R1, 2007. Citado na página 1.
- 3 VINOGRADOV, A.; HOLLOWAY, F. Electro-mechanical properties of the piezoelectric polymer pvd. *Ferroelectrics*, Taylor & Francis, v. 226, n. 1, p. 169–181, 1999. Disponível em: <<https://doi.org/10.1080/00150199908230298>>. Citado na página 1.
- 4 LINEAR TECHNOLOGY. *Li-Ion/Polymer Shunt Battery Charger System with Low Battery Disconnect*. [S.l.], 2020. Rev. D. Disponível em: <<https://www.analog.com/media/en/technical-documentation/data-sheets/LTC4071.pdf>>. Citado na página 2.
- 5 LINEAR TECHNOLOGY. *Nanopower Energy Harvesting Power Supply*. [S.l.], 2010. Rev. C. Disponível em: <<https://www.analog.com/media/en/technical-documentation/data-sheets/35881fc.pdf>>. Citado 6 vezes nas páginas 2, 7, 10, 11, 12 e 20.
- 6 LINEAR TECHNOLOGY. *Nanopower Energy Harvesting Power Supply*. [S.l.], 2010. Rev. C. Disponível em: <<https://www.analog.com/media/en/technical-documentation/data-sheets/35882fc.pdf>>. Citado 3 vezes nas páginas 2, 11 e 21.
- 7 DECEA. *AERONAVES NÃO TRIPULADAS E O ACESSO AO ESPAÇO AÉREO BRASILEIRO*. 2020. PREFÁCIO p. Acessado em 2 de Maio de 2022. Disponível em: <<https://publicacoes.decea.mil.br/publicacao/ica-100-40>>. Citado na página 2.
- 8 EQUINOX DRONES. 10 major pros & cons of unmanned aerial vehicle(uav) drones. 2019. Acessado em 2 de Maio de 2022. Disponível em: <<https://www.equinoxsdrones.com/blog/10-major-pros-cons-of-unmanned-aerial-vehicle-uav-drones>>. Citado na página 2.
- 9 Analog Devices. *LTspice*. 2022. Disponível em: <<https://www.analog.com/en/design-center/design-tools-and-calculators/ltspice-simulator.html>>. Citado na página 10.
- 10 KiCad developers. *KiCad*. 2022. Disponível em: <<https://www.kicad.org/>>. Citado na página 12.
- 11 LCSC. *LCSC*. 2022. Disponível em: <<https://www.lcsc.com/>>. Citado na página 16.