

4 Projeto do divisor paramétrico balanceado de frequência por dois a PHEMT

4.1. Introdução

Neste capítulo é apresentada a metodologia de projeto de duas topologias de divisor paramétrico balanceado de frequência por dois. Uma baseada em um ressonador em paralelo e a outra em um ressonador em série. Sendo realizado o projeto de alguns divisores para duas polarizações diferentes.

Como apresentado no capítulo 2, os receptores de Defesa Eletrônica têm que fazer frente a sinais radar cada vez mais complexos. Desta forma, a tendência é o emprego de receptores digitais capazes de interceptar pulsos radar com uma banda instantânea de até 1 GHz [95], esta limitação deve-se a taxa de amostragem máxima suportada, atualmente, pelos conversores analógico-digitais (ADCs). Porém, os receptores de Defesa Eletrônica necessitam cobrir uma faixa de operação tão extensa, ou ainda maior, quanto à de 2-18 GHz. Assim sendo, é de extrema utilidade subsistemas ou dispositivos capazes de compactar instantaneamente esta faixa em uma menor, passível de ser tratada por um receptor digital. Portanto, um dispositivo promissor é o divisor de frequência, cujo princípio de operação e a descrição dos principais tipos foram apresentados no capítulo 3 deste trabalho. Foi mostrado que o divisor paramétrico balanceado de frequência por dois a varactor apresenta excelentes características, tais como: banda de operação larga, resposta muito boa a sinal pulsado, supressão de harmônicos boa, insensibilidade a variações térmicas, ruído de fase baixo, e simplicidade. Entretanto, eles apresentam desvantagens que são a perda de conversão elevada aliada a um limiar de conversão muito alto e a uma faixa dinâmica diminuta. São empregados dispositivos a transistor em substituição aos varactores anteriormente utilizados para sobrepor estas características indesejáveis.

O objetivo deste trabalho é propor uma topologia de circuito capaz de manter o melhor das características dos divisores paramétricos balanceados de

freqüência por dois em conjunto das características de ganho obtida através da transcondutância de transistores PHEMT.

4.2. Metodologia de projeto

Será empregada uma topologia de circuito baseada em transistores do tipo PHEMT. Os PHEMTs são utilizados em amplificadores de potência e em amplificadores de ruído baixo em uma grande gama de aplicações militares e comerciais. Devido a sua eficiência de operação elevada, ao ganho alto (mesmo próximo ao *pinch-off* e figura de ruído baixa, o PHEMT tem substituído o MESFET em aplicações radar e de comunicações para freqüências variando da banda-S até as ondas milimétricas [96]. Como os divisores de freqüência são, por natureza potencialmente instáveis, ou seja, são muito sensíveis a descasamentos e podem produzir oscilações espúrias, a possibilidade de se prever o comportamento do circuito como um todo e seu desempenho por meio de simulação de computador são importantes [97].

Desta forma serão empregados programas de computador capazes de realizar simulações tanto no domínio da freqüência como no domínio do tempo. O programa escolhido foi o ADS (*Advanced Design System*) da Agilent Technologies, que é capaz de realizar simulações nos domínios da freqüência, tempo, numérico e físico [98]. Uma característica importante é que este programa possui vários modelos não-lineares aplicáveis a diversos dispositivos semicondutores [99]. Um modelo interessante é o TOM3 (*Triquint Own Model* versão três) [100], que apresenta uma excelente concordância com as características medidas tanto de forma estática como dinâmica, para FETs de *GaAs* [101]. Outro ponto em favor deste modelo é que vários fabricantes oferecem os valores característicos dos seus dispositivos para o mesmo.

O passo seguinte é a escolha do dispositivo semicondutor (PHEMT) a ser empregado no projeto. Para facilidade de trabalho optou-se por um PHEMT encapsulado, assim, será mais fácil a sua manipulação. Após intensa busca na rede mundial de computadores (*internet*) foi identificado o PHEMT FPD1500SOT89 do fabricante Filtronic [102], já que o fabricante fornece os parâmetros de espalhamento (S) para várias condições de freqüência, de tensões de porta V_g e de dreno V_d , e de corrente de dreno-fonte I_{ds} . E, os valores característicos deste

dispositivo para os modelos TOM3 e TOM2, bem como o modelo para o encapsulamento [103], que é apresentado na Figura 38. A Tabela 7 apresenta os valores das parasitas devido ao encapsulamento SOT89.

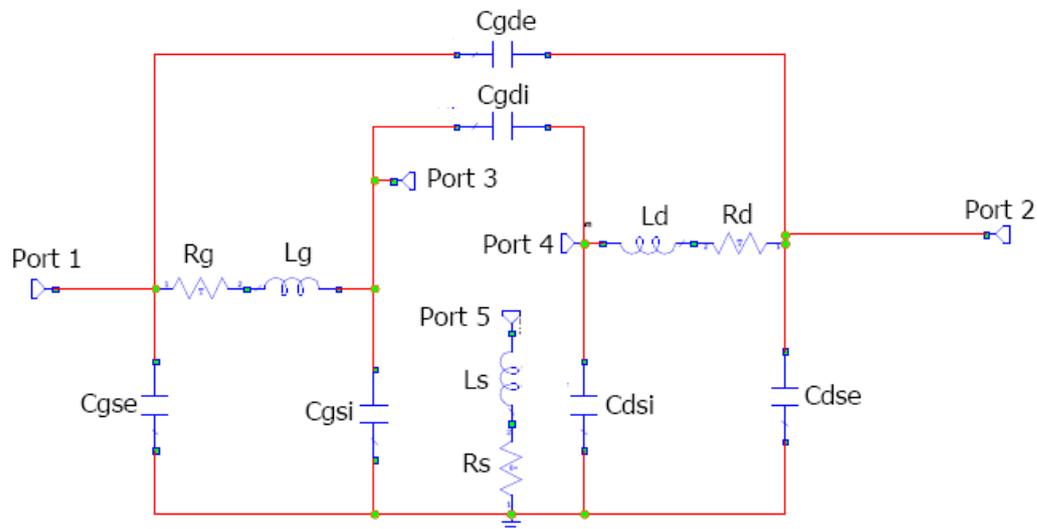


Figura 38: Modelo do encapsulamento SOT-89 da Filtronic.

Tabela 7: Parasitas devido o encapsulamento SOT89.

Parasita	Valor
R_g	0,6917 Ohm
R_s	0,296 Ohm
R_d	0,250 Ohm
L_g	1,366 nH
L_s	0,1375 nH
L_d	0,988 nH
C_{gse}	0,2033 pF
C_{gsi}	0,0 pF
C_{dse}	0,2442 pF
C_{dsi}	0,0709 pF
C_{gde}	0,0041 pF
C_{gdi}	0,0 pF

A Figura 39 apresenta um esquemático para o modelo TOM3 para o PHEMT FPD1500, que em conjunto com as Tabelas 8 e 9 descrevem por completo este modelo do dispositivo [104].

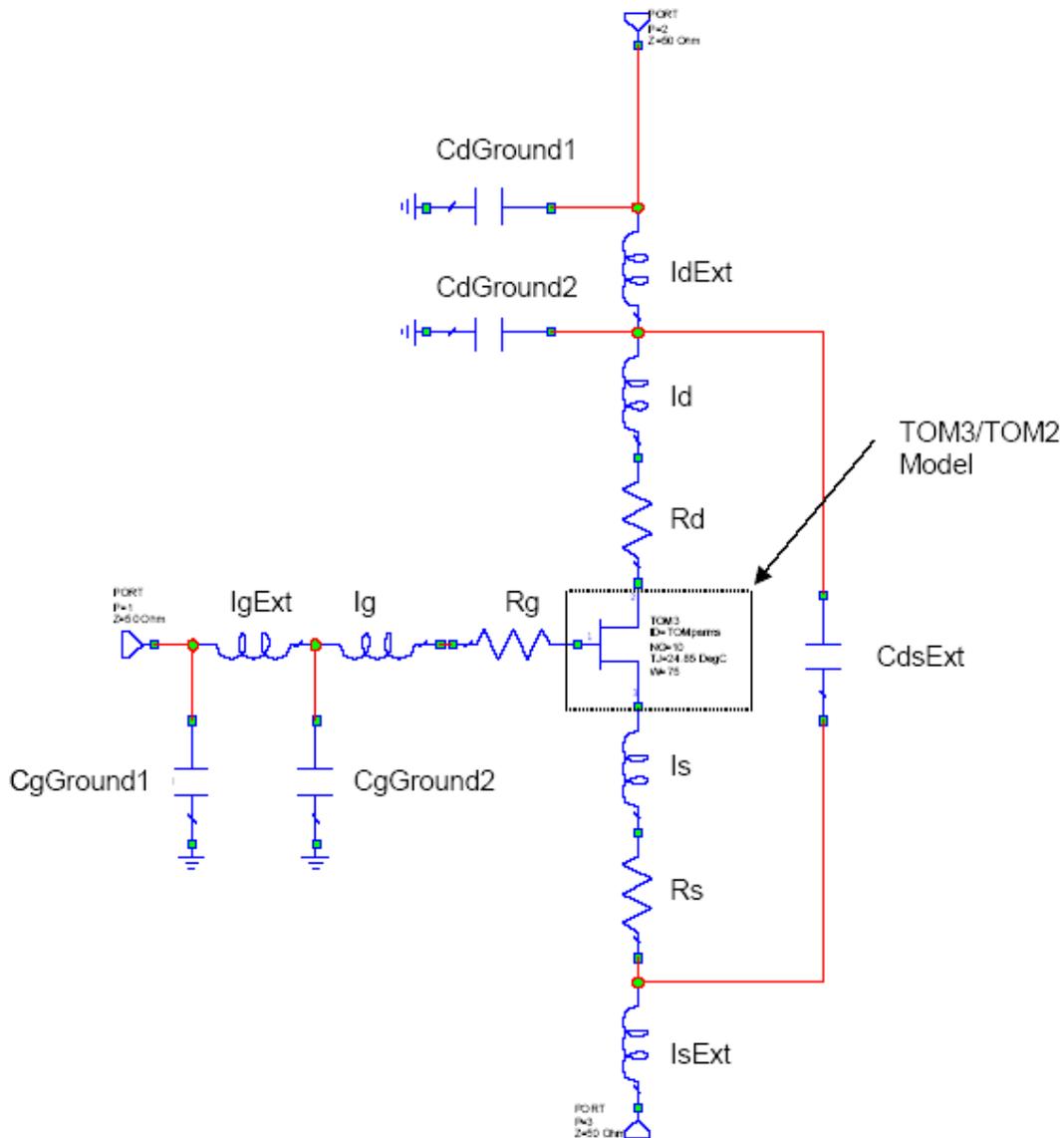


Figura 39: Esquemático do modelo não-linear para o PHEMT FPD 1500 incluindo as parasitas externas.

Tabela 8: Parasitas externos do PHEMT FPD1500.

Parasita	Valor
$C_{dGround1}$	0,0 pF
$C_{dGround2}$	0,02 pF
$C_{gGround1}$	0,04024 pF
$C_{gGround2}$	1,863 pF
C_{dsExt}	0,0002912 pF
l_{dExt}	0,0794 nH
l_d	0,212 nH
l_{gExt}	0,2857 nH
l_g	0,019 nH
l_{sExt}	0,011 nH
l_s	0,014 nH
R_d	0,3612 Ω
R_g	3,5 Ω
R_s	0,3 Ω

Tabela 9: Parâmetros do modelo TOM3 para o PHEMT FPD1500.

Parâmetro	Valor	Parâmetro	Valor
VTO	- 0,7587 V	QGGO	8,109E-17
ALPHA	5,809	CDS	0,0003488pF
BETA	0,000495	IS	1E-11 mA
LAMBDA	- 0,01677	EG	0,8
GAMMA	0,0447	N	1
Q	0,7969	XTI	2
K	3,155	TAU	0,001 ns
VST	0, 045924 V	VBI	1 V
MST	0,2861	TAU-GD	1000 ns
ILK	1,8 E-6 m A	KGAMMA	0,0304
PLK	1,5 V	RG	0,0 Ω
QGQH	7,087E-16	RGSN	0,0 Ω
QGSB	8,206E-16 pF	RD	0,0 Ω
QGDH	5,087E-16 pF	RS	0,0 Ω
QGIO	8,011E-7	LS	0,0 nH
QGQL	1,592E-15	LG	0,0 nH
QGAG	1,344	LD	0,0 nH
QGAD	1,477	NG	10
QGCL	5,352E-17	W	150
QGGB	8,865		

Este fabricante apresenta outros modelos de PHEMT que poderiam ser utilizados. Porém, este foi escolhido por se tratar de um modelo encapsulado de baixo custo, voltado para o mercado de aparelhos celular e ser aplicado em outros trabalhos.

O próximo passo é a determinação da frequência máxima de projeto. Neste caso, optou-se por 2 GHz. Primeiramente pelas limitações laboratoriais que impedem medidas completas em frequências mais elevadas. A outra razão é a possibilidade de se realizar a análise uma comparativa com outros trabalhos encontrados na literatura [94].

A seguir deve-se fazer a escolha da topologia a ser empregada. Para tal será adotado um esquema de divisão paramétrica balanceada, pois esta configuração apresenta uma maior simplicidade e comprovada eficácia em projetos similares baseados em varactores. A Figura 40 apresenta um diagrama em blocos da topologia do divisor de frequência proposto. Porém, o balun de saída não faz parte do escopo deste trabalho. São discutidas a seguir, algumas topologias possíveis para este dispositivo. Quanto a rede de casamento de saída pode ser ou não empregada, dependendo se a saída é suficientemente isolada da entrada para não carregá-la. E, o transformador de impedância da entrada poderá ou não ser empregado.

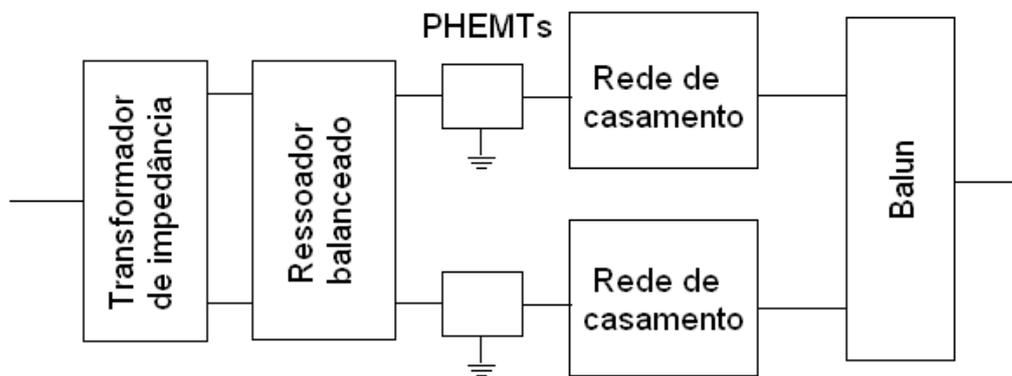
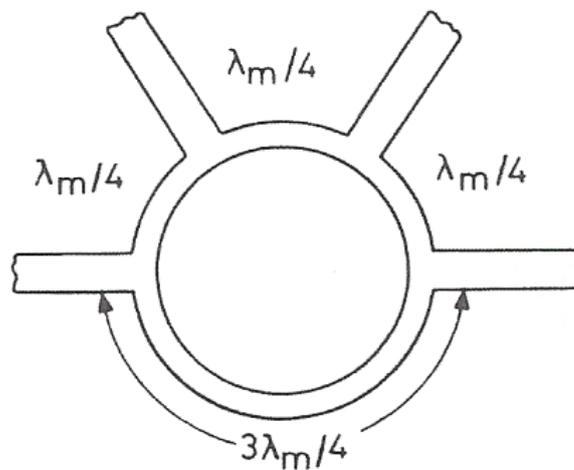


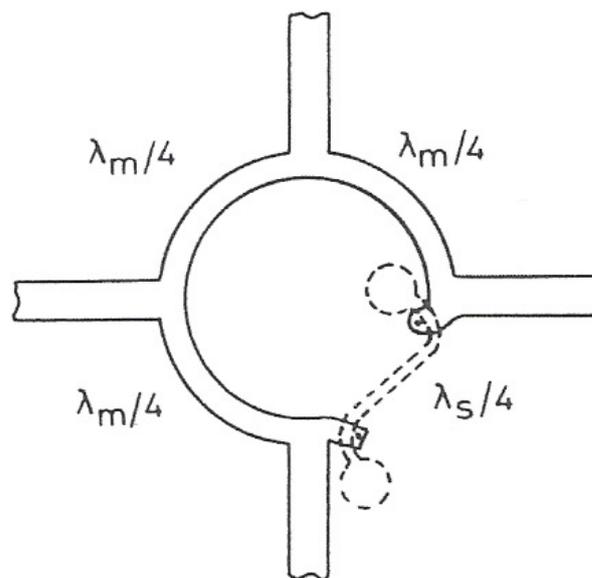
Figura 40: Diagrama em blocos da topologia do divisor de frequência proposto.

Para o circuito do balun (transformador das saídas balanceadas em uma saída única desbalanceada) pode-se confrontar o emprego de um acoplador híbrido de 180° típico (*Rat-Race*) apresentado na Figura 41a, que possui cerca de 20% de largura de banda, com outra híbrida *Rat-Race* modificada, apresentada na Figura 41b, que substitui a seção *microstrip* de $3\lambda/4$ por uma seção *slotline* de $\lambda/4$. Os 180° restantes do comprimento elétrico da seção de linha *microstrip* são compensados pelas duas junções *microstrip-slotline* necessárias para se introduzir a linha *slotline* no circuito. Como esta variação de fase é independente de

frequência, o circuito resultante tem uma largura de banda de frequência maior, acima de uma oitava [105].



(a)



(b)

Figura 41: a: Híbrida Rat-Race; b: Híbrida Rat-Race modificada.

Outra possibilidade comparativa para o balun de saída é entre o de múltiplas seções de linhas acopladas de um-quarto-de-onda tradicional apresentado na Figura 42, que em acréscimo atuam como transformadores de impedância, o que pode facilitar o circuito de casamento de saída dos PHEMTs com outro balun de múltiplas seções de linhas acopladas de um-quarto-de-onda modificado, apresentado na Figura 42a, que utiliza septum (abertura) de sintonia

no plano de terra sob as seções de linhas acopladas. Ang *et al.* demonstram em [106] que este tipo de balun pode ser realizado com um número de seções menor que o tradicional, com um desempenho superior, pois a impedância característica de modo ímpar Z_{0e} efetiva obtida é muito maior. No caso, foram obtidos uma largura-de-banda de freqüências de quase 100% (1-3 GHz), um balanço de fase de $\pm 5^\circ$, e um balanço de amplitude quase perfeito com um balun de 3 seções, apresentado na Figura 43. Já o balun tradicional de 5 seções, mostrado na Figura 42b, apresentou uma largura de banda de freqüências de 30% em torno de 2,8 GHz, com um balanço de fase de $\pm 8^\circ$ e um balanço de amplitude de 0,5 dB. Ambos transformavam 50Ω em 25Ω .

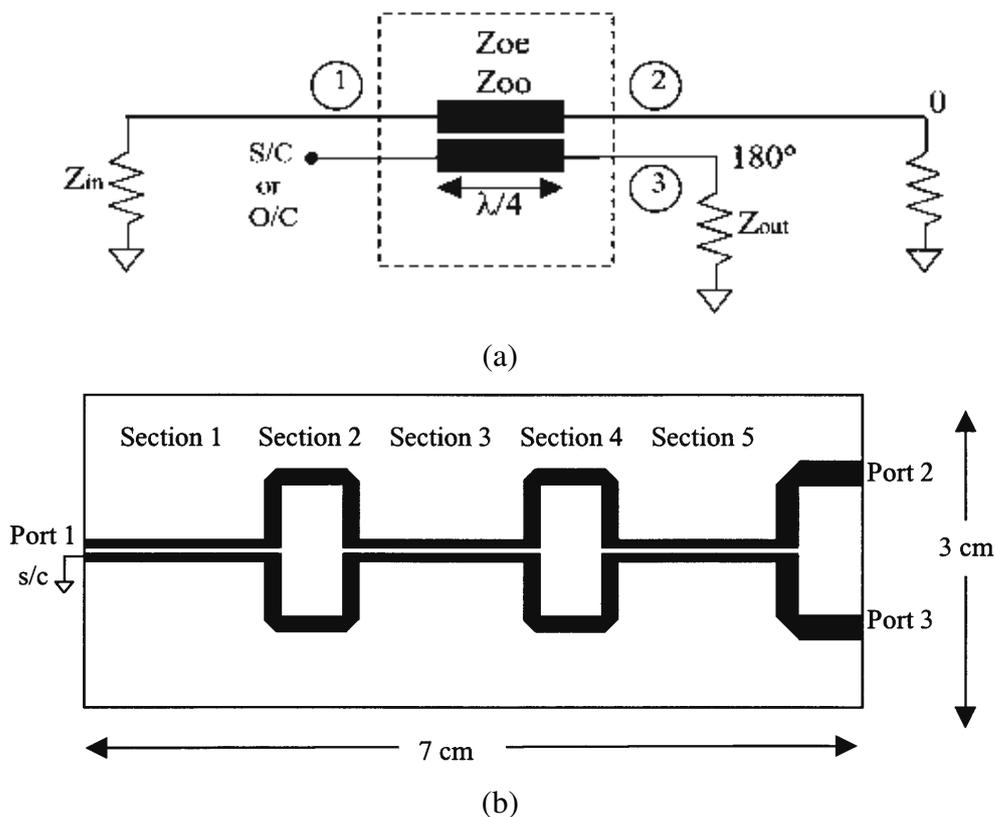


Figura 42: (a): Esquemático de um balun de linhas acopladas de $\lambda/4$; (b): Desenho de fabricação de um balun de 5 seções de linhas acopladas de $\lambda/4$.

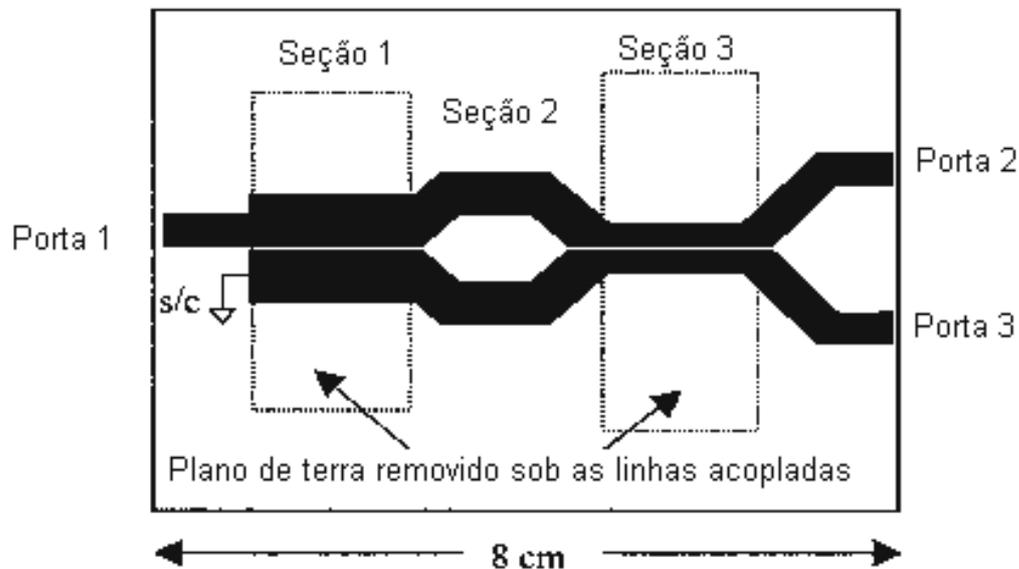


Figura 43: Desenho de fabricação de um balun de 3 seções de linhas acopladas de $\lambda/4$ com *septum* no plano de terra.

O primeiro passo do projeto é a caracterização a pequenos sinais do dispositivo ativo. O conhecimento da impedância e/ou a admitância de entrada é necessário para o cálculo do circuito ressonador. Em seguida, uma simulação completa do circuito deve ser realizada. O programa ADS facilita este procedimento.

Como se pode notar de tudo que foi apresentado até o momento, o projeto do circuito ressonador é de fundamental importância para a concretização dos objetivos deste trabalho. Portanto, na próxima seção serão mostrados os cálculos deste subcircuito.

4.2. Projeto do circuito ressonador

Circuitos cuja impedância exibe um valor máximo (ou mínimo) são circuitos ressonantes. A frequência ressonante ocorre quando a energia elétrica e a magnética armazenada se cancelam e apenas a potência real é dissipada [107].

Como a topologia escolhida para o divisor de frequência é balanceada, pode-se optar pela estrutura ressonante paralela, tipicamente empregada para o ressonador [13,67,68,90,93 e 94], como um par de linhas acopladas, neste caso, linhas *microstrip* acopladas; ou ainda, uma topologia alternativa, empregando um

circuito ressonante série [91]. Como se pode ver da Figura 44, neste caso o circuito ressonante é composto por um indutor L_3 em série com a porta de cada FET. As oscilações em $f_{in}/2$ são confinadas ao anel ressonante por meio de uma impedância elevada, apresentada por L_2 e C_1 . Estes componentes agem, também, como circuito de casamento na frequência de entrada f_{in} . O casamento na saída é realizado por L_4 e C_2 , com a polarização de dreno sendo aplicada através de L_4 . A isolação provida pelos FETs garante que o casamento da saída não carregue o circuito ressonante. Os capacitores C_3 são utilizados na entrada de V_{ds} , aterrando, assim, um dos terminais de L_4 . A polarização de porta é aplicada através da combinação de um resistor e um choque (R_1 e L_1).

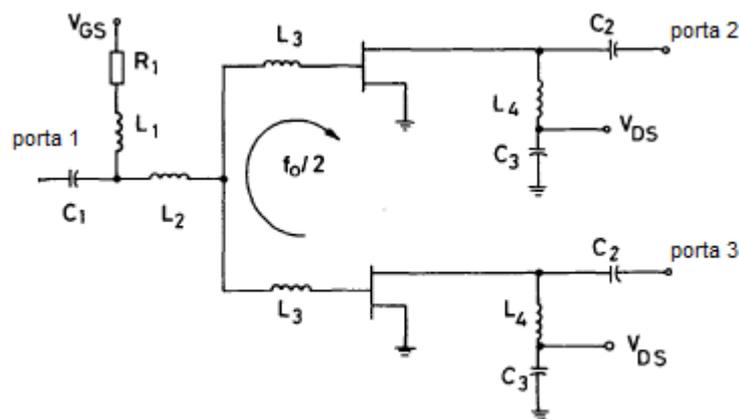


Figura 44: Representação esquemática do circuito divisor de frequência paramétrico balanceado proposto por Stapleton e Stubbs em [91].

No presente trabalho será explorado, também, um circuito ressonante série composto por uma linha de transmissão *microstrip* em série com a porta de cada PHEMT. Contudo, ao invés de indutores, serão empregados trechos de linha de transmissão *microstrip*. Um circuito balanceado pode ser realizado, pois o processo de divisão paramétrica de frequência por dois pode ocorrer para duas fases distintas e 180° aparte [64]. Assim, o sinal ressonante na frequência-metade gerado em cada um dos PHEMTs está em contra fase com o do outro.

O conhecimento da impedância de entrada do dispositivo ativo é de fundamental importância. Selecionando-se o ponto de operação adequado, podem ser escolhidos os valores de resistência e reatância capazes de permitir a transferência paramétrica de potência. Desta forma, o passo seguinte é a modelagem adequada do dispositivo ativo e a simulação e a caracterização dos

seus parâmetros S em função da tensão entre porta e fonte V_{gs} e da tensão entre dreno e fonte V_{ds} . Assim, o PHEMT FPD1500SOT89 foi modelado e caracterizado.

O modelo TOM3 para o PHEMT FPD1500SOT89 foi introduzido no software de simulação ADS. Para tal, utilizaram-se os dados da Tabela 10 e o fato de que os modelos TOM3 fornecidos pela Filtronic não serem escalonáveis [104]. Em seguida, o circuito foi acrescido das parasitas externas ao modelo apresentadas na Tabela 9. Por fim, as parasitas devido ao encapsulamento SOT89 mostrados na Tabela 8 e obtidos em [103] foram acrescidos. Assim, obteve-se o modelo final empregado.

A primeira simulação realizada foi a DC, para escolha do ponto de operação. Obtendo-se as curvas I-V ($I_{ds} \times V_{ds}$) do PHEMT, parametrizadas por V_{gs} . Na Figura 45 vemos o circuito final para o FPD1500SOT89 empregado na simulação. E, na Figura 46 são apresentadas a curvas I-V.

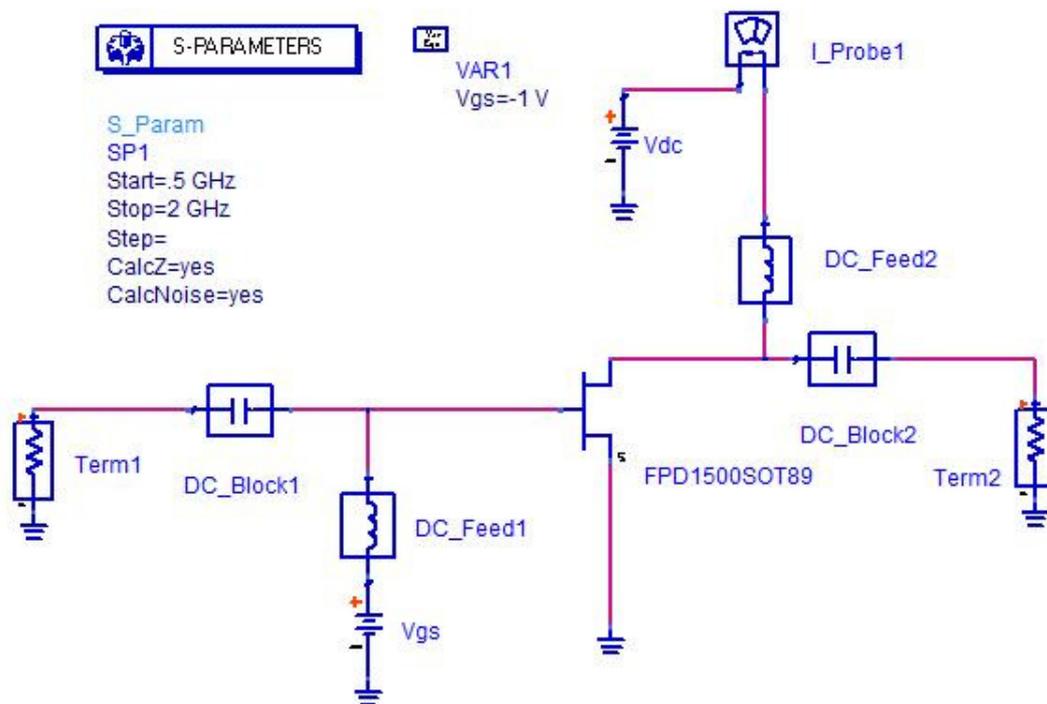


Figura 45: Esquemático do circuito do PHEMT FPD1500SOT89 utilizado na simulação.

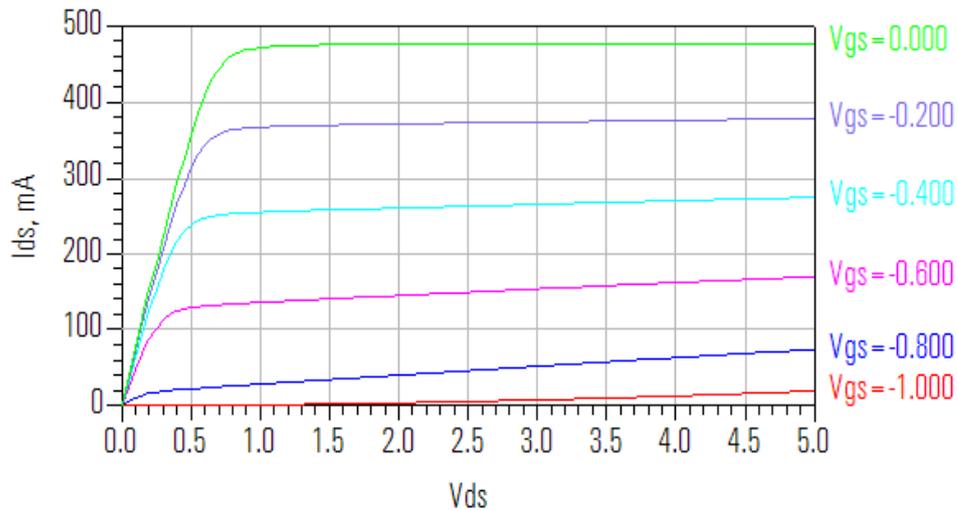


Figura 46: Curvas $I_{ds} \times V_{ds}$ parametrizadas por V_{gs} para o PHEMT FPD1500SOT89.

Outra curva importante na escolha do ponto de operação é a $C_{gs} \times V_{gs}$, pois é a capacitância não-linear entre a porta e a fonte do PHEMT a responsável pela divisão paramétrica. Assim, podemos observá-la na Figura 47. A capacitância total de entrada é dependente de todos os elementos parasitas presentes no PHEMT encapsulado, sendo bem maior que os valores observados na Figura 47.

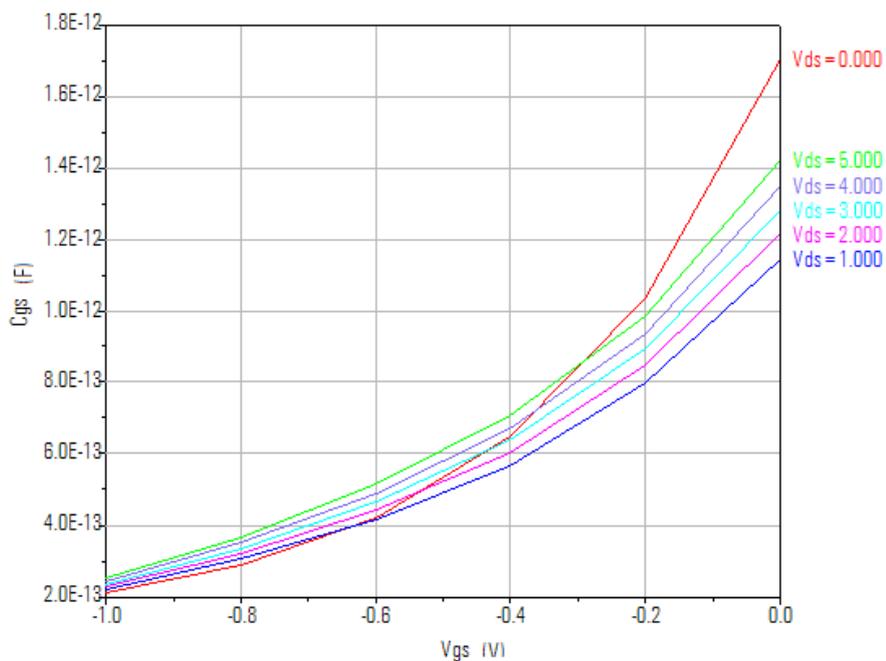


Figura 47: Curva $C_{gs} \times V_{gs}$ para o PHEMT FPD1500SOT89.

Desta forma, um ponto de operação interessante é o definido por:

$$V_{ds} = 3V \text{ e } V_{gs} = -0,6V$$

Onde I_{ds} é aproximadamente 33% da corrente de dreno-fonte de saturação (I_{DSS}). Em seguida, foi realizada uma simulação de parâmetros S para caracterizar o PHEMT FPD1500SOT89. A Tabela 10 apresenta os valores dos parâmetros S para a frequência variando de 0,5 GHz a 2,0 GHz, $V_{ds} = 3V$ e $V_{gs} = -0,6V$.

Tabela 10: Parâmetros S do PHEMT FPD1500SOT89, para $V_{ds} = 3V$ e $V_{gs} = -0,6V$.

Freq. (GHz)	S_{11}	S_{12}	S_{21}	S_{22}
0,50	0,879/-80,0	0,021/52,8	17,683/126,9	0,226/-161,9
0,75	0,827/-108,1	0,027/42,8	14,456/108,2	0,273/-176,5
1,00	0,793/-129,9	0,031/35,4	11,922/93,3	0,300/170,0
1,25	0,773/-147,3	0,035/29,3	10,011/80,6	0,317/157,7
1,50	0,763/-161,8	0,039/23,9	8,559/69,4	0,329/146,4
1,75	0,758/-174,3	0,042/18,6	7,430/59,3	0,338/135,7
2,00	0,758/174,7	0,046/13,3	6,533/49,8	0,346/125,4

Da mesma simulação são obtidos os valores da impedância e da admitância de entrada. Estes valores são mostrados na Tabela 11. Pode-se notar desta, que a resistência série de entrada ($\cong 7 \Omega$) é relativamente alta, menos que um décimo da impedância de entrada do circuito divisor de frequência por dois (50Ω). Isto pode ser um problema, pois para que as oscilações subharmônicas sejam mantidas é necessário que o circuito ressonador esteja casado, na ressonância. Como cada ressonador se encontra carregado pelo outro e pela impedância da entrada em paralelo, desta forma esta precisa ser muito maior que a resistência de entrada do PHEMT na frequência de ressonância. Assim sendo, se possível, deve-se escolher um ponto de operação, onde a resistência de entrada seja muito pequena e o

dispositivo, ainda, apresente ganho. Portanto, outro ponto de operação interessante é o definido por:

$$V_{ds} = 3V \text{ e } V_{gs} = -1V$$

Tabela 11: Impedância e admitância de entrada do PHEMT FPD1500SOT89, para

$$V_{ds} = 3V \text{ e } V_{gs} = -0,6V$$

Freq. (GHz)	Z_{in} (Ω)	Y_{in} (Ω^{-1})
0,50	7,769-j59,0414	0,002+j0,01665
0,75	7,205-j35,7619	0,005+j0,02687
1,00	7,014-j22,9976	0,012+j0,03978
1,25	6,933-j14,4074	0,027+j0,05636
1,50	6,899-j7,8677	0,063+j0,07186
1,75	6,889-j2,4595	0,129+j0,04597
2,00	6,896+j2,2852	0,131-j0,04330

Tabela 12: Parâmetros S do PHEMT FPD1500SOT89, para $V_{ds} = 3V$ e $V_{gs} = -1V$.

Freq. (GHz)	S_{11}	S_{12}	S_{21}	S_{22}
0,50	0,961/-57,6	0,041/51,8	5,443/140,2	0,441/-31,4
0,75	0,938/-82,5	0,055/37,3	4,925/122,7	0,407/-44,8
1,00	0,917/-104,3	0,065/24,2	4,393/107,1	0,372/-56,5
1,25	0,900/-123,3	0,072/12,5	3,902/93,1	0,341/66,7
1,50	0,888/-139,9	0,076/2,1	3,472/80,4	0,315/-75,9
1,75	0,879/-154,6	0,079/-7,4	3,103/68,7	0,293/-84,2
2,00	0,874/-167,9	0,080/-16,1	2,787/57,7	0,274/-92,0

A Tabela 12 apresenta os valores dos parâmetros S ao longo da frequência, para $V_{ds} = 3V$ e $V_{gs} = -1V$.

Da mesma simulação são obtidos os valores da impedância e da admitância de entrada. Estes valores são mostrados na Tabela 13. Pode-se notar desta, que a resistência série de entrada ($\cong 3,5 \Omega$) que é menos de um décimo da impedância de entrada do circuito divisor de frequência por dois (50Ω).

Tabela 13: Impedância e admitância de entrada do PHEMT FPD1500SOT89, para $V_{ds} = 3V$ e $V_{gs} = -1V$.

Freq. (GHz)	$Z_{in} (\Omega)$	$Y_{in} (\Omega^{-1})$
0,50	4,233-j90,8376	0,0005+j0,01098
0,75	3,663-j56,8626	0,001+j0,01751
1,00	3,474-j38,7249	0,002+j0,02562
1,25	3,398-j26,8910	0,005+j0,03660
1,50	3,371-j18,1738	0,010+j0,05319
1,75	3,369-j11,1992	0,025+j0,08188
2,00	3,386-j5,2721	0,086+j0,13428

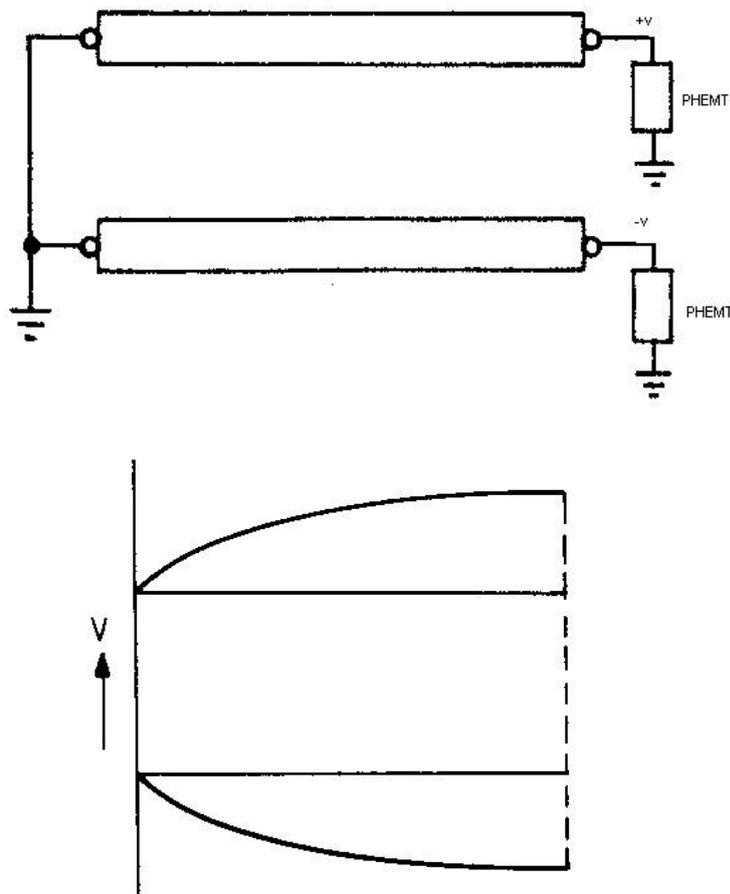
Assim, procurou-se projetar um circuito do divisor paramétrico balanceado de frequência por dois para cada um dos pontos de operação apresentados anteriormente. Com isso, é possível uma investigação do efeito da resistência série de entrada neste tipo de circuito.

4.2.1. Projeto do ressoador com linhas acopladas

O primeiro circuito ressoador realizado foi o paralelo, que consiste em uma seção de linhas *microstrip* acopladas, cada uma delas carregadas com a porta do seu respectivo PHEMT. Este carregamento capacitivo tem os seguintes efeitos positivos [109]:

- O comprimento das linhas é menor que $\lambda/4$ na ressonância. Isto aumenta a largura de banda e
- O acoplamento torna-se predominantemente magnético. Assim, as linhas podem estar relativamente afastadas (que para construção é importante).

Como a estrutura escolhida é balanceada, deve-se prover um meio para que as linhas acopladas sejam excitadas no modo ímpar de propagação, na frequência $f_{in}/2$. Assim, como se pode apreender da Figura 48, o processo de geração subharmônica se ajusta para que na porta de cada PHEMT esteja presente um sinal de igual intensidade e em contra fase da outra. Bastando que as duas outras portas estejam curto-circuitadas e aterradas [110].



(b)

Figura 48: a: Configuração para excitação do modo ímpar; b: Distribuição de tensão ao longo das linhas para o modo ímpar.

Para que a banda de frequência seja maximizada o comprimento l do ressoador deve ser minimizado, assim:

$$l \leq \frac{\lambda}{8} \quad (30)$$

na frequência máxima de saída e o fator de qualidade Q do ressoador deve ser elevado [13].

Na frequência de entrada, os PHEMTs são bombeados em fase, já que há simetria entre os caminhos percorridos da fonte até a porta de cada um dos PHEMTs, como evidenciado pela Figura 49. Tem-se, desta forma, um compromisso entre a minimização do comprimento elétrico do ressoador, o atendimento da ressonância ímpar na frequência de saída, e uma realização física factível das linhas. A Figura 50 apresenta os circuitos ressonantes equivalentes de modo par e de modo ímpar para um ressoador de linhas *microstrip* acopladas carregadas capacitivamente, como o da Figura 31a.

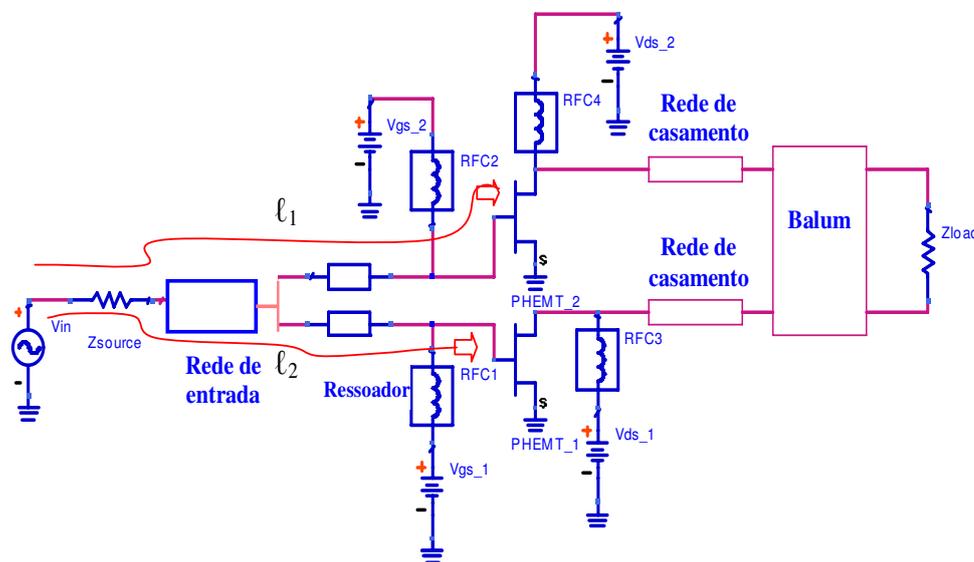
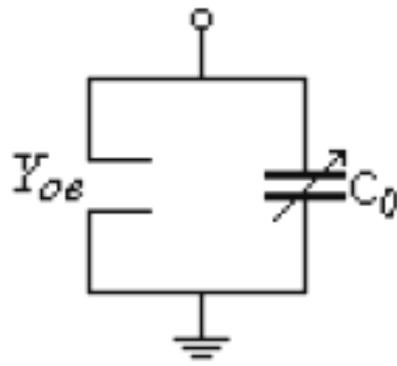
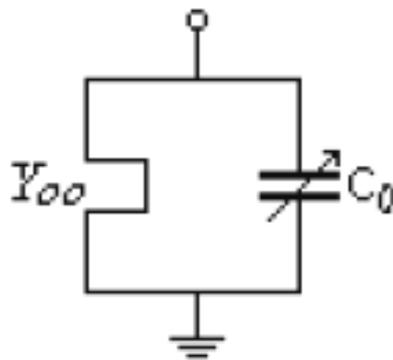


Figura 49: Caminhos percorridos l_1 e l_2 pelo sinal de bombeamento na frequência de entrada.



(a)



(b)

Figura 50: a: Esquemático do circuito ressonante equivalente para o modo par; b: Esquemático do circuito ressonante equivalente para o modo ímpar.

Da Figura 50b tem-se que:

$$Y_{eq.o} = j \frac{\omega_{in} C_0}{2} - j Y_{oo} \tan \theta_o \quad (31)$$

para que haja ressonância ímpar, $Y_{eq.o}$ deve ser igual a zero. Então,

$$Y_{oo} \cot \theta_o = \frac{\omega_{in} C_0}{2}$$

que rearranjando fica

$$Z_{0o} = \frac{2 \cot \theta_o}{\omega_{in} C_0} \quad (32)$$

Como a susceptância de entrada dos PHEMTs (B_{fout}) na frequência de saída é dada por

$$B_{fout} = \frac{w_{in} C_0}{2} \quad (33)$$

então,

$$Z_{0o} = \frac{\cot\theta_o}{B_{fout}} \quad (34)$$

para que as linhas sejam fisicamente possíveis [111], a condição é

$$\frac{Z_{0e}}{Z_{0o}} > 1 \quad (35)$$

Usando a equação (34) e o valor B_{fout} pode-se escolher θ_o e depois calcular Z_{0o} . Então, Z_{0e} pode ser obtido empregando-se critérios de possibilidade de realização, tais como: largura mínima da linha e espaçamento mínimo entre linhas. As dimensões das linhas acopladas são, então, calculadas usando-se o software LineCalc [112] ou utilizando-se [85].

4.2.1.1. Cálculo das dimensões das linhas do ressoador

Para calcular a impedância de modo ímpar para o ressoador utilizamos, a equação (34) aplicando o valor da susceptância de entrada na frequência de saída (1 GHz) B_{fout} , obtida nas Tabelas 11 e 13.

Para $B_{fout} = 0.03978 \Omega^{-1}$ (Tabela 12), $Z_{0o} = 25,1383 \cdot \cot\theta_o$. Assim, temos os valores de Z_{0o} calculados para vários valores de θ_o apresentados na Tabela 14, juntamente com os valores considerados de Z_{0e} e as dimensões físicas da linha calculados com o software LineCalc, para um substrato RT5880, com $H=0,787\text{mm}$ e $t=0,7$ mil.

Tabela 14: Valores de Z_{0o} , Z_{0e} e das dimensões físicas do ressoador, para vários valores de θ_o , $V_{ds} = 3V$, $V_{gs} = -0,6V$ e o substrato RT5880, com $H=0,787$ mm e $t=0,7$ mil.

$\theta_o(\text{graus})$	$Z_{0o}(\Omega)$	$Z_{0e}(\Omega)$	$W(\text{mm})$	$s(\text{mm})$	$l(\text{mm})$
30	43,5408	57,4174	2,32	0,65	18,36
35	35,9012	69,6356	1,96	0,11	21,78
40	29,9587	83,4482	1,56	0,003	25,39

Da mesma forma, usando $B_{fout} = 0,02562 \Omega^{-1}$ (Tabela 13), $Z_{0o} = 39,0320 \cdot \cot\theta_o$. Assim, temos os valores de Z_{0o} calculados para vários valores de θ_o apresentados na Tabela 15, juntamente com os valores considerados de Z_{0e} e as dimensões físicas da linha calculados com o software LineCalc, para um substrato RT5880, com $H=0,787$ mm e $t=0,7$ mil.

Tabela 15: Valores de Z_{0o} , Z_{0e} e das dimensões físicas do ressoador, para vários valores de θ_o , $V_{ds} = 3V$, $V_{gs} = -1V$ e o substrato RT5880, com $H=0,787$ mm e $t=0,7$ mil.

$\theta_o(\text{graus})$	$Z_{0o}(\Omega)$	$Z_{0e}(\Omega)$	$W(\text{mm})$	$s(\text{mm})$	$l(\text{mm})$
30	67,6054	72,4794	1,38	2,84	18,60
35	55,7434	87,9028	1,27	0,42	21,87
40	46,5165	105,3390	1,05	0,12	25,35
40	46,5165	53,7444	2,38	1,42	23,78

Como se pode observar das Tabelas 10 e 12 o valor de S_{12} não é desprezível, fazendo com que qualquer rede de casamento de saída venha afetar o circuito ressonante de entrada, pois

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (36)$$

onde Γ_L é o coeficiente de reflexão na carga de saída.

Com uma rede de casamento de saída, tem-se

$$\Gamma_L = S_{22}^* \quad (37)$$

Assim, a equação (36) fica

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}S_{22}^*}{1 - |S_{22}|^2} \quad (38)$$

Alterando um pouco a admitância de entrada, prejudicando o circuito ressoador. Os parâmetros S variam com o ponto de polarização e o nível de potência de entrada. O próximo passo é introduzir no ADS o circuito do divisor paramétrico de frequência por dois e fazer uma nova simulação de parâmetros S . O circuito é apresentado na Figura 51. A seguir, pode-se determinar a impedância de saída do circuito. A Tabela 16 apresenta os parâmetros S resultantes e a Tabela 17 mostra a impedância de saída, para $V_{ds} = 3V$, $V_{gs} = -0,6V$, o ressoador com Z_{0o} igual a $35,9012 \Omega$ e θ_0 igual a 35° .

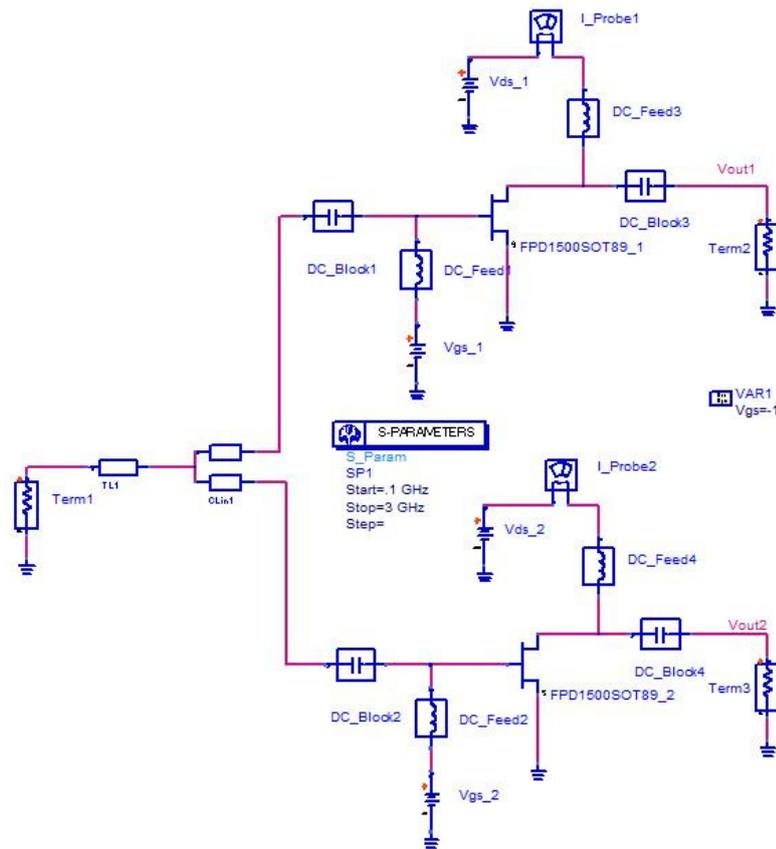


Figura 51: Esquemático do circuito parcial do divisor de frequência para $V_{ds} = 3V$, $V_{gs} = -0,6V$, o ressonador com Z_{o0} igual a $35,9012 \Omega$ e θ_0 igual a 35° .

Tabela 16: Parâmetros S do circuito parcial do divisor de frequência, para $V_{ds} = 3V$, $V_{gs} = -0,6V$, o ressonador com Z_{o0} igual a $35,9012 \Omega$ e θ_0 igual a 35° .

Freq. (GHz)	S_{11}	S_{12}	S_{21}	S_{22}
0,50	0,905/-164,6	0,013/12,4	11,007/86,5	0,115/169,5
0,75	0,889/155,5	0,015/-3,9	8,185/61,5	0,056/-42,6
1,00	0,872/121,8	0,018/-18,2	6,676/39,6	0,909/-125,6
1,25	0,850/89,3	0,021/-32,9	5,805/18,4	0,622/163,0
1,50	0,822/55,4	0,024/-49,0	5,266/-3,4	0,495/142,9
1,75	0,791/18,2	0,028/-67,0	4,888/-26,3	0,446/129,7
2,00	0,762/-22,883	0,032/-87,0	4,547/-50,6	0,423/118,6

Tabela 17: Impedância de saída do circuito parcial do divisor de frequência, para $V_{ds} = 3V$, $V_{gs} = -0,6V$, o ressoador com Z_{0o} igual a $35,9012 \Omega$ e θ_0 igual a 35° .

Freq. (GHz)	$Z_{out} (\Omega)$
0,50	$39,799+j1,694$
0,75	$54,176-j4,146$
1,00	$3,008-j25,619$
1,25	$11,909+j7,043$
1,50	$18,550+j14,669$
1,75	$22,656+j19,413$
2,00	$25,915+j23,469$

Como se pode notar da Tabela 17 a impedância de saída varia muito com a frequência, sendo muito baixa na frequência de saída do divisor.

A seguir, o procedimento é repetido para Z_{0o} igual a $43,5408 \Omega$ e θ_0 igual a 30° . A Tabela 18 apresenta os parâmetros S resultantes e a Tabela 19 mostra a impedância de saída. É possível observar o mesmo comportamento da impedância de saída. Assim, optou-se por não realizar nenhuma rede de casamento da saída, já que esta levaria a uma provável limitação de banda. Desta forma, o ganho será um pouco comprometido em favor da banda. Contudo, a sensibilidade e provavelmente o ganho de conversão podem ser melhorados, realizando-se uma rede de casamento da entrada, na frequência de entrada. O que pode ser realizado, por exemplo, por meio de transformadores de um-quarto-de-onda e um *stub* em paralelo, como na Figura 52. O circuito de casamento é realizado a partir da impedância vista pelo gerador na entrada das linhas acopladas da Figura 51. Este valor é introduzido na ferramenta *Smith Chart Utility* [113], a seguir um *stub* é aplicado, sendo determinados o seu comprimento elétrico e a sua impedância característica de forma a anular a reatância de entrada, na frequência de entrada. Neste ponto, a impedância de entrada é puramente resistiva, portanto um transformador de um-quarto-de-onda pode ser utilizado. Em seguida, as dimensões das linhas são determinadas utilizando-se a ferramenta LineCalc do

ADS. Com os elementos de casamento determinados preliminarmente, o circuito do divisor de frequência é modificado para incluir estes. O novo circuito é apresentado na Figura 53 e utilizando-se uma *probe* de impedância, que a ser introduzida em série com qualquer braço do circuito, permite o cálculo, sem afetar o circuito, das impedâncias vistas a direita e a esquerda desta, assim um refinamento dos valores das linhas pode ser realizado, levando-se em conta os efeitos do restante do circuito (as cargas do circuito de entrada e do outro ressoador). Os valores e as dimensões de algumas realizações possíveis das linhas podem ser vistos na Tabela 20, para $V_{ds} = 3V$, $V_{gs} = -0,6V$ e na Tabela 21, para $V_{ds} = 3V$, $V_{gs} = 1V$.

Tabela 18: Parâmetros S do circuito parcial do divisor de frequência, para $V_{ds} = 3V$, $V_{gs} = -0,6V$, o ressoador com Z_{0o} igual a $43,5408 \Omega$ e θ_o igual a 30° .

Freq. (GHz)	S_{11}	S_{12}	S_{21}	S_{22}
0,50	0,911/-159,0	0,013/15,1	10,677/89,2	0,110/166,9
0,75	0,897/165,8	0,015/1,0	7,905/66,4	0,071/-35,1
1,00	0,881/137,1	0,017/-11,1	6,445/46,7	0,938/-127,9
1,25	0,860/110,1	0,020/-23,3	5,628/28,0	0,617/162,7
1,50	0,830/82,3	0,024/-36,8	5,168/8,8	0,489/142,7
1,75	0,788/51,6	0,028/-52,2	4,917/-11,5	0,435/129,5
2,00	0,736/15,8	0,033/-70,2	4,761/-33,7	0,407/119,0

Tabela 19: Impedância de saída do circuito parcial do divisor de frequência, para $V_{ds} = 3V$, $V_{gs} = -0,6V$, o ressoador com Z_{0o} igual a $43,5408 \Omega$ e θ_0 igual a 30° .

Freq. (GHz)	$Z_{out} (\Omega)$
0,50	$40,258+j2,036$
0,75	$55,952-j4,577$
1,00	$1,986-j24,401$
1,25	$12,097+j7,178$
1,50	$18,881+j14,705$
1,75	$23,250+j19,268$
2,00	$26,757+j22,792$

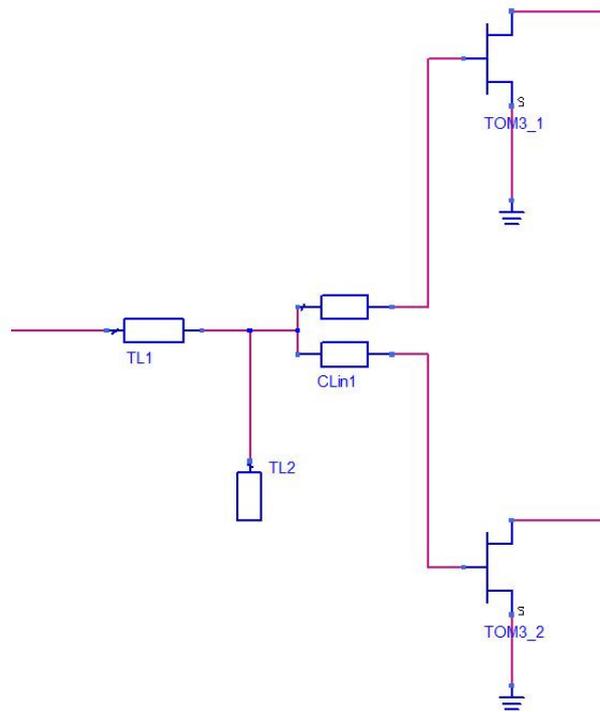


Figura 52: Representação esquemática do circuito do ressoador com linhas *microstrip* acopladas, com casamento na frequência de entrada.

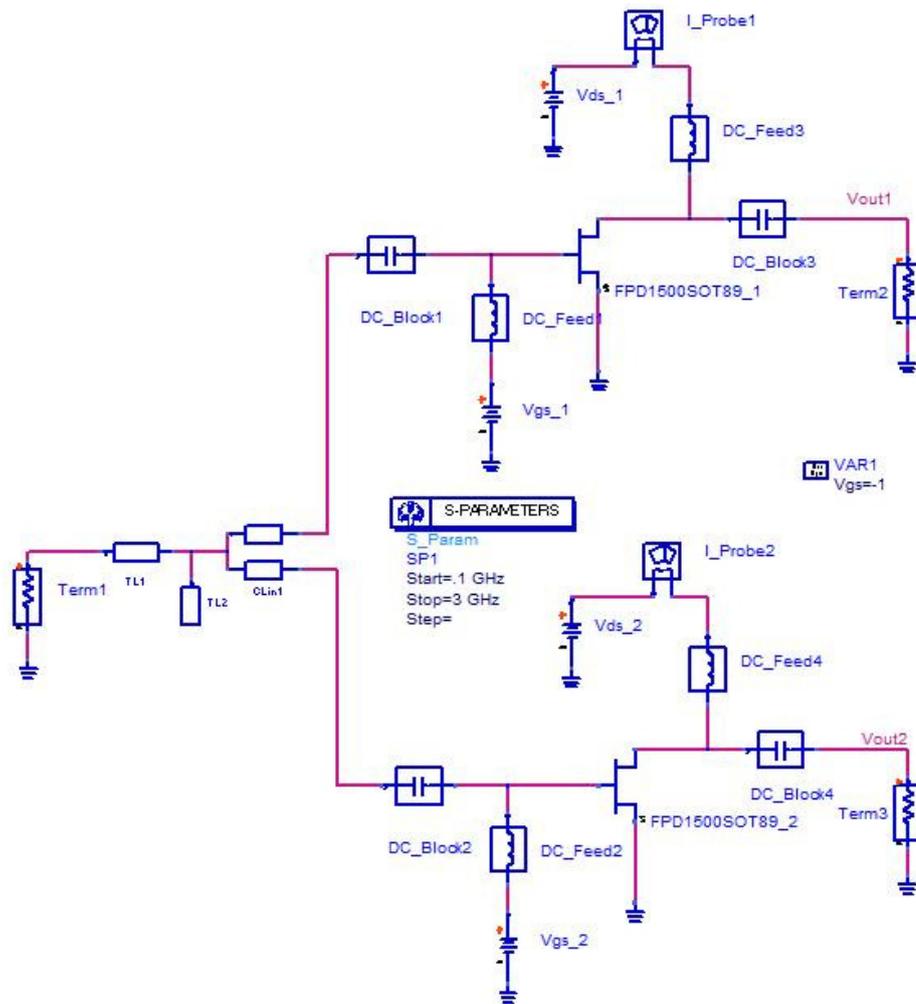


Figura 53: Esquemático do circuito do divisor de frequência por dois paramétrico com ressoador de linhas *microstrip* acopladas e rede de casamento, na frequência de entrada.

Tabela 20: Valores das linhas do ressoador série, para $V_{ds} = 3V$, $V_{gs} = -0,6V$, com e sem casamento na frequência de entrada (2 GHz).

Elemento	CLIN1			TL1		TL2	
	W (mm)	s (mm)	l (mm)	W (mm)	l (mm)	W (mm)	l (mm)
Divisor#1	2,32	0,65	18,36	--	--	---	--
Divisor#2	2,32	0,65	17,83	0,73	28,29	2,40	12,70
Divisor#3	1,96	0,11	21,78	--	--	---	--
Divisor#4	1,96	0,11	21,78	0,365	28,66	2,40	6,35

Tabela 21: Valores das linhas do ressoador série, para $V_{ds} = 3V$, $V_{gs} = -1V$, com e sem casamento na frequência de entrada (2 GHz).

Elemento	CLIN1			TL1		TL2	
	W (mm)	s (mm)	l (mm)	W (mm)	l (mm)	W (mm)	l (mm)
Divisor#5	1,38	2,84	18,72	--	--	---	--
Divisor#6	1,38	2,84	18,73	0,16	29,01	2,40	12,68
Divisor#7	2,38	1,42	23,78	--	--	---	--
Divisor#8	2,38	1,42	24,8	0,26	28,81	2,4	6,72

4.2.2. Projeto do ressoador série com linhas *microstrip*

O circuito ressonante série proposto neste trabalho é apresentado na Figura 54. Ele consiste de uma junção em T, que possui um circuito equivalente [114] apresentado na Figura 55 e trechos de linha *microstrip* em série com cada uma das portas do T. A primeira linha liga a entrada do divisor de frequência ao T, as outras linhas são colocadas cada uma em série com a porta de um dos PHEMTs. Para a determinação do comprimento elétrico das linhas em série com os PHEMTs foi utilizada a ferramenta *Smith Chart Utility*, sendo este ajustado até anular a reatância de entrada do PHEMT. Em seguida, com os valores preliminares obtidos para as linhas, o circuito é inserido no ADS e utilizando-se uma *probe* de impedância, que ao ser introduzida em série com qualquer braço do circuito, permite o cálculo, sem afetar o circuito, das impedâncias vistas a direita e a esquerda desta, assim um refinamento dos valores das linhas pode ser realizado, levando-se em conta os efeitos do restante do circuito (as cargas do circuito de entrada, do outro ressoador e o efeito provocado pela junção T). O circuito é exibido na Figura 56. Os valores e as dimensões de algumas realizações possíveis das linhas podem ser vistos na Tabela 22, para $V_{ds} = 3V$, $V_{gs} = -0,6V$ e na Tabela 23, para $V_{ds} = 3V$, $V_{gs} = 1V$. O circuito pode ser modificado para que o casamento de impedância, na frequência de entrada, seja melhorado, o que pode

ser realizado, por exemplo, por meio de transformadores de um-quarto-de-onda e um *stub* em paralelo, como pode ser visto na Figura 57. O circuito de casamento é realizado a partir da impedância vista pelo gerador na entrada do T da Figura 56. Para isso, a *probe* de impedância é deslocada para a entrada do circuito, sendo obtido o valor da impedância de entrada do circuito divisor de frequência. Este valor é aplicado à ferramenta *Smith Chart Utility*, a seguir um *stub* é aplicado, sendo determinados o seu comprimento elétrico e a sua impedância característica de forma a anular a reatância de entrada, na frequência de entrada. Neste ponto, a impedância de entrada é puramente resistiva, portanto um transformador de um-quarto-de-onda pode ser utilizado. Com os elementos de casamento determinados preliminarmente, o circuito do divisor de frequência é modificado para incluir estes. O novo circuito é apresentado na Figura 58, sendo empregada, novamente, a *probe* de impedância para a otimização de todas as linhas.

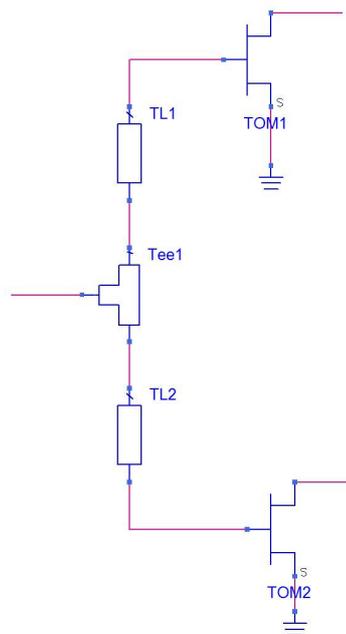


Figura 54: Esquemático do circuito do ressoador em série de linhas *microstrip*.

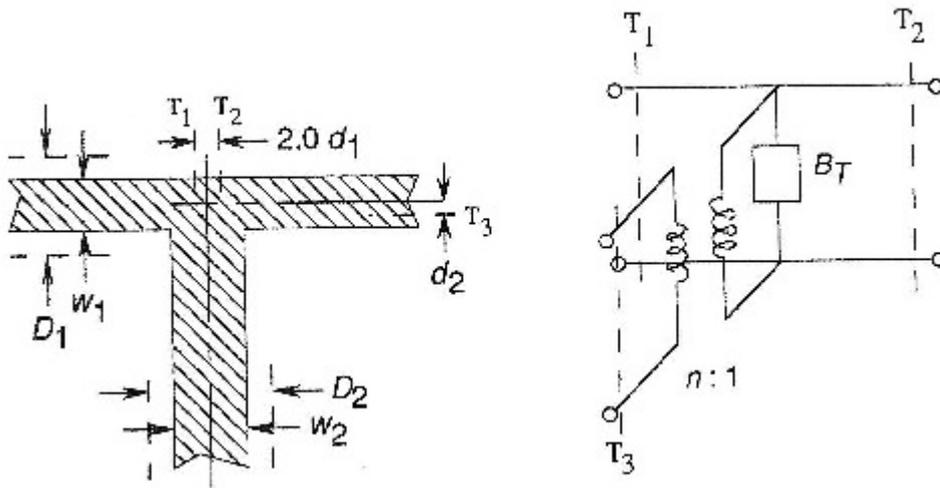


Figura 55: Representação esquemática do circuito equivalente de uma junção em T em linhas *microstrip*.

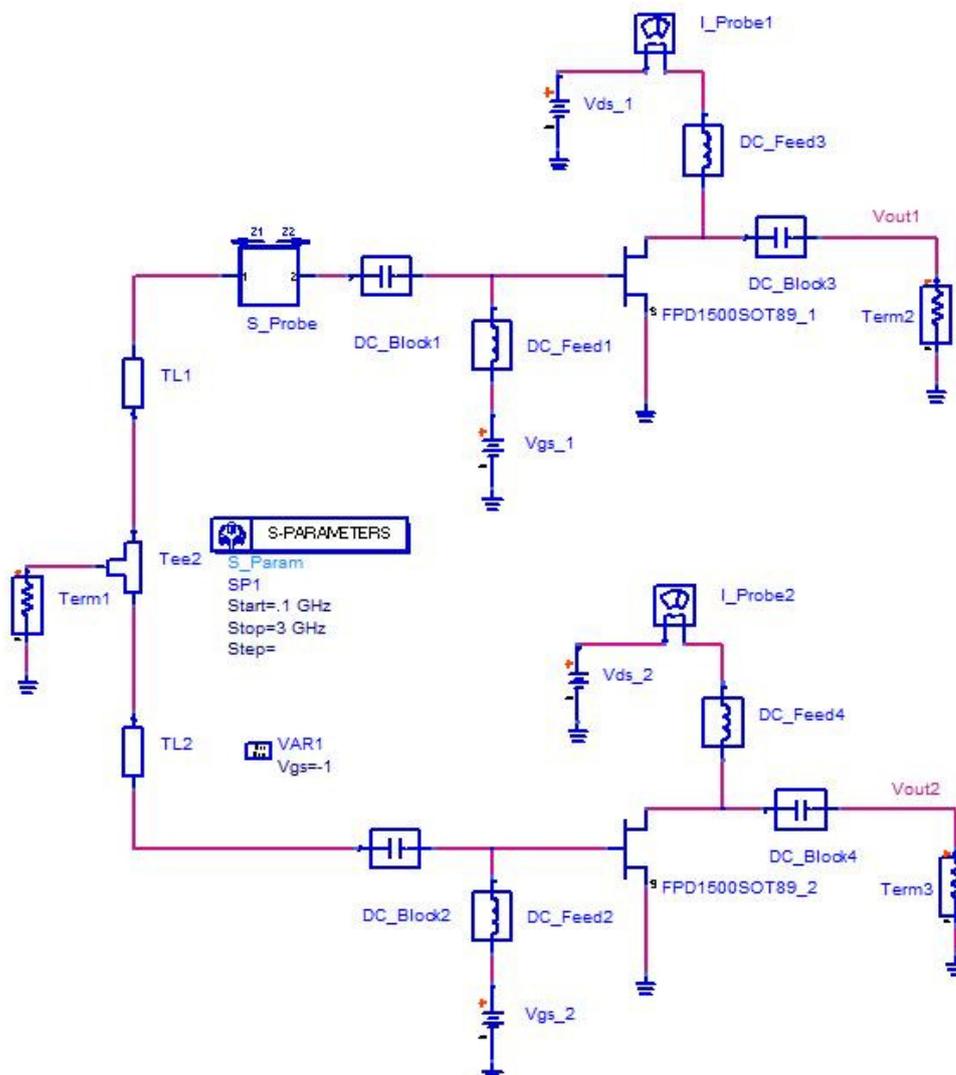


Figura 56: Representação esquemática do circuito do divisor de frequência por dois paramétrico com ressoador em série de linhas *microstrip*, com a *probe* de impedância.

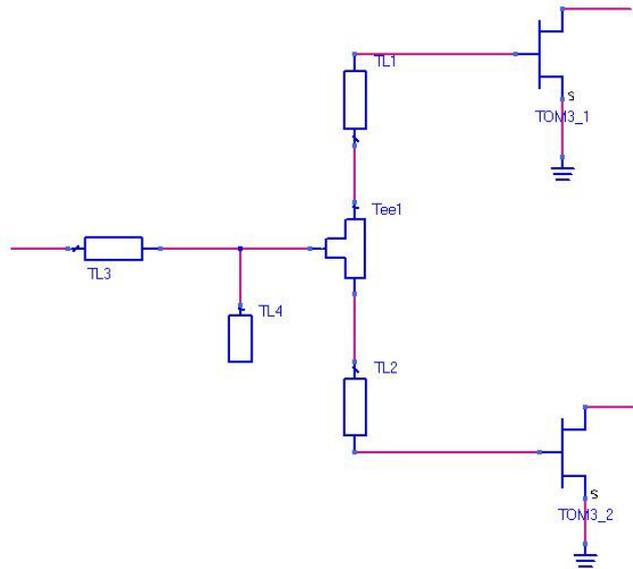


Figura 57: Esquemático do circuito do ressoador em série de linhas *microstrip*, com casamento na frequência de entrada.

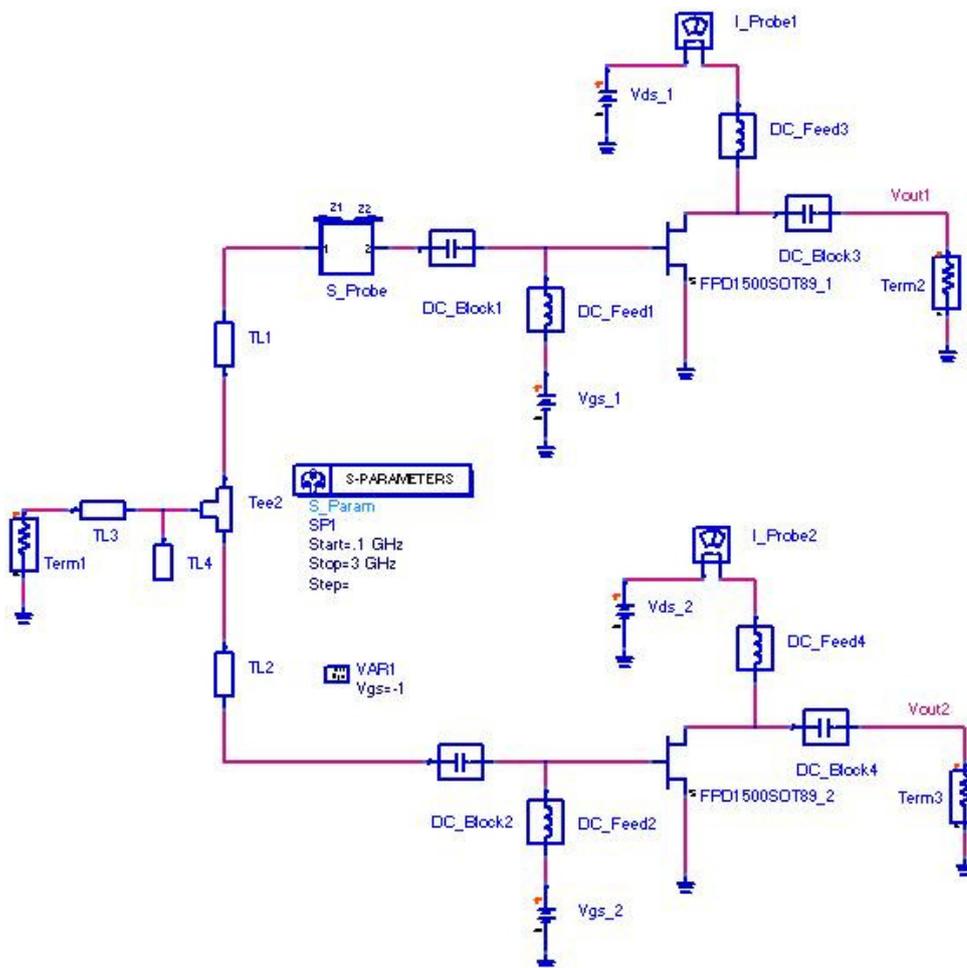


Figura 58: Representação esquemática do circuito do divisor de frequência por dois paramétrico com ressoador em série de linhas *microstrip* e rede de casamento, na frequência de entrada.

Tabela 22: Valores das linhas do ressoador série, para $V_{ds} = 3V$, $V_{gs} = -0,6V$, com e sem casamento na frequência de entrada (2 GHz).

Elemento	TL1= TL2		TL3		TL4	
	W (mm)	l (mm)	W (mm)	l (mm)	W (mm)	l (mm)
Divisor#9	2,40	14,26	---	--	---	--
Divisor#10	2,40	14,35	1,22	27,90	4,88	12,51
Divisor#11	4,87	21,75	---	--	---	--
Divisor#12	4,87	21,75	1,93	27,53	2,40	7,89

Tabela 23: Valores das linhas do ressoador série, para $V_{ds} = 3V$, $V_{gs} = -1V$, com e sem casamento na frequência de entrada (2 GHz).

Elemento	TL1= TL2		TL3		TL4	
	W (mm)	l (mm)	W (mm)	l (mm)	W (mm)	l (mm)
Divisor#13	2,40	22,05	---	--	---	--
Divisor#14	2,40	22,61	0,38	28,64	2,40	11,30
Divisor#15	4,87	30,09	---	--	---	--
Divisor#16 ¹	4,87	30,06	1,06	28,01	1,06	20,61

¹ – Neste caso TL4 em curto.

4.3. Comentários e conclusões parciais

Neste capítulo foram apresentadas duas metodologias de projeto para o divisor paramétrico balanceado de frequência por dois, uma baseada em um ressoador paralelo e outra baseada em um ressoador série, sendo possível a realização de casamento da entrada, na frequência de entrada. Contudo, foi demonstrado que qualquer tentativa de casamento da saída, na frequência de saída, seria um sério limitante a banda passante do circuito. Portanto, sendo

preferível o convívio com um ganho menor, para que a banda possa ser maximizada, que, também, é um dos objetivos deste trabalho.

O passo seguinte será a simulação não-linear (balanço harmônico e/ou transiente) do circuito completo, como forma de se realizar uma previsão da perda ou ganho de conversão do divisor paramétrico balanceado de frequência por dois, bem como da faixa dinâmica deste. Após esta simulação algumas das partes podem ser ajustadas, visando uma melhoria de desempenho. Com isso, pode-se passar a fase de realização e testes. Para, enfim se comparar as características projetadas e simuladas com as medidas. Por fim, será realizada uma comparação das características obtidas com este trabalho com aquelas obtidas em outros trabalhos.