

2 - ARQUITETURAS DE MULTIPROCESSAMENTO E O SISTEMA CYGNUS

2.1 - Arquiteturas de Multiprocessadores

Em termos gerais, multiprocessamento pode ser definido como o uso de vários processadores para executar, ao mesmo tempo, diversas partes de uma tarefa ou diversas tarefas. Como muitos sistemas se enquadram nesta categoria, tornou-se necessária a subdivisão dos multiprocessadores em classes diferentes. Dentre as possíveis formas de classificação, as três mais utilizadas são:

- quanto à estrutura lógica;
- quanto à estrutura física;
- quanto ao grau de acoplamento.

A estrutura lógica se refere ao modo como o controle é distribuído entre os elementos do sistema. Na estrutura vertical, existem dois ou mais níveis hierárquicos que estabelecem relações do tipo mestre-escravo entre os processadores. Já na estrutura horizontal, todos os elementos são logicamente iguais podendo cada um se comunicar com qualquer outro. Sistemas de estrutura horizontal são mais flexíveis que os de estrutura vertical e permitem a alocação dinâmica das tarefas de forma que a carga total pode ser uniformemente distribuída entre os processadores. Não são, no entanto, muito eficientes em aplicações que envolvem a execução de tarefas de naturezas totalmente diferentes.

A estrutura física é função do esquema de comunicação entre processadores e da topologia de interconexão. As transferências de dados podem ser feitas pelo método de memória comum ou por troca de mensagens através de algum tipo de barramento. As topologias de interconexão apresentadas na figura 2.1 são as mais comuns nas arquiteturas de multiprocessamento.

Confiabilidade e possibilidade de expansão do sistema são fatores importantes a serem levados em consideração na escolha da topologia.

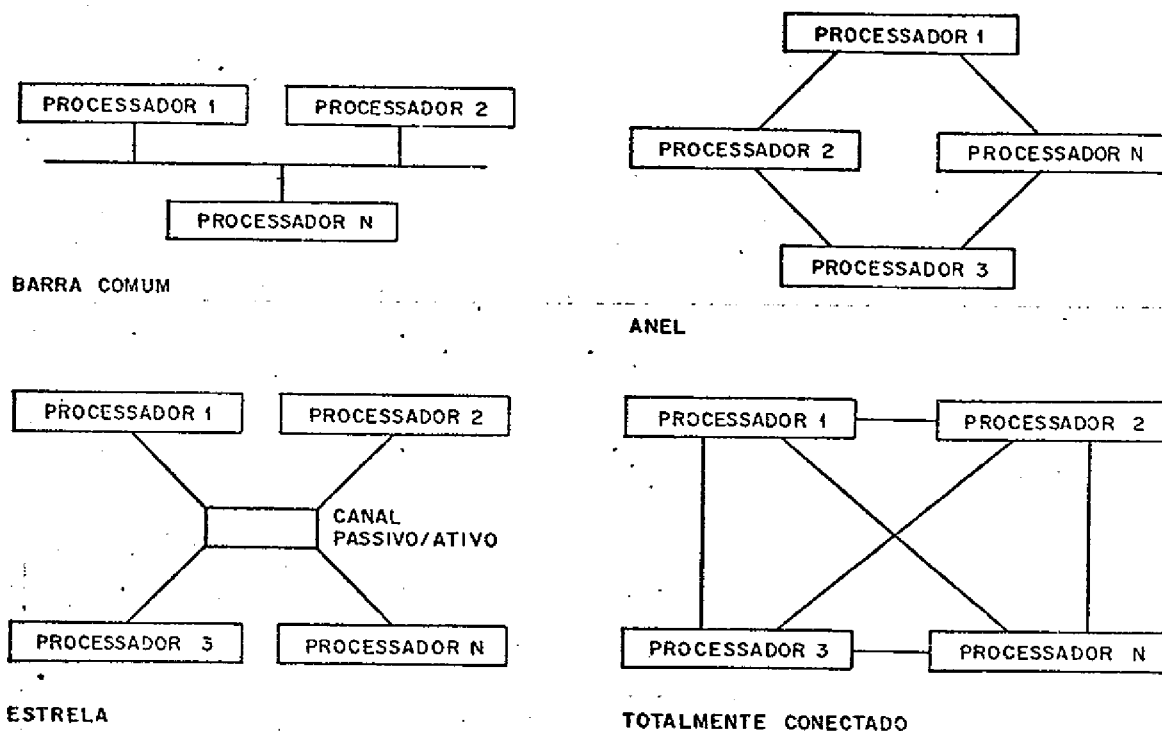


Figura 2.1: Topologias de interconexão

O grau de acoplamento se refere a capacidade dos diversos processadores de compartilhar recursos e, neste aspecto, os sistemas são classificados como fracamente acoplados ou fortemente acoplados. As estruturas fracamente acopladas são formadas por computadores independentes que se comunicam por troca de mensagens. Os sistemas fortemente acoplados possuem as seguintes características:

- os processadores possuem memória comum e capacidades de processamento comparáveis;
- o sistema operacional é único;
- é necessário algum esquema de sincronismo entre processadores;

- em geral, dispositivos de E/S são compartilhados.

Esta classificação não é rígida pois, na realidade, os graus fraco e forte de acoplamento correspondem aos dois extremos das arquiteturas de multiprocessadores. Na maioria dos casos, os sistemas combinam características e se classificam como moderadamente acoplados.

Algumas das arquiteturas de multiprocessamento mais conhecidas são:

- estrutura de "pipeline";
- coprocessadores;
- processadores em "array";
- processadores paralelos.

Na estrutura de "pipeline", diferentes partes de diferentes instruções são processadas simultaneamente operando de forma semelhante a uma linha de montagem. Muitos dos microprocessadores atuais já possuem, internamente, organização em "pipeline" que permite, por exemplo, a busca de uma instrução em paralelo com a execução da anterior.

Coprocessadores são processadores escravos, de função especializada, tal como processamento de ponto flutuante, que executam tarefas sob comando de um processador mestre. Normalmente, o "hardware" de um coprocessador é dedicado à uma determinada função de forma a otimizar o tempo de execução das tarefas.

Os processadores em "array" tratam, ao mesmo tempo, toda uma matriz de dados, realizando em cada elemento a mesma operação.

Processadores paralelos são processadores independentes que executam programas diferentes, porém relacionados. Existem vários tipos de processadores paralelos sendo que nas estruturas mais tradicionais cada uma das unidades de processamento segue a

arquitetura de von Neumann. Estudos recentes definem arquiteturas do tipo "data-driven" e "demand-driven" que, na tentativa de explorar ao máximo o paralelismo dos programas, não executam instruções sequencialmente. Em uma estrutura "data-driven", uma instrução pode ser executada assim que os dados de entrada estiverem disponíveis. Nas máquinas do tipo "demand-driven" as instruções são executadas quando os respectivos resultados são requisitados por outras instruções.

2.2 - O Sistema Cygnus

O Sistema Cygnus foi projetado segundo uma arquitetura de multiprocessamento de estrutura modular de que fazem parte módulos processadores, módulos de entrada e saída, módulos memória e módulo árbitro, todos interligados através da barra VME.

Os módulos processadores (MP's) baseiam-se na linha 680X0, da Motorola, de organização de 16/32 bits. São eles os únicos módulos ativos do sistema capazes de controlar as operações de transferência de dados na barra VME. Os processadores de 16 bits são hierarquicamente subordinados aos processadores de 32 bits e recebem comandos através de memória local duplo acesso. A comunicação entre MP's de 16 bits também é permitida. O que determina a arquitetura de um módulo processador, além de sua largura de acesso, é o propósito a que se destina: geral ou específico (processamento gráfico, etc.).

Os módulos ou controladores de entrada e saída são responsáveis pelas funções básicas necessárias ao interfaceamento do Sistema Cygnus a dispositivos periféricos. Estes seguem a linha Z80 da Zilog e, embora possuindo inteligência local, são módulos passivos que executam tarefas a pedido dos MP's. Assim os módulos processadores ficam liberados das rotinas de mais baixo nível relacionadas ao controle de dispositivos físicos.

Cada controlador, por sua vez, é composto de dois outros módulos: o primeiro é o módulo padrão que independe do periférico e contém a parte de comunicação com os MP's; o segundo é a interface específica a cada dispositivo físico. Algumas destas interfaces já foram desenvolvidas como, por exemplo, aquelas para discos flexíveis, discos Winchester e comunicação.

Para que seja possível o aumento gradual da capacidade física de memória, o sistema é dotado de módulos memória que, de acordo com o padrão VME, permitem acessos de 8, 16 e 32 bits.

A barra de transferência de dados é uma via compartilhada por todos os módulos processadores. Um módulo árbitro implementa um esquema de alocação do recurso, garantindo que acessos simultâneos não ocorram e otimizando o uso da barra.

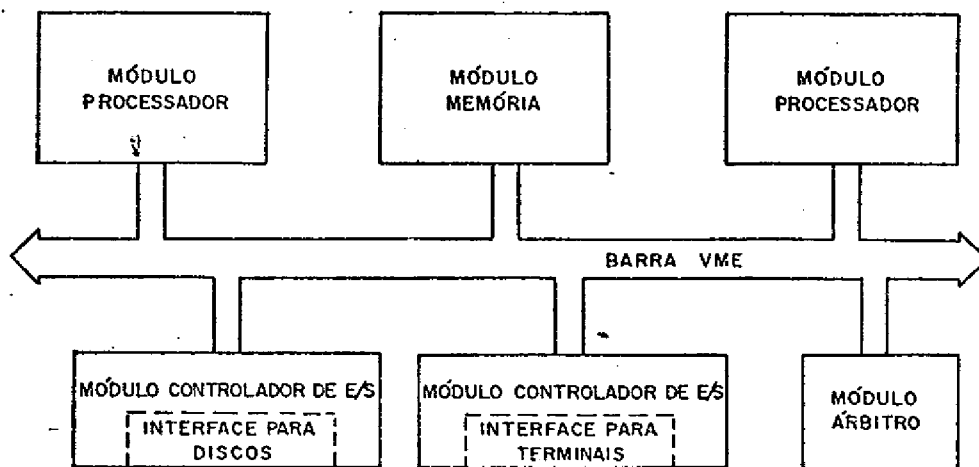


Figura 2.2: Exemplo de configuração do Sistema Cygnus

De forma a atender várias aplicações, o sistema pode ser configurado de diversas maneiras dependendo dos tipos e do número de módulos presentes. A configuração básica, composta de um módulo processador interligado a um controlador de discos flexíveis, constitui um microcomputador de 16 bits de estrutura simples. Uma estação de trabalho, com capacidade de processamento

gráfico, por outro lado, pode ser formada a partir de um módulo processador de propósito específico, um módulo memória e controladores de discos flexíveis e Winchester. Já uma configuração com vários módulos processadores, um árbitro, módulos memória e módulos de entrada e saída para terminais, discos e fitas, se adapta a um sistema multiusuário mais poderoso.