

7

Comentários finais e conclusões

Ao longo do presente capítulo serão apresentados os resultados obtidos no desenvolvimento de um analisador de elementos de rede, capaz de avaliar a perda de quadros e o retardo associado a estes elementos. As principais vantagens do módulo desenvolvido serão destacadas e os principais problemas encontrados neste desenvolvimento serão avaliados.

7.1.

Observações finais

Inicialmente foram introduzidos alguns conceitos capazes de descrever o desempenho qualitativo e quantitativo de uma rede de telecomunicações. Em seguida, foi discutida a tecnologia FPGA destacando seu histórico, suas linguagens e seus principais blocos funcionais. A partir destes tópicos, um analisador de redes e elementos de rede foi proposto para desenvolvimento, destacando-se sua arquitetura básica. Em seguida foram descritas as etapas do desenvolvimento e da realização de um protótipo, onde foram incluídos detalhes da tecnologia adotada e as características da placa de desenvolvimento utilizada.

Finalmente, um conjunto de testes foi realizado envolvendo elementos de rede e trechos de fibra óptica. Os resultados obtidos foram comparados com outros obtidos através de um equipamento comercial já disponível no mercado.

7.2.

Principais resultados obtidos

Os principais resultados obtidos podem ser destacados através dos seguintes itens:

- O analisador realizado foi capaz de indicar corretamente a máxima capacidade de transmissão dos elementos testados na taxa de linha de 1 Gbps (1.25 Gbps);
- Pode ser utilizado qualquer tamanho de quadro permitido no padrão Ethernet, IEEE 802.3;
- A taxa de transmissão pode ser alterada de 100 Kbps até 1 Gbps, com variação discreta de 10 Kbps, mantendo-se a taxa de linha de 1 Gbps;
- O analisador realizado foi capaz de avaliar o retardo introduzido por uma conexão ou elemento de rede;
- Os resultados obtidos foram semelhantes aos fornecidos por um equipamento de referência, modelo Framescope Pro, da Agilent Technologies.

7.3. Principais problemas e desvantagens

- O módulo desenvolvido utiliza ferramentas computacionais que avaliam o desempenho no nível das camadas 1 e 2 do modelo OSI[1]. Entretanto esta limitação permitiu uma dramática simplificação do referido módulo durante sua utilização, e poderá constituir um atrativo em inúmeras aplicações;
- O módulo desenvolvido opera apenas na taxa de linha de 1 Gbps (1,25 Gbps) por que utiliza uma versão proprietária das camadas inferiores do padrão Ethernet, com esta limitação ;
- O retardo medido utiliza um método simplificado e apresenta resultados aproximados;
- O módulo proposto não é capaz de medir a variação do retardo dos quadros (*Jitter*).

7.4. Comentários adicionais e trabalhos futuros

A quase totalidade dos analisadores estudados utiliza a norma RFC 2544[21] para avaliar as redes e os elementos de redes. Este procedimento adiciona complexidade e aumenta de forma significativa a duração dos testes. Através de contatos mantidos com algumas operadoras que possuem redes metropolitanas Ethernet na taxa de 1 Gbps e com alguns usuários corporativos destas redes, verificou-se que a utilização do módulo desenvolvido seria adequada e significativamente mais rápida, prática e simples para avaliar o desempenho destas redes.

O custo da placa de desenvolvimento utilizada é de US\$ 500, excluindo-se o custo dos *softwares* de desenvolvimento. Uma estimativa inicial de custo para a produção comercial do módulo desenvolvido é de R\$ 4.000.

Para trabalhos futuros, podem ser destacados:

- Implantação de um novo mecanismo de avaliação de retardo utilizando a segunda sistemática proposta no item 4.4;
- Adaptação das camadas físicas utilizadas, para operação em 10 Mbps e 100 Mbps;
- Desenvolvimento de um conjunto de elementos em *hardware* e *software* capazes de avaliar a variação estatística do retardo (*Jitter*) a partir de um elevado volume de dados extraídos durante os testes já ativados;
- Desenvolvimento de uma nova ferramenta computacional para ativar operação na taxa de 10 Gbps.