5 - Técnicas de medidas e resultados obtidos.

Ao longo do presente capítulo a placa PCB realizada segundo considerações do capitulo 4 será avaliada. Para tal, um conjunto de técnicas de medições será utilizado. A performance de cada configuração será destacada e comentada para futuras aplicações de comunicação "inter-chip" em 1GB Ethernet e 10GB Ethernet .

5.1. TDR (Time – Domain Reflectometry).

A reflectometria no domínio do tempo (TDR) permite que um degrau de tensão propague-se em uma linha de transmissão onde cada reflexão ao longo da linha é detectada e um gráfico do coeficiente de reflexão em função da distância é obtido. Para operação em freqüências de microondas, o degrau deverá possuir tempos de subida inferiores a 20 pico segundos. Relembrando, o coeficiente de

reflexão (Γ_l) é determinado por $\Gamma_l = \frac{V_{refletido}}{V_{incidente}}$ onde $\Gamma_l = \rho \cdot e^{j\phi}$ ou $\Gamma_l = \rho \angle \phi$.

Desta forma é possível observar cargas casadas ($\rho = 0$), curtos ($\Gamma_l = 1 \angle 180^\circ$) ou ($\rho = -1$), aberto ($\Gamma_l = 1 \angle 0^\circ$) ou ($\rho = 1$), também cargas capacitivas $-1 < \rho < 0$ e cargas indutivas $0 < \rho < 1$.

A figura 28 apresenta um exemplo de uma LT de impedância característica de 50 Ω que possui ao longo do comprimento l(cm) cargas capacitivas e indutivas. O gráfico de ρ x l(cm) expressa o valor do coeficiente de reflexão ao longo do trecho l(cm).



Figura 28 – Ilustração da medição do coeficiente de reflexão ao longo de uma LT de 50Ω com carga capacitiva e indutiva.

A figura 29 apresenta a estrutura necessária para a utilização do equipamento TDR e a correta obtenção dos resultados. A figura 30 apresenta a calibração necessária no TDR utilizado na etapa de medidas da placa da presente dissertação.



Figura 29 – Técnica de medida utilizando TDR.







Figura 30 – Calibração do TDR do laboratório de microondas do CETUC para a medição das LT da placa da presente dissertação.

Um dos TDR do laboratório de microondas do CETUC é o "*Hewlett Packard Digitizing oscilloscope main Frame 54120B*" utilizado para a análise de $\rho \propto l(mm)$ das linhas de transmissão da placa de 6 camadas desenvolvida no capitulo 4. Os resultados obtidos de todas as configurações de LTs da placa projetada, a partir da calibração visualizada na figura 30, são apresentados na sessão 5.4 do presente capítulo.

5.2. Analisador de redes vetorial.

No capítulo 2 da presente dissertação apresenta-se a definição de perda de inserção (S_{21}) e perda de retorno (S_{11}) em linhas de transmissão. Desta forma, em uma determinada faixa de freqüência para medir perda na transmissão e reflexão nas portas I/O de uma LT, utiliza-se o equipamento denominado de analisador de

redes vetorial, que executa medidas de tensão e potência em módulo e fase. A figura 31 apresenta a estrutura de medição em bancada utilizando um analisador de redes vertorial.



Figura 31 – Estrutura de medição utilizando o equipamento Analisador de Redes Vetorial.

As etapas de calibração para reflexão nas portas 1 e 2 com cargas casadas, aberto e curto, do próprio equipamento, são necessárias, assim como a calibração de transmissão direta entre as portas 1 e 2, antes da medição dos paramentos de perdas (apresentados na figura 31).

O Analisador de redes vetorial do laboratório de microondas do CETUC é o "Hewlett Packard Network Analyzer 8720C – 50MHz – 20GHz" utilizado para a analise de $S_{21}(dB)$ e $S_{11}(dB)$ das linhas de transmissão da placa de 6 camadas desenvolvida no capitulo 4. Os resultados obtidos são apresentados na sessão 5.4 do presente capítulo.

5.3. BER (Bit Error Rate ou Taxa de Bits Errados).

A taxa de bits errados, razão entre o número de bits recebidos sobre o número total de bits enviados, em uma linha de transmissão em freqüências de microondas é uma das mais importantes análises de performance do sistema. O valor aproximado da BER, em sistema digitais de microondas ideais, costuma estar próximo a $BER = 10^{-12}$. Varias técnicas de medidas podem ser utilizadas para medir BER, entretanto a técnica utilizada na presente dissertação foi um BER

meter óptico do laboratório de optoeletrônica do CETUC cuja referencia do equipamento é "Anritsu-MP1570A (SONET/SDH/PDH/ATM Analizer).

A figura 32 apresenta a estrutura de bancada montada para a medição da BER. Utiliza-se nesta configuração uma seqüência PRBS "*no frame*" (Pseudorandom binary sequence na taxa de 9953Mbps - seqüência de 2³¹ bits), em uma saída RF e entrada óptica com portadora óptica de 1554,13nm.

Duas etapas de medidas foram realizadas. A primeira é a medida direta *"back-to-back"* e a segunda é a medida das LTs da PCB. A medida direta é feita para a etapa de calibração utilizando atenuadores de RF, onde é possível definir uma curva da BER em função da atenuação (dB), para verificar o funcionamento deste BER meter no meio elétrico, que é apresentado no gráfico da figura 33. Os resultados da BER de cada configuração da LT da PCB de 6 camadas é apresentado separadamente na sessão 5.4.



Figura 32 – Estrutura de bancada para a medida da BER das linhas de trasmissão da PCB.



Figura 33 – Medida direta, curva da BER em função da atenuação RF em (dB).

A partir da análise da figura 33 é possível observar que para uma atenuação (RF) de 3dB a BER está próxima a 10^{-10} , conforme a atenuação aumenta, a quantidades de bits errados também aumenta, portanto o BER meter montado para medição no meio elétrico está adequado.

5.4. Apresentação dos resultados.

As sessões que se seguem apresentam os resultados mais relevantes de $S_{21}(dB)$, $S_{11}(dB)$, $\rho \ge 1$ (mm) e BER de cada configuração de linha de transmissão da placa de 6 camadas da presente dissertação, para a análise da performance de sinais em 1Gbits/s e 10Gbits/s.

5.4.1. Medidas para definição da montagem dos conectores na placa:

Através de medições das linhas microstrip (Hp=0,16mm), da área 1 da placa um efeito muito importante foi observado na figura 35 e então 2 configurações diferentes de montagens dos conectores de RF da placa foram propostas na figura 34(A) e figura 34(B).



Figura 34 – Configuração de montagem dos conectores de RF de 50Ω na placa PCB.

No gráfico apresentado na figura 35, quando os conectores de RF foram soldados segundo a montagem apresentada na figura 34(A), o resultado de $S_{21}(dB)$ na linha microstrip l= 45mm não foi adequado, pois as perdas são superiores a 3dB a partir de 5GHz. A solução encontrada para resolver este problema foi testar os conectores soldados por trás da placa e cortados direto na linha microstrip, de forma apresentada na figura 34(B). Deste modo fez-se outra medida de $S_{21}(dB)$ na linha microstrip de l=45mm e o resultado obtido indicou uma melhora para $S_{21}(dB)$ com perda superior a 3dB somente para f > 7,5GHz.

O mesmo teste na figura 35, para a linha microstrip de l=16,86mm, com os conectores soldados de forma A e B, mostra que para o conector soldado no caso B as perdas são inferiores a 3dB em toda a faixa de freqüência de medição até 10,5GHz.



Figura 35 – Resultado da medida com o Analisador de redes vetorial de $S_{21}(dB)$ entre 100MHz e 12GHz para as linhas Microstrip (H_p=0,16mm) , TX1-RX1 e TX6-RX6, sobre o prepreg, para definir a montagem adequada dos conectores de RF na placa de 6 camadas.

O aspecto oscilatório de performance nos resultados da figura 35, devem-se a reflexões múltiplas nos conectores, de forma melhor visualizada com os gráficos obtidos no TDR, apresentados nas figuras 36 e 37 a seguir, para o coeficiente de reflexão ao longo das linhas microstrip ($Z_c = 50\Omega$), de comprimento físico L=16,86mm e L=45mm, com os conectores montados de acordo com os casos da figura 34(A) e 34(B).



Figura 36 – Resultado TDR para a linha microstrip l=45mm (TX1-RX1– sobre o prepreg - área 1 da placa).



Figura 37 - Resultado TDR para a linha microstrip I=16,86mm (TX6 –RX6– sobre o prepreg- área 1 da placa).

A figura 38 a seguir apresenta um outro resultado importante para estas considerações, isto é, a verificação de S_{11} e S_{22} checada também através do TDR respectivamente ρ_1 e ρ_2 para a linha microstrip (H_p=0,16mm) sobre o prepreg de comprimento fisico L=45mm, com os conectores TX1-RX1 montados de forma apresentada na figura 34(A).



Figura 38 – Verificação da equivalência entre S_{11} e S_{22} através de ρ_1 e ρ_2 respectivamente, para a linha microstrip sobre prepreg.

Os resultados obtidos nas figuras 36, 37 e 38 através do TDR indicam descontinuidades de impedância nos conectores. Embora cuidadosamente selecionados, quando soldados de forma otimizada, figura 34B, não foi possível evitar um comportamento indutivo. Avaliando-se mais detalhadamente, os coeficientes de reflexão comportam-se de forma oscilatória na posição dos conectores, isto é, resposta indutiva e capacitiva. Pode-se considerar então, que o pino central do conector, soldado a linha microstrip apresenta um efeito indutivo em todos os casos. O restante do conector, em presença de planos de terra, apresenta um efeito capacitivo. Em algumas medições da placa este efeito capacitivo pode ser desconsiderado, mas na maior parte das aplicações tornou-se perceptível.

A figura 38 revela um comportamento oscilatório mais acentuado na primeira interface conectorTX1-linha. Ao excitar o TDR diretamente em RX1, esta primeira interface apresentará o mesmo comportamento oscilatório. Pode-se observar que nos conectores mais afastados da porta de entrada do TDR as oscilações são menos pronunciadas devido as perdas que o pulso sofre ao se propagar pela linha.

As figuras 36 e 37 obtidas através do TDR confirmam, então, o melhor desempenho da montagem dos conectores com a configuração ilustrada na figura 34 (B), isto é, conectores montados por trás da placa e com as "pernas" cortadas e o pino central soldado direto na linha microstrip, selecionada como a montagem mais adequada para todas as configurações dos conectores da placa.

5.4.2. Medida das Linhas Microstrip sobre prepreg : área 1 da PCB.

Na sessão 5.4.1 foi definido que a montagem dos conectores de RF de 50Ω (TX_K e RX_K), em todas as configurações da placa, segue a figura 34(B).

Desta forma realizam-se, nesta sessão, as medidas para as linhas microstrip, inclusive com curvas de 90°, sobre o prepreg $H_p=0,16mm$, área 1 da placa. A figura 39 apresenta o resultado da BER e de $S_{21}(dB)$ destas configurações.



Microstrip [H=0,16mm (P)]

Figura 39 – Medida da BER e da perda de inserção com o analisador de redes vetorial, $S_{21}(dB)$, entre 100MHz e 12GHz, para as linhas microstrip (H_p=0,16mm) sobre o prepreg da área 1 da placa, com curvas de 90° inclusive. Os conectores TX1-RX1, TX2-RX2,TX3-RX3 e TX6-RX6 foram montados de acordo com a figura 34 (B).

No gráfico da figura 39, até a freqüência de 7,5 GHz, diferentes configurações microstrip sobre o prepreg, apresentaram performance de perdas de inserção similares e satisfatórias de 3dB. Após estas freqüências, a linha de comprimento reduzido (L=16,86mm) apresentou performance significativamente

melhor. O aspecto oscilatório deve-se a reflexões múltiplas nos conectores, de forma que, o comportamento oscilatório não foi alterado pelas curvas das linhas com 1 curva de 90° (TX2-RX2) e com 2 curvas de 90° (TX3-RX3). Os resultados da BER são satisfatórios em todas as linhas microstrip sobre o prepreg para a transmissão da seqüência PRBs de 10Gbit/s.

As figuras 40 e 41 apresentam a analise de ρ em função de l(mm) para as linhas microstrip (H_p=0,16mm) da área 1 da placa, com 1 curva de 90° e 2 curvas de 90°.



Figura 40 – Medida do TDR para a linhas Microstrip ($H_p=0,16$ mm) com 1 curva de 90 (TX2-RX2) sobre prepreg, área 1 da PCB. Com os conectores todos montados de acordo com a figura 34 (B).



Figura 41 - Medida do TDR para a linhas Microstrip ($H_p=0,16mm$) com 2 curvas de 90 (TX3-RX3) sobre prepreg, área 1 da PCB. Com os conectores todos montados de acordo com a figura 34 (B).

O comportamento predominante indutivo e oscilatório no conector não foi alterado. As curvas de 90° das linhas TX2-RX2 e TX3-RX3, não foram percebidas nas medições com o TDR. As figuras 40 e 41 apresentam na extremidade das linhas, após o conector de saída, os níveis de curto, aberto e carga casada. Na figura 41, um resistor SMD 50 Ω foi soldado diretamente a linha TX3c, apresentando comportamento muito similar a carga casada após o conector RX3. Indicando a boa performance do microresistor de 50 Ω soldado as linhas terminadas com carga casada SMD.

As figuras 42 e 43 apresentam a BER e as perdas de retorno $(S_{11}(dB))$ das linhas microstrip sobre o prepreg da área 1 da PCB.



Microstrip [H=0,16mm (P)]

Figura 42 – Medida da BER e da a perda de retorno com o analisador de redes vetorial $S_{11}(dB)$ entre 100MHz a 12GHz, das linhas microstrip (H_p=0,16mm) sobre o prepreg da area1, com curva de 90° inclusive. Os conectores TX1-RX1, TX2-RX2, TX3-RX3 e TX6-RX6 foram montados de acordo com a figura 34 (B).



Figura 43 – Medida com o analisador de rede vetorial, para a perda de retorno $S_{11}(dB)$ de 100MHz a 12GHz, das configurações com os microresistores SMD de carga final das linhas microstrip (H_p=0,16mm) sobre o prepreg da área 1 da placa, com curva de 90° inclusive. Os conectores TX1c, TX2c, TX3c e TX6c foram montados de acordo com a figura 34 (B).

As perdas de retorno das figuras 42 e 43 são satisfatórias, pois as perdas de retorno até 7,5GHz resultam em $-40(dB) < S_{11}(dB) < -5(dB)$. Desta forma a utilização dos microresistores SMD nas linhas terminadas com carga casa é adequada.

5.4.3.Medida das Linhas Microstrip com H variando:

Definido a montagem de todos os conectores de RF de 50Ω (TX_K e RX_K) seguindo a figura 34(B), realizam-se, nesta sessão, as medidas para as linhas microstrip com H variando de 1,2,3,4 e 5 camadas dielétricas, respectivamente áreas 1, 3, 7, 8 e 9 da placa, isto é, medidas de TX6-RX6 (na área 1 da placa), TX7-RX7 (na área 3), TX8-RX8(na área 7), TX9-RX9(na área 8) e TX10-

RX10(na área 9). Todas as linhas possuem comprimentos físicos de L=16,86mm e estão apresentadas em corte transversal e longitudinal na figura 27 do capitulo 4.

A figura 44 apresenta o resultado de $S_{21}(dB)$ e da BER destas linhas microstrip de H variando e comprimento físico L=16,86mm. A figura 45 apresenta a medida no TDR para estas mesmas configurações.



Figura 44 - Medidas da BER e perda de inserção com analisador de redes vetorial, $S_{21}(dB)$ entre 100MHz e 12GHz, para as linhas microstrip com H variando de 1 a 5 camadas dielétricas, respectivamente áreas 1,3,7,8 e 9 da placa , com todos os conectores (TX6-RX6; TX7-RX7; TX8-RX8; TX9-RX9; TX10-RX10) montados de acordo com a figura 34 (B). P=prepreg=H_p=0,16mm; C=FR4(Core)= H_{FR4a}=0,25mm e C=FR4(Core)= H_{FR4b}=0,35mm.



Figura 45 – Medida do TDR para as linhas microstrip com H variando de 1 a 5 camadas dielétricas, respectivamente áreas 1,3,7,8 e 9 da placa , com todos os conectores montados de acordo com a figura 34 (B). TX6-RX6 (H=0,16mm); TX7-RX7 (H=0,41mm) ; TX8-RX8 (H=0,57mm); TX9-RX9 (H=0,92mm); TX10-RX10 (H=1,08).

Na figura 44 observou-se mais uma vez o comportamento oscilatório da perda de inserção com um pico de atenuação em torno de 7,5GHz. O valor da atenuação no pior caso é 3dB em 7,5GHz, indicando que todas as linhas microstrip de comprimento físico L=16,86mm apresentam performance satisfatória em termos de perdas de inserção até 10GHz e que as linhas com maior espessura (H) apresentaram menores perdas em relação aquelas com espessura reduzida. O que foi confirmado pelo resultado da BER próximo de 10⁻¹² para a transmissão da seqüência PRBs 10Gb/s em todas as linhas microstrip do gráfico.

A caracterização destas configurações (microstrip com H variando) através do TDR na figura 45, justifica o comportamento oscilatório devido os conectores TX_k -RX_k. As linhas microstrip apresentam coeficiente de reflexão até $\rho = 0,0625$ portanto com níveis de impedância de aproximadamente 57 Ω , devidamente projetadas.

As figuras 46 e 47 apresentam as perdas de retorno $(S_{11}(dB))$ para as linhas microstrip com H variando, da área 1, 3, 7, 8 e 9 da placa.



Figura 46 - Medida da BER e perda de retorno com o analisador de rede vetorial, $S_{11}(dB)$ entre 100MHz a 12GHz, das configurações de linhas microstrip com H variando de 1 a 5 camadas dielétricas, respectivamente áreas 1, 3, 7, 8 e 9 da placa com todos os conectores (TX6-RX6; TX7-RX7; TX8-RX8; TX9-RX9; TX10-RX10) montados de acordo com a figura 34 (B). P=prepreg=H_p=0,16mm; C=FR4(Core)= H_{FR4a}=0,25mm e C=FR4(Core)= H_{FR4b}=0,35mm.



Figura 47 - Medida com o analisador de rede vetorial, para a perda de retorno $S_{11}(dB)$ entre 100MHz a 12GHz, das configurações de linhas microstrip com H variando de 1 a 5 camadas dielétricas, respectivamente áreas 1, 3, 7, 8 e 9 da placa com microresitores SMD de terminação nas linhas. todos os conectores (TX6c; TX7c; TX8c; TX9c; TX10c) foram montados de acordo com a figura 34 (B). P=prepreg=H_p=0,16mm; C=FR4(Core)= H_{FR4a}=0,25mm e C=FR4(Core)= H_{FR4b}=0,35mm.

As perdas de retorno das figuras 46 e 47 são satisfatórias, pois as perdas de retorno até 7,5GHz resultam em $-40(dB) < S_{11}(dB) < -5(dB)$. Desta forma a utilização dos microresistores SMD nas linhas microstrip terminadas com carga casa é adequada.

5.4.4.Medida das configurações com Vias, linhas Microstrip e StripLine variando H1 e H2:

Definido a montagem de todos os conectores de RF de 50 Ω (TX_K e RX_K) seguindo a figura 34(B), realizam-se as medidas para as configurações com vias, linhas microstrip (H_p=0,16mm) sobre prepreg e linhas StripLine variando H₁ e H₂, respectivamente:

TX11-RX11 (área 4 da placa/ H₁=0,25mm e H₂=0,16mm).

TX12-RX12 (área 5 da placa/ $H_1=0,41$ mm e $H_2=0,35$ mm)

TX13-RX13(área 5 da placa/ H_1 =0,25mm e H_2 =0,51mm).

TX14-RX14(área 6 da placa/ H_1 =0,25mm e H_2 =0,67mm).

TX15-RX15(área 6 da placa/ $H_1=0,41$ mm e $H_2=0,51$ mm).

TX16-RX16(área 6 da placa/ H_1 =0,76mm e H_2 =0,16mm).

Todas estas configurações estão apresentadas nas figuras 25 e 27 do capitulo 4. A figura 48 apresenta o resultado da BER e de $S_{21}(dB)$ destas configurações e a figura 49 apresenta a medida com o TDR.



Figura 48 - Medida da BER e perda de inserção com analisador de redes vetorial, $S_{21}(dB)$ entre 100MHz e 12GHz, para as configurações com Vias, linhas microstrip (H_p) e linhas StripLine com H variando de 2 a 4 camadas dielétricas, representadas nas

figuras 25 e 27 do capitulo 4, respectivamente áreas 4,5 e 6 da placa. Todos os conectores (TX11-RX11; TX12-RX12; TX13-RX13 ; TX14-RX14 ; TX15-RX15; TX16-RX16) montados de acordo com a figura 34 (B). P=prepreg=H_p=0,16mm; C=FR4(Core)= H_{FR4a} =0,25mm e C=FR4(Core)= H_{FR4b} =0,35mm.



Figura 49 - Medida do TDR para as configurações com Vias, linhas microstrip (H_p) e linhas StripLine com H variando de 2 a 4 camadas dielétricas, respectivamente áreas 4,5 e 6 da placa, com todos os conectores (TX11-RX11; TX12-RX12; TX13-RX13; TX14-RX14; TX15-RX15; TX16-RX16) montados de acordo com a figura 34 (B).

Na figura 48 a perda de inserção de todas as configurações é satisfatória na maior parte das medições até 7,5GHz e observa-se um comportamento oscilatório com maior freqüência. Entretanto o resultado da BER em 10Gb/s é satisfatória e próxima a 10^{-11} em todas as configurações.

Através do TDR, figura 49, pode-se atribuir as oscilações a reflexões nos conectores. Foi possível observar que as interligações microstrip/vias possuem um comportamento não reflexivo. Deve ser observado que as dimensões das vias foram cuidadosamente dimensionadas (no capitulo 4) para o nível de 50 Ω . As linhas stripline apresentam coeficiente de reflexão até $\rho = 0,125$ portanto com niveis de impedância de aproximadamente 64 Ω . Esta variação, no nível de impedância característica das linhas stripline, pode ser atribuída a alterações de espessura (H) devido ao processo de fabricação, pois as placas são submetidas a pressões extremante elevadas. A utilização de prepregs, indispensável para a fabricação de placas de múltiplas camadas aumenta as perdas envolvidas. Apesar do prepreg apresentar as mesmas características elétricas ao FR4 (valores ε_r e

 $tg\theta$ iguais), as perdas metálicas nas interfaces cobre-prepreg são superiores as interfaces cobre-FR4.

A figura 50 apresenta as perdas de retorno destas configurações, com vias, linhas microstrip sobre prepreg e linhas Stripline de H_1 e H_2 variando, respectivamente das áreas 4,5 e 6 da placa.



Stripline [variando H1(mm) e H2(mm)]

Figura 50 – Medida da BER e perda de retorno como o analisador de redes vetorial, $S_{11}(dB)$ entre 100MHz e 12GHz, para as configurações com Vias, linhas microstrip (H_p=0,16mm) e linhas StripLine com H variando de 2 a 4 camadas dielétricas, respectivamente áreas 4,5 e 6 da placa. Todos os conectores (TX11-RX11; TX12-RX12; TX13-RX13; TX14-RX14; TX15-RX15; TX16-RX16) montados de acordo com a figura 34(B). P=prepreg=H_p=0,16mm; C=FR4(Core)= H_{FR4a}=0,25mm e C=FR4(Core)= H_{FR4b}=0,35mm.

As perdas de retorno da figura 50 são satisfatórias, pois as perdas de retorno até 7,5GHz resultam em $-40(dB) < S_{11}(dB) < -5(dB)$.

5.4.5.Medida das configurações com capacitores de alta freqüência:

Definido a montagem de todos os conectores de RF de 50Ω (TX_K e RX_K) seguindo a figura 34(B), realizam-se as medidas das configurações com os

capacitores selecionados para acoplamento AC e bloqueio DC em 1GHz e 10GHz, isto é medidas das linhas TX4-RX4 (área 1 da placa) e TX5-RX5 (área 2) estas configurações de linhas e vias estão apresentadas nas figuras 25 e 27 do capitulo 4.

A figura 51 apresenta o resultado da BER e de $S_{21}(dB)$ destas configurações.



Figura 51 - Medida da BER e $S_{21}(dB)$, entre 100MHz e 12GHz, para as linhas com capacitor SMD de alta freqüência, respectivamente áreas 1 e 2 da placa , com todos os conectores (TX1-RX1; TX4-RX4; TX5-RX5) montados de acordo com a figura 34 (B).

A utilização de capacitores SMD 0402, escolhidos de forma cuidadosa para aplicações de taxas de transmissão ultrarapidas, não alterou as características da transmissão nas linhas. As configurações apresentaram comportamento satisfatório de perda de inserção 3dB até 7,5GHz. A configuração TX5-RX5, construída para ilustrar o caso mais desfavorável possível para colocar o capacitor em uma placa PCB, teve performance de perda de inserção satisfatória até 6GHz. Entretanto o resultado da BER para a seqüência de 10Gb/s está próximo de 10⁻¹¹

em quase todas as curvas somente a configuração TX5-RX5 apresentou performance inferior com $BER = 10^{-9}$.

A figura 52 apresenta as perdas de retorno $S_{11}(dB)$ das configurações com capacitor das áreas 1 e 2 da placa.



LT com capacitores

Figura 52 - Medida da BER e da perda de retorno $S_{11}(dB)$, entre 100MHz e 12GHz, para as linhas com capacitor SMD de alta freqüência, respectivamente áreas 1 e 2 da placa , com todos os conectores (TX1-RX1; TX4-RX4; TX5-RX5) montados de acordo com a figura 34 (B).

As perdas de retorno da figura 52 são satisfatórias, pois as perdas de retorno até 7,5GHz resultam em $-40(dB) < S_{11}(dB) < -5(dB)$.

Confirmando portanto a utilização dos capacitores SMD 0402 de C=220nF selecionados para acoplamento AC e bloqueio DC em taxas de transmissão altas com configurações de linhas de transmissão projetadas até 10GHz (10Gb/s).

5.4.6. Análise dos resultados da BER para a transmissão 10GB Ethernet.

A última etapa de medidas é a análise da BER para cada configuração utilizada neste capitulo. A tabela 11 apresenta os resultados da BER seguindo a estrutura de bancada apresentada na sessão 5.3.

Linha	BER (medida)
TX1-RX1	7,7 E -11
TX2-RX2	2,5 E -11
TX3-RX3	2,0 E -11
TX4 –RX4	2,7 E-11
TX5-RX5	3,3 E -09
TX6-RX6	5,2 E -11
TX7-RX7	1,7 E-12
TX8-RX8	0 E -12
TX9-RX9	1,7 E-12
TX10-RX10	0 E -12
TX11-RX11	2,3 E-11
TX12-RX12	5 E -12
TX13-RX13	2,2 E-11
Tx14-RX14	8,4 E-12
TX15-RX15	7,8 E-11
TX16-RX16	8,1 E-09

Tabela 11 – Medida da BER de acordo com a estrutura de bancada apresentada na figura 32 da sessão 5.3. Todas as configurações TXk e RXk da tabela estão representadas nas figuras 25 e 27 do capitulo 4 e todos os conectores foram montados de acordo com a figura 34(B).

Ressaltando o objetivo de projetarem-se placas capazes de operar no padrão 802.3 nas taxas de 1Gbps e 10Gbps, foram implementadas medições até 10GHz.

Em sistemas digitais utilizam-se filtros que otimizam a interferência intersimbólica. Estes filtros [22] possuem freqüência de corte em torno de fc=0,75B sendo B a taxa de bits transmitido (Banda). No caso presente, para 10GHz, esta freqüência seria f=7,5GHz. Desta forma todas as medidas realizadas neste capitulo para todas as configurações de linhas de transmissão apresentam características satisfatórias até esta freqüência.

Quando estas configurações de linhas são utilizadas numa PCB para conexões entre diferentes "*chips*" os conectores não precisam ser utilizados. Nas conexões de entrada/"*chip*" e "*chip*"/ saída , somente 1 conector é utilizado. A figura 53 ilustra uma conexão "*inter-chip*".



Figura 53 – configuração de conexões inter-chip para placas PCBs de altas taxas de transmissão [14].

Dentro dos resultados obtidos na tabela 11, com as LTs incluindo os conectores, em apenas uma conexão (TX5-RX5), a BER obtida atinge $BER = 3,3 \cdot 10^{-9}$. Caso as atenuações devido aos conectores fossem desconsideradas (pelo menos 0,6dB) o valor da $BER = \alpha \cdot 10^{-12}$ poderia ser obtida. Os valores restantes, na faixa de 10^{-11} e 10^{-12} atingiriam os resultados de 10^{-12} caso as mesmas considerações fossem adotadas.

Deve ser ressaltado que em muitos casos as conexões no interior de uma placa podem apresentar $BER < 10^{-6}$, devido a utilização de formatadores de pulsos no interior dos "chips".

5.5. Conclusões.

Ao longo do presente capítulo foram apresentados os conjuntos de medição e caracterização da placa desenvolvida. Estes conjuntos foram utilizados para a medição da perda de inserção, perda de retorno, descontinuidades de impedância e taxas de bits errados. A placa realizada a partir de técnicas de dimensionamento apresentadas no capitulo 4 foi utilizada para a medição de diferentes configurações de linhas de transmissão PCBs, envolvendo também curvas, vias, microcapacitores, microresistores e conectores. Os microcapacitores de acoplamento AC e bloqueio DC selecionados para estas operações em 10GB Ethernet, apresentaram resultados satisfatórios nas configurações utilizadas desta PCB, assim como os microresistores e os conectores.

Os resultados mais relevantes obtidos neste capitulo demonstram, que o projeto da placa de 6 planos condutores com espessura total de 1,29mm, poderá ser utilizado para conexões PCBs *"inter-chip"* operando no padrão Ethernet 802.3ae (10GB Ethernet) com $BER = \alpha \cdot 10^{-12}$, como será comentado nas conclusões finais.