

4 – Desenvolvimento de uma PCB de 6 planos condutores para teste em 1GHz ou 10GHz.

Este capítulo apresenta o desenvolvimento de uma placa de circuito impresso (PCB) de 6 camadas (ou 6 planos condutores), com as principais configurações encontradas para teste com sinais de 1Gb/s ou 10Gb/s e os principais problemas existentes para a sua fabricação. Algumas ferramentas computacionais foram utilizadas para o cálculo e seleção de geometrias fisicamente realizáveis. Microresistores, microcapacitores SMD, conectores I/O de RF, vias e curvas frequentemente utilizadas em PCB foram também descritos.

4.1. Laminado – Material escolhido.

No capítulo 3 o meio dielétrico FR4 com condutor de cobre, é apresentado como o material mais comum utilizado em PCBs com linhas de transmissão que propagam sinais em 1GHz.

As principais empresas capacitadas a produzir placas de circuito impresso no Brasil, utilizam, o laminado FR4⁸ cobreado (referencia LP5200/LP5300), a base de resina epóxi com tecido de vidro, de constante dielétrica em 1GHz $\epsilon_r = 4,3$ e fator de perda $\tan \theta = 0,018$. O prepreg para o FR4 em questão é o LP-5300P que possui as mesmas características elétricas acima. Este material foi escolhido para a fabricação da PCB de 6 camadas da presente dissertação. A tabela 4 apresenta as espessuras utilizadas destes laminados.

⁸ Pertech do Brasil LTDA – www.pertech.com.br

Cadservice – www.cadservice.com.br

	FR4 H_{FR4} (espessuras do FR4)	Prepreg H_p (espessuras do Prepreg)	Espessuras de cobre t (thickness)
Espessuras	0,25mm; 0,35mm; 0,5mm; 0,8mm; 1mm; 1,2mm; 1,6mm	0,065mm; 0,1mm; 0,16mm;	$t = 0,018mm$; 0,035mm; 0,070mm

Tabela 4 – FR4 – LP5200/LP5300 – prepreg LP5300P

4.2. Viabilidade técnica para a fabricação de PCB com múltiplas camadas de espessuras reduzidas.

Considerando os valores de alturas e espessuras anteriormente indicados na tabela 4, são calculadas as larguras das linhas de transmissão (W) resultantes associadas ao H_{FR4} , H_p , t , $\varepsilon_r=4,3$, $\tan \theta=0,018$, $Z_c = 50\Omega$ nas frequências de 1GHz e 10GHz através das ferramentas de cálculo TXLine e MWI. A largura mínima da linha (W) possível de ser fabricada, pela empresa selecionada⁹, é de $W= 0,12mm$ assim como o diâmetro da via. Desta forma foram selecionados quatro tipos de linhas de transmissão para cálculo de (W).

O primeiro teste é com linhas *microstrip* de uma camada, sendo uma delas sobre o FR4 e a outra sobre prepreg. O segundo teste é com uma linha *microstrip* de duas camadas. O terceiro é com uma linha *Offset Stripline*¹⁰ de duas camadas. O quarto e ultimo teste é com linhas *Offset Stripline* de três camadas.

A figura 13 detalha a geometria do primeiro teste com LT *microstrip*. Os gráficos da figura 14 ilustram os resultados obtidos para W_{1a} (mm) e W_{1b} (mm) referentes as figuras 13(a) e 13(b) respectivamente. Os valores de H_p (mm), H_{FR4} (mm) e t (mm) seguem a tabela 4.

⁹ Os critérios de seleção para a escolha desta empresa (Cadservice) envolveram os materiais utilizados para a fabricação e a disposição de produzir um número reduzidos de placas.

¹⁰ A utilização de linha *Offset Stripline* se deve ao fato de não ser possível obter 2 camadas (uma de Prepreg e outra de FR4) com a mesma espessura, tendo em vista que todas as espessuras fornecidas pelo fabricante requerem H_1 e H_2 diferentes ver tabela 4 e figura 17 simultaneamente.

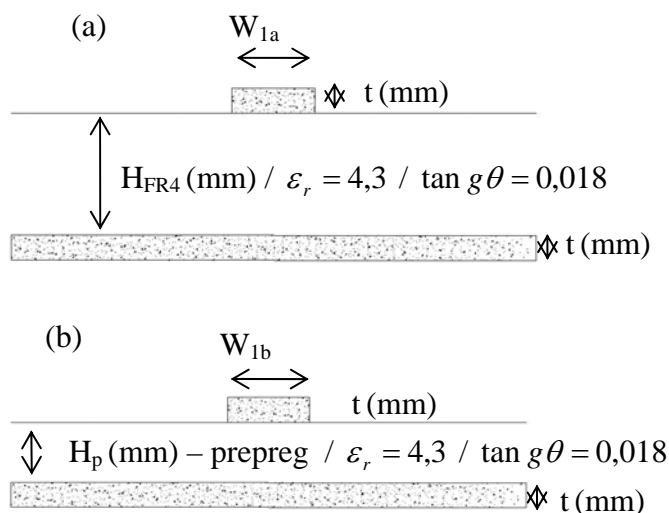


Figura 13 – Primeiro teste de viabilidade de fabricação com linhas Microstrip : 13(a) meio dielétrico FR4 ; 13(b) meio dielétrico prepreg. Os valores de H_{FR4} (mm), H_p (mm) e t (mm) seguem a tabela 4.

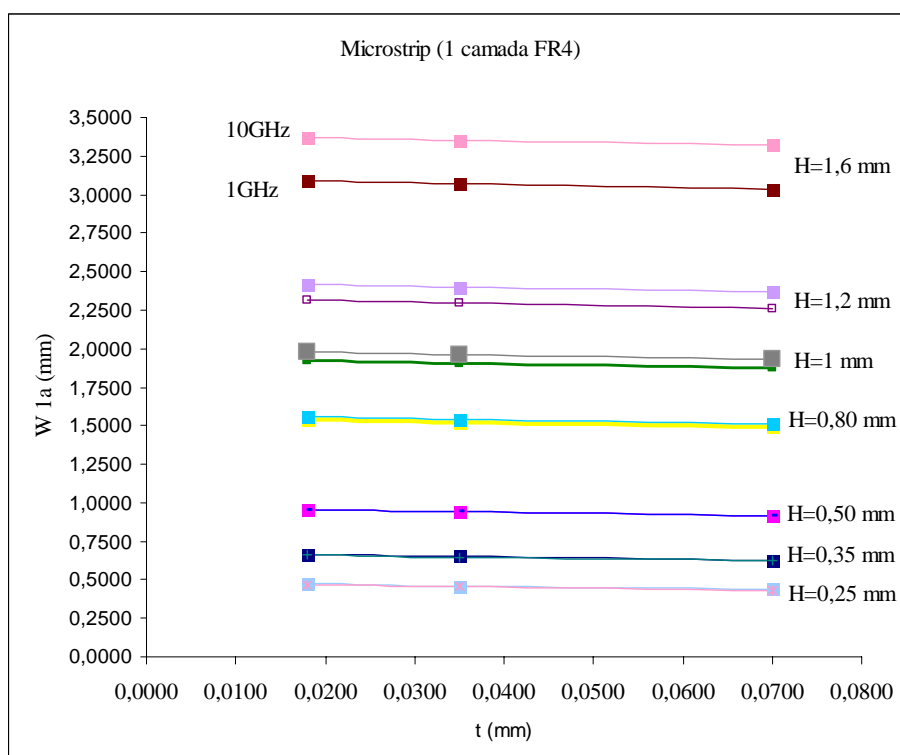


Figura 14(a) - Gráfico de resultados para W_{1a} referente a geometria da figura 13(a), utilizando a ferramenta de calculo TXline, no teste de viabilidade de fabricação de linha Microstrip de 1 camada com dielétrico FR4, para a escolha de H_{FR4} (mm) e t (mm) referentes a tabela 4.

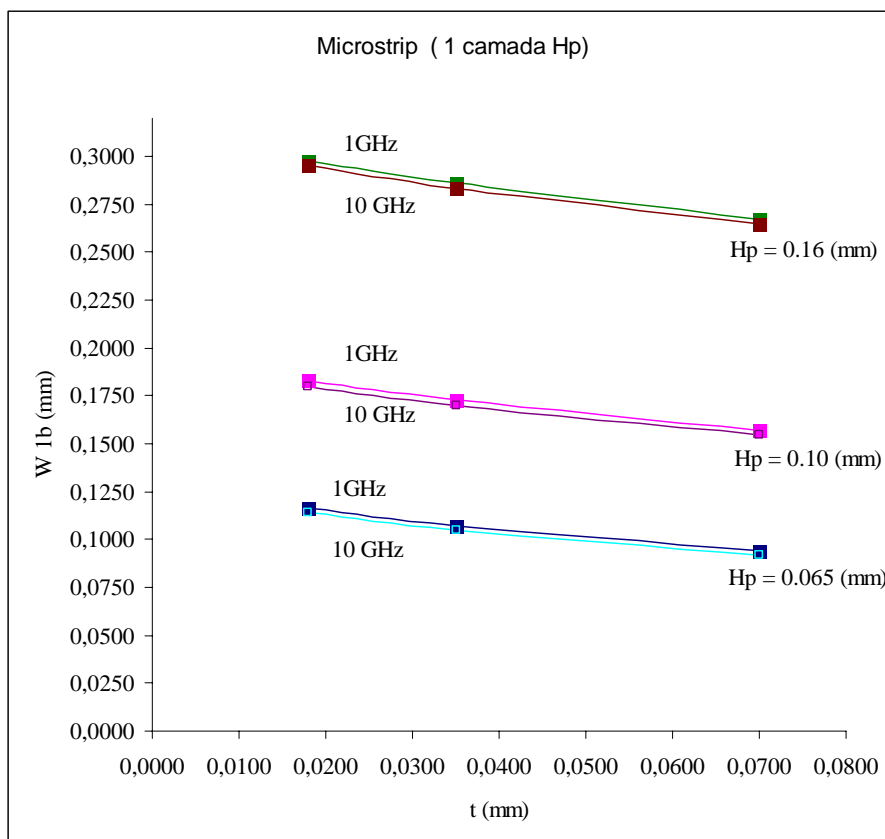


Figura 14 (b) – Gráfico de resultados para W_{1b} referente a geometria da figura 13(b), utilizando a ferramenta de calculo TXline, no teste de viabilidade de fabricação de linha Microstrip de 1 camada com dielétrico prepreg, para a escolha de H_p (mm) e t (mm) referentes a tabela 4.

No resultado para as larguras de linha (W_{1a}) sobre FR4, todas as opções de escolha do H_{FR4} , tanto em 1GHz quanto em 10GHz, são fisicamente realizáveis, pois a largura W_{1a} associada é maior do que 0,12mm em todas as curvas.

No resultado para as larguras de linha (W_{1b}) sobre Pregel, a opção para $H_p=0,16\text{mm}$ e $H_p=0,10\text{mm}$, para qualquer valor de $t(\text{mm})$, tanto em 1GHz quanto em 10GHz, são as mais adequadas para a fabricação, pois as larguras de linha associadas W_{1b} são maiores do que 0,12mm.

A figura 15 detalha a geometria do segundo teste de viabilidade técnica para fabricação de linhas microstrip com 2 camadas, isto é, Pregel e FR4. O gráfico da figura 16 ilustra os resultados obtidos com a utilização da ferramenta de calculo TXline para W_2 (mm) a partir da escolha da espessura de cobre de $t=0,035\text{mm}$ como exemplo, para valores de H_{tot} (mm) seguindo as opções A, B ou C da tabela 5, a partir de H_p (mm), H_{FR4} (mm) da tabela 4.

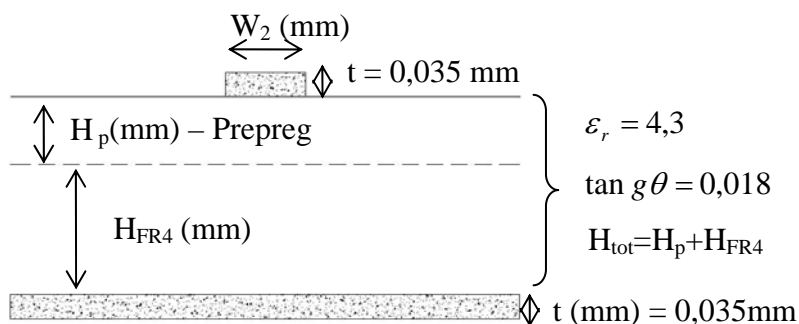


Figura 15 – Segundo teste de viabilidade de fabricação com linhas microstrip de 2 camadas e condutor de cobre com espessura $t=0,035$ mm. Os valores de H_{tot} (mm) para a escolha das opções A, B ou C seguem a tabela 5 a partir dos valores de H_p (mm) e H_{FR4} (mm) da tabela 4.

H_p (mm)	H_{FR4} (mm)	H_{tot} (mm) $H_p + H_{FR4}$
Opção A 0,065	0,25	0,315
	0,35	0,415
	0,5	0,565
	0,8	0,865
	1	1,065
	1,2	1,265
	1,6	1,665
H_p (mm)	H_{FR4} (mm)	H_{tot} (mm) $H_p + H_{FR4}$
Opção B 0,1	0,25	0,35
	0,35	0,45
	0,5	0,6
	0,8	0,9
	1	1,1
	1,2	1,3
	1,6	1,7
H_p (mm)	H_{FR4} (mm)	H_{tot} (mm) $H_p + H_{FR4}$
Opção C 0,16	0,25	0,41
	0,35	0,51
	0,5	0,66
	0,8	0,96
	1	1,16
	1,2	1,36
	1,6	1,76

Tabela 5 – Opções A, B ou C de escolha dos valores de H_p , H_{FR4} e H_{total} referentes ao resultado de W_2 (mm) apresentado no gráfico da figura 16.

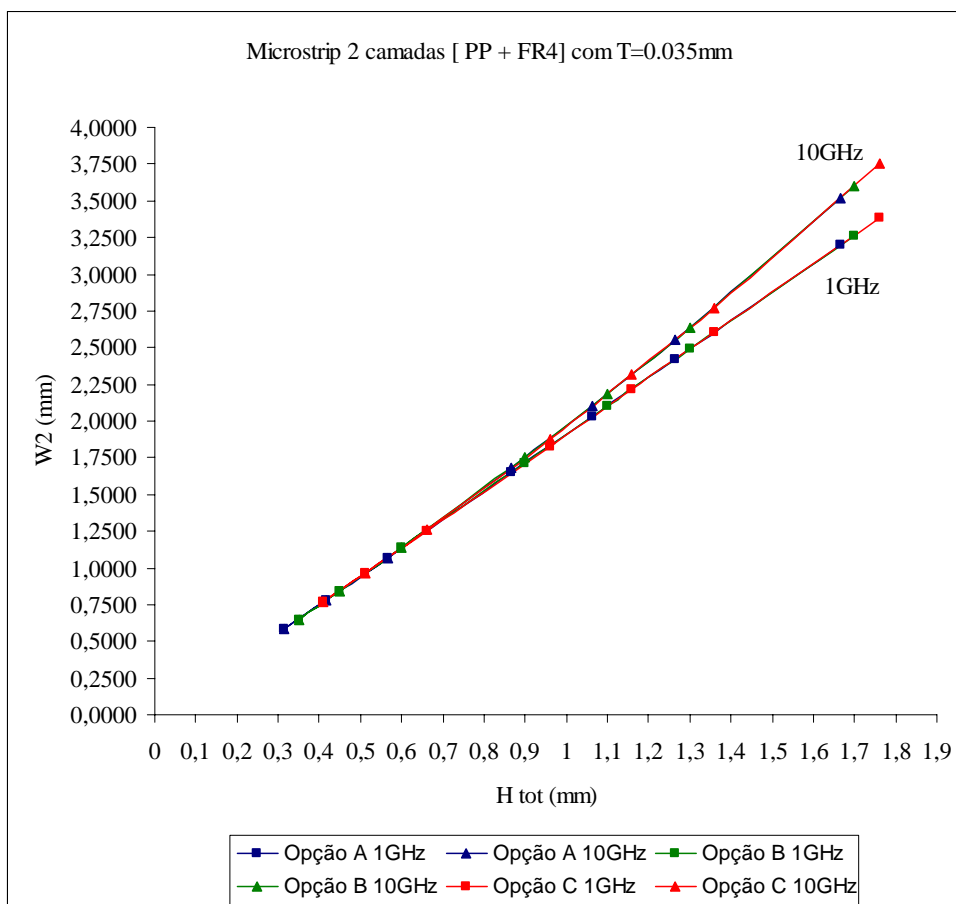


Figura 16 - Gráficos de resultado para W_2 , utilizando a ferramenta de calculo TXline, no teste de viabilidade de fabricação com linha Microstrip de 2 camadas com os valores de H_{total} para a escolha das opções A, B ou C referentes a tabela 5 anteriormente apresentada.

No resultado apresentado na figura 16, de linha microstrip de 2 camadas, todas as opções de escolha A, B ou C das espessuras de H_{FR4} (mm) e H_p (mm) com $t=0,035$ mm, são fisicamente realizáveis pois W_2 para todas as opções são maiores que 0,12mm tanto em 1GHz quanto em 10GHz.

A figura 17 detalha o terceiro teste de viabilidade de fabricação com uma linha *Offset Stripline* de 2 camadas. A figura 18 apresenta o gráfico de resultado utilizando a ferramenta de calculo MWI, seguindo os valores de opções A, B e C de escolha de H_{tot} (mm) apresentados na tabela 6, a partir de H_{FR4} (mm), H_p (mm) e t (mm) da tabela 4.

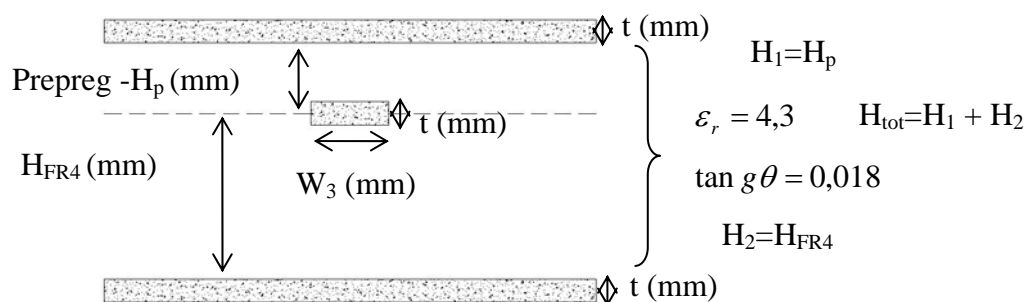


Figura 17 – Terceiro teste de viabilidade de fabricação com Linha Offset Stripline de 2 camadas. Os valores de H_{tot} (mm) para as opções de escolha A, B ou C seguem a tabela 6 a partir de H_{FR4} (mm), H_p (mm), t (mm) da tabela 4.

H_p (mm)	H_{FR4} (mm)	H_1 (mm) $= H_p$	H_2 (mm) $= H_{FR4}$	H_{tot} (mm) $= H_1 + H_2$
Opção A 0,065	0,25	0,065	0,25	0,315
	0,35	0,065	0,35	0,415
	0,5	0,065	0,5	0,565
	0,8	0,065	0,8	0,865
	1	0,065	1	1,065
	1,2	0,065	1,2	1,265
	1,6	0,065	1,6	1,665
H_p (mm)	H_{FR4} (mm)	H_1 (mm) $= H_p$	H_2 (mm) $= H_{FR4}$	H_{tot} (mm) $= H_1 + H_2$
Opção B 0,1	0,25	0,1	0,25	0,35
	0,35	0,1	0,35	0,45
	0,5	0,1	0,5	0,6
	0,8	0,1	0,8	0,9
	1	0,1	1	1,1
	1,2	0,1	1,2	1,3
	1,6	0,1	1,6	1,7
H_p (mm)	H_{FR4} (mm)	H_1 (mm) $= H_p$	H_2 (mm) $= H_{FR4}$	H_{tot} (mm) $= H_1 + H_2$
Opção C 0,16	0,25	0,16	0,25	0,41
	0,35	0,16	0,35	0,51
	0,5	0,16	0,5	0,66
	0,8	0,16	0,8	0,96
	1	0,16	1	1,16
	1,2	0,16	1,2	1,36
	1,6	0,16	1,6	1,76

Tabela 6 - Opções A, B ou C de escolha dos valores de H_p , H_{FR4} e H_{total} referentes ao resultado de W_3 (mm) apresentado no gráfico da figura 18.

Offset StripLine 2 camadas => [PP - LT - FR4]

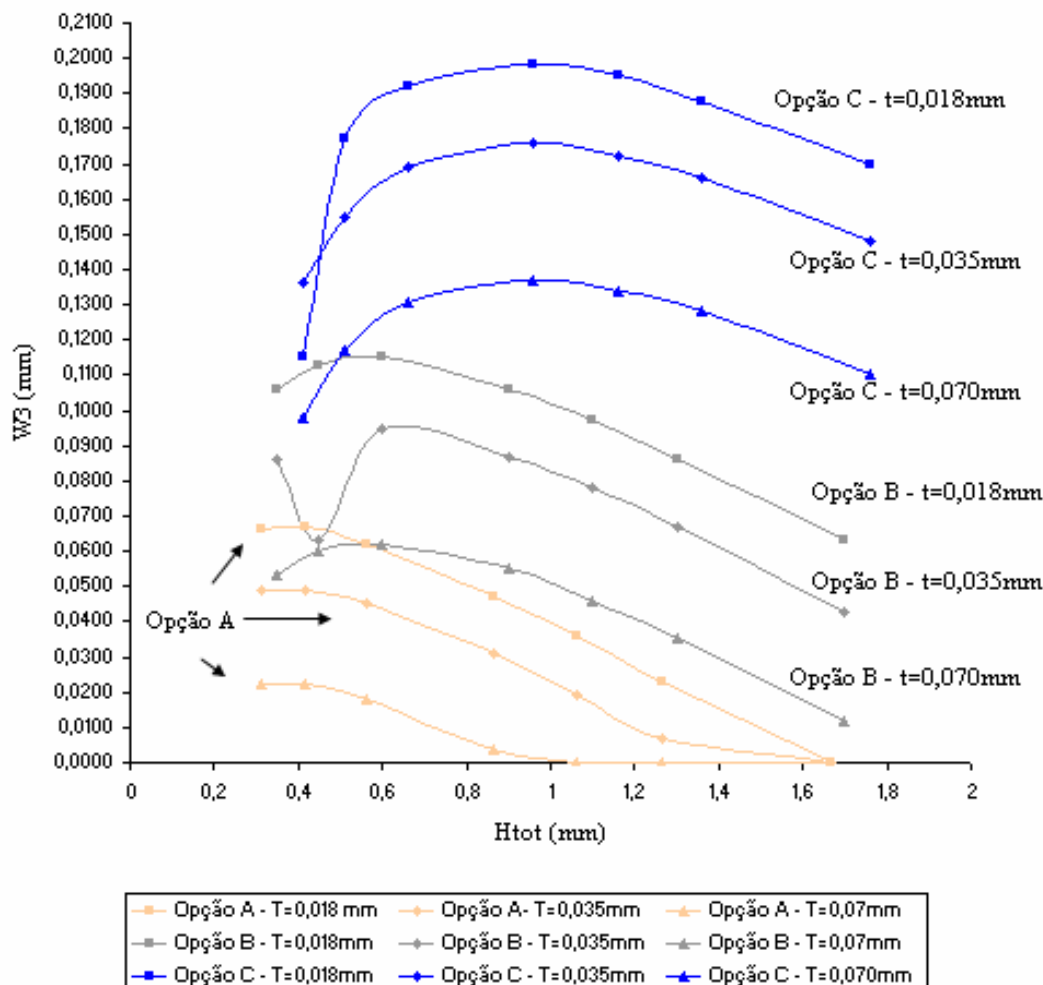
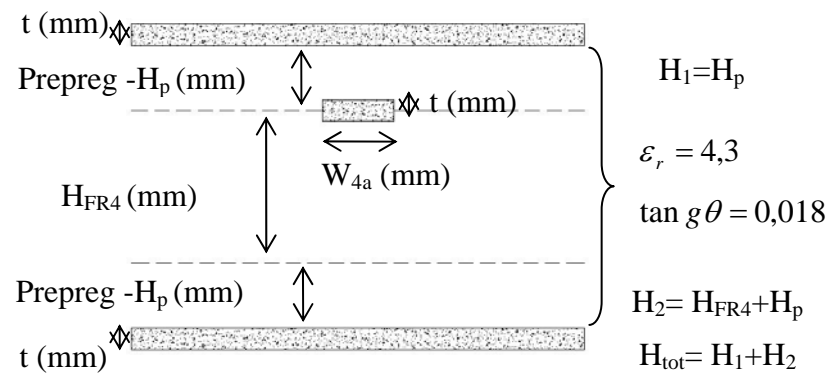


Figura 18 – Gráficos de resultado para W_3 , utilizando a ferramenta de calculo MWI, no teste de viabilidade de fabricação de linha Offset Stripline de 2 camadas com os valores de H_{total} para a escolha das opções A, B ou C referentes a tabela 6 anteriormente apresentada.

No resultado apresentado pelo gráfico da figura 18, as larguras da linha W_3 (mm) referentes as curvas da opção C, com $t=0,035\text{mm}$ e $t=0,018\text{mm}$, são as únicas fisicamente realizáveis, pois para qualquer valor de H_{tot} da opção C na tabela 6, W_3 é maior que $0,12\text{mm}$. Desta forma a espessura de prepreg mais adequada para a utilização de 2 camadas de linhas *OffsetStripline* é a de $H_p=0,16\text{mm}$ e os valores da espessura do cobre possíveis para a fabricação desta linha são $t=0,035\text{mm}$ e $t=0,018\text{mm}$.

A figura 19 apresenta o quarto e último teste de viabilidade de fabricação necessário, com apenas 3 camadas em linhas *Offset Stripline* e as figuras 20a e 20b apresentam os gráficos de resultados dos cálculos a partir da ferramenta de calculo MWI. Os valores de H_{total} (mm) para a escolha das opções A, B ou C seguem as tabelas 7 para W_{4a} (mm) e 8 para W_{4b} (mm), a partir de H_p (mm), H_{FR4} (mm) e t (mm) da tabela 4.

(a)



(b)

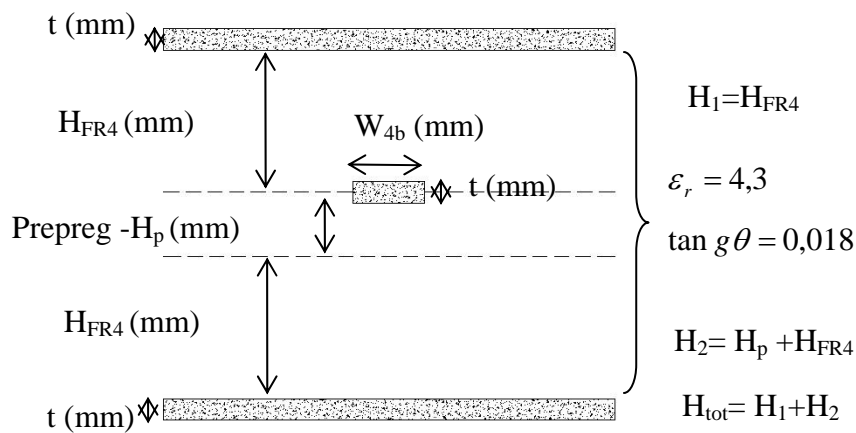


Figura 19 – Quarto teste de viabilidade de fabricação com linha Offset Stripline com três camadas dielétricas; 19(a) segue a montagem de 3 camadas na seqüência: prepreg, FR4 e prepreg; 19(b) segue a montagem de 3 camadas na seqüência: FR4, prepreg e FR4; Os valores de H_{tot} (mm) para a escolha das opções A, B ou C seguem as tabelas 7 para W_{4a} (mm) e 8 para W_{4b} (mm) respectivamente a partir de H_p (mm), H_{FR4} (mm) e t (mm) da tabela 4.

H_p (mm)	H_{FR4} (mm)	$H1$ (mm) $= H_p$	$H2$ (mm) $= H_{FR4} + H_p$	H_{tot} (mm) $= H_1 + H_2$
Opção A 0,065	0,25	0,065	0,315	0,38
	0,35	0,065	0,415	0,48
	0,5	0,065	0,565	0,63
	0,8	0,065	0,865	0,93
	1	0,065	1,065	1,13
	1,2	0,065	1,265	1,33
	1,6	0,065	1,665	1,73
H_p (mm)	H_{FR4} (mm)	$H1$ (mm) $= H_p$	$H2$ (mm) $= H_{FR4} + H_p$	H_{tot} (mm) $= H_1 + H_2$
Opção B 0,1	0,25	0,1	0,35	0,45
	0,35	0,1	0,45	0,55
	0,5	0,1	0,6	0,7
	0,8	0,1	0,9	1
	1	0,1	1,1	1,2
	1,2	0,1	1,3	1,4
	1,6	0,1	1,7	1,8
H_p (mm)	H_{FR4} (mm)	$H1$ (mm) $= H_p$	$H2$ (mm) $= H_{FR4} + H_p$	H_{tot} (mm) $= H_1 + H_2$
Opção C 0,16	0,25	0,16	0,41	0,57
	0,35	0,16	0,51	0,67
	0,5	0,16	0,66	0,82
	0,8	0,16	0,96	1,12
	1	0,16	1,16	1,32
	1,2	0,16	1,36	1,52
	1,6	0,16	1,76	1,92

Tabela 7 –Opções A, B ou C de escolha dos valores de H_p (mm), H_{FR4} (mm) e H_{tot} (mm) referentes ao resultado de W_{4a} (mm), apresentado no gráfico da figura 20a.

H_p (mm)	H_{FR4} (mm)	$H1$ (mm) = H_{FR4}	$H2$ (mm) $= H_p + H_{FR4}$	H_{tot} (mm) $= H_1 + H_2$
Opção A 0,065	0,25	0,25	0,315	0,565
	0,35	0,35	0,415	0,765
	0,5	0,5	0,565	1,065
	0,8	0,8	0,865	1,665
	1	1	1,065	2,065
	1,2	1,2	1,265	2,465

	1,6	1,6	1,665	3,265
H_p (mm)	H_{FR4} (mm)	$H1$ (mm) = H_{FR4}	$H2$ (mm) = $H_p + H_{FR4}$	H_{tot} (mm) = $H_1 + H_2$
Opção B 0,1	0,25	0,25	0,35	0,6
	0,35	0,35	0,45	0,8
	0,5	0,5	0,6	1,1
	0,8	0,8	0,9	1,7
	1	1	1,1	2,1
	1,2	1,2	1,3	2,5
	1,6	1,6	1,7	3,3
H_p (mm)	H_{FR4} (mm)	$H1$ (mm) = H_{FR4}	$H2$ (mm) = $H_p + H_{FR4}$	H_{tot} (mm) = $H_1 + H_2$
Opção C 0,16	0,25	0,25	0,41	0,66
	0,35	0,35	0,51	0,86
	0,5	0,5	0,66	1,16
	0,8	0,8	0,96	1,76
	1	1	1,16	2,16
	1,2	1,2	1,36	2,56
	1,6	1,6	1,76	3,36

Tabela 8 - Opções A, B ou C de escolha dos valores de H_p (mm), H_{FR4} (mm) e H_{tot} (mm) referentes ao resultado de W_{4b} (mm), apresentado no gráfico da figura 20b.

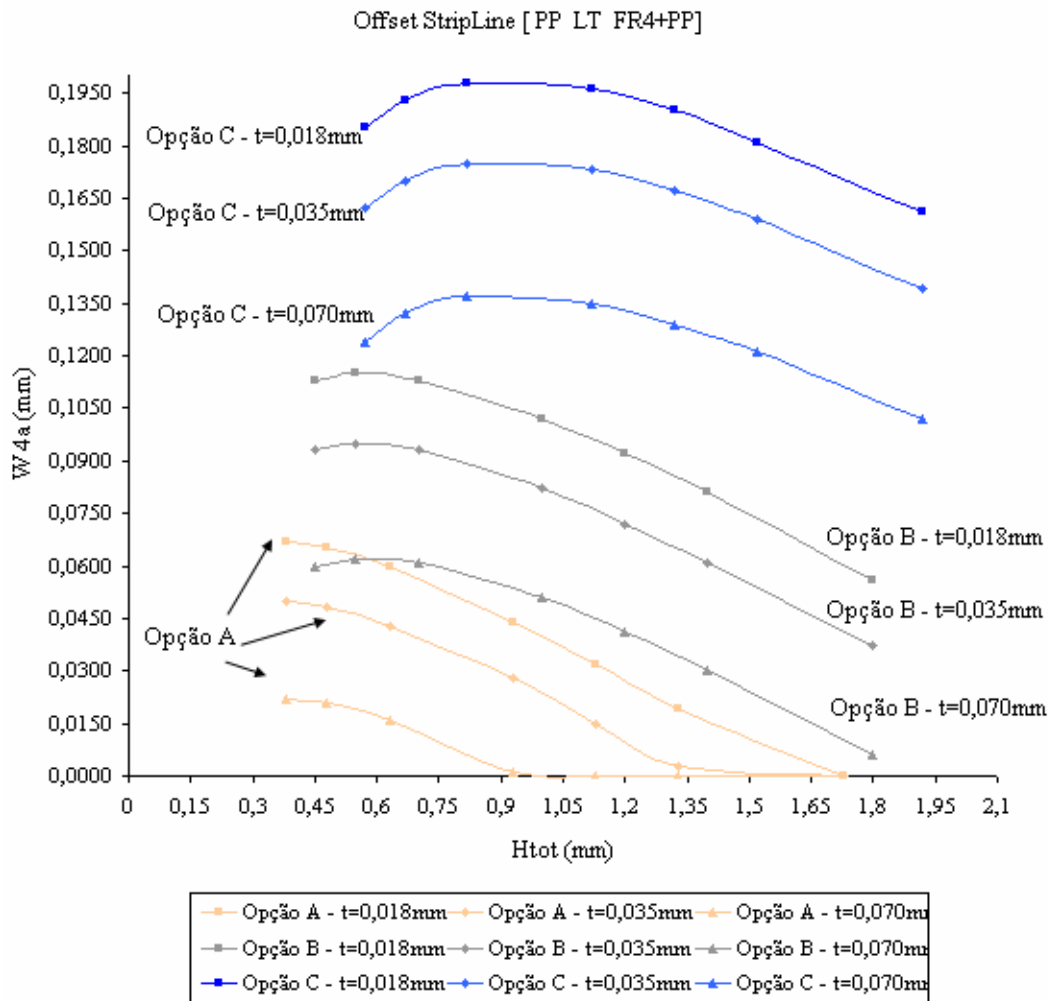


Figura 20a – Gráficos de resultado de W_{4a} (mm), referente a geometria da figura 19(a), utilizando a ferramenta de calculo MWI, no teste de viabilidade de fabricação com linha Offset Stripline com 3 camadas dielétricas (para a montagem dos laminados na sequencia: Prepreg, FR4, Prepreg). Os valores de H_{total} (mm) para a escolha das opções A, B ou C seguem a tabela 7.

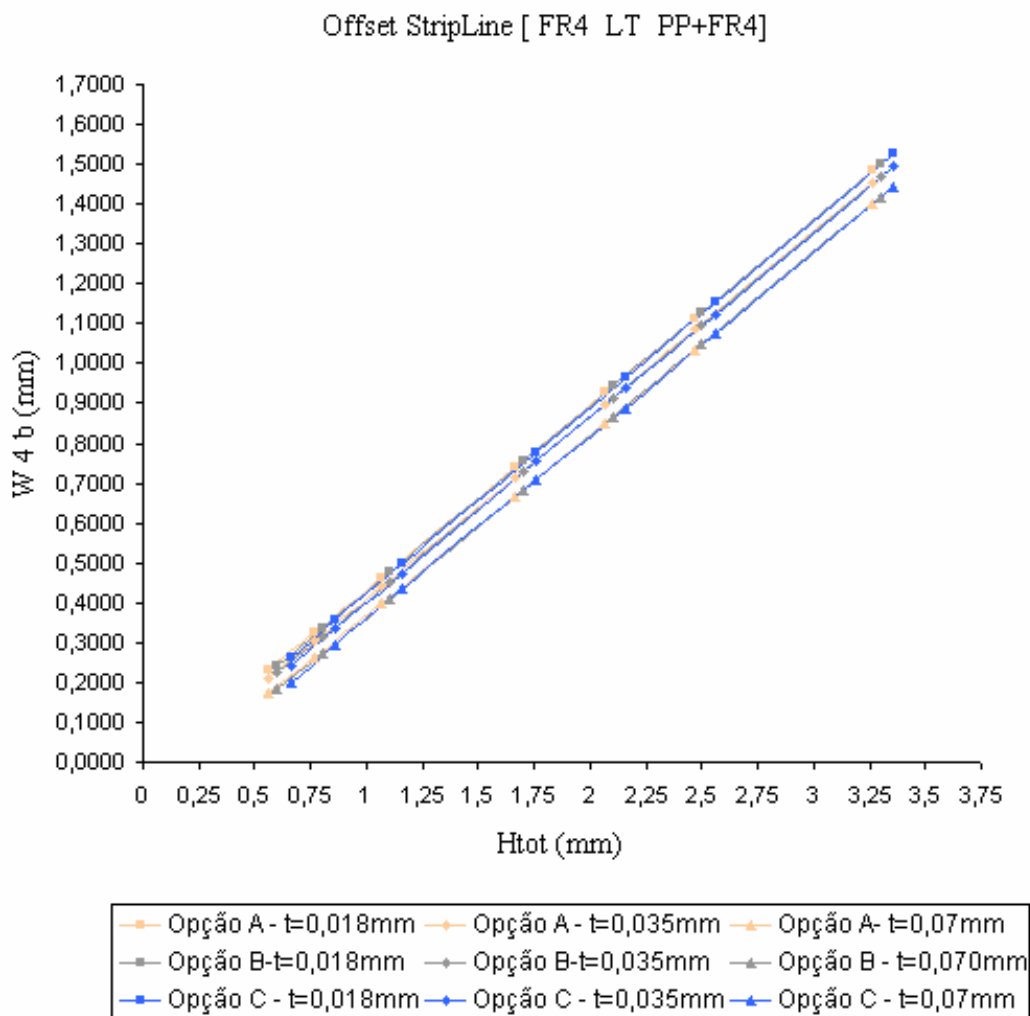


Figura 20b – Gráficos de resultado de W_{4b} (mm), referente a geometria da figura 19(b), utilizando a ferramenta de calculo MWI, no teste de viabilidade de fabricação com linha Offset Stripline com 3 camadas dielétricas (para a montagem dos laminados na sequencia: FR4, Prepreg, FR4). Os valores de H_{total} (mm) para a escolha das opções A, B ou C seguem a tabela 8.

No resultado apresentado pelo gráfico da figura 20a, as larguras da linha W_{4a} (mm) referentes as curvas da opção C, com $t=0,070\text{mm}$, $t=0,035\text{mm}$ e $t=0,018\text{mm}$, são as únicas fisicamente realizáveis, pois para qualquer valor de H_{tot} da opção C na tabela 7, W_{4a} é maior que $0,12\text{mm}$.

No resultado apresentado na figura 20b, as larguras da linha W_{4b} (mm) em todos os valores de H_{tot} das opções A, B ou C da tabela 8 são fisicamente realizáveis. Desta forma a espessura de prepreg mais adequada para a utilização de 3 camadas de linhas OffsetStripline é a de $H_p=0,16\text{mm}$.

Com os resultados obtidos em todos os testes realizados, de viabilidade técnica para a fabricação de linhas com larguras reduzidas, a opção de utilizar o prepreg com espessura de $H_p=0,16\text{mm}$ foi a mais adequada. A utilização da espessura de cobre de $t=0,035\text{mm}$ também mostrou ser a mais adequada. A espessura do FR4, nas geometrias testadas, não ofereceu problema a fabricação de nenhuma das linhas, possibilitando a utilização das espessuras reduzidas do FR4 fornecida pelo fabricante, isto é, $H_{FR4}=0,25\text{mm}$ e/ou $H_{FR4}=0,35\text{mm}$.

4.3. Projeto da placa.

4.3.1. Configuração das 6 camadas da placa.

Para a integração de “chips” capazes de ativar as funcionalidades Ethernet 802.3 nas taxas de 1Gb/s e 10Gb/s, placas com 12 camadas são geralmente suficientes. Considerações de simetria indicaram que uma placa com 06 camadas, caso testadas, forneceria resultados satisfatórios. Outra consideração foi a espessura máxima da placa ser de 1,29mm, esta diretriz está fortemente associada aos processos e limites de fabricação verificadas na sessão 4.2. A limitação da espessura total mínima da placa, foi adotada também para evitar a geração de modos superiores em 10Gb/s.

A configuração determinada para a fabricação da placa de 6 camadas (6 planos condutores) da presente dissertação segue a montagem apresentada na figura 21 a seguir.

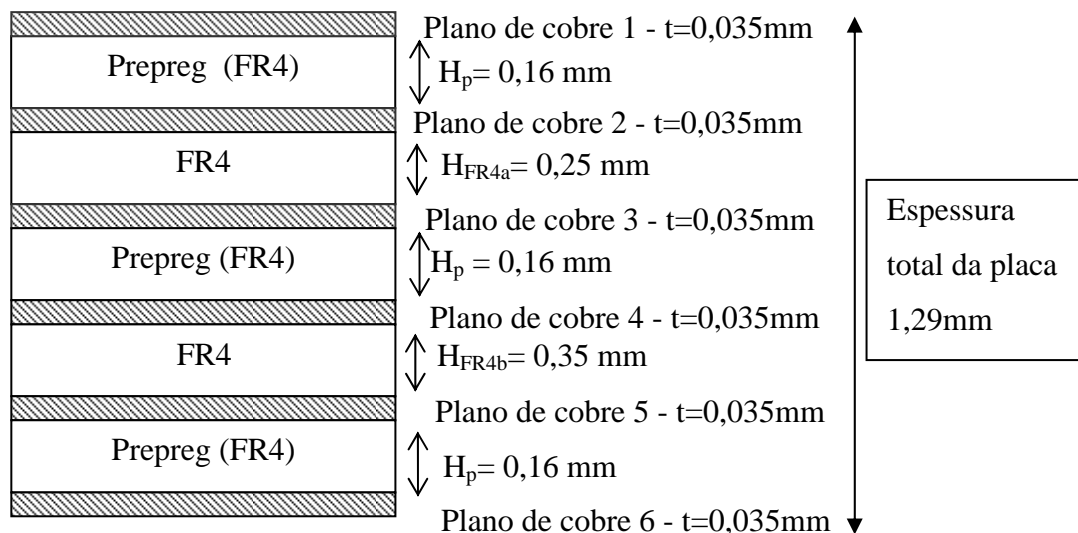


Figura 21 - Configuração da placa de 6 camadas da presente dissertação para teste com linhas transmitindo sinais em 1GHz ou 10GHz. Referência na sessão 3.1.3 da figura 8(b) para a montagem de laminados em PCBs de múltiplas camadas.

4.3.2. Componentes utilizados.

Os componentes utilizados, para o projeto de linhas de transmissão de impedância característica $Z_C = 50\Omega$, são descritos abaixo:

- Conectores de RF de 0-18GHz (I/O) do tipo “through-hole” fêmea de 50Ω (ver capítulo 3 - sessão 3.3 - figura 11) .
- Microresistores SMD para 0-18GHz com footprint 0603 e resistência $R = 49,9\Omega$.
- Microcapacitor SMD Dielectric Laboratories¹¹ (Opti-Cap) para acoplamento AC e bloqueio de ruído DC em sinais I/O de alta frequência. O footprint do capacitor é 0402 e a capacitância 220nF. A figura 22 apresenta a performance do capacitor, disponibilizada pelo fabricante, em linhas de 50Ω , isto é $S_{11}(\text{dB})$ de 0-40GHz e $S_{21}(\text{dB})$ para sinais DC 0-100KHz. Além de operar até 40GHz a sua perda de inserção em 50KHz já é próxima de 0dB, ideal para transmissão de seqüências PRBs até 40Gb/s.

¹¹ Dielectric Laboratories (<http://www.dilabs.com/>)

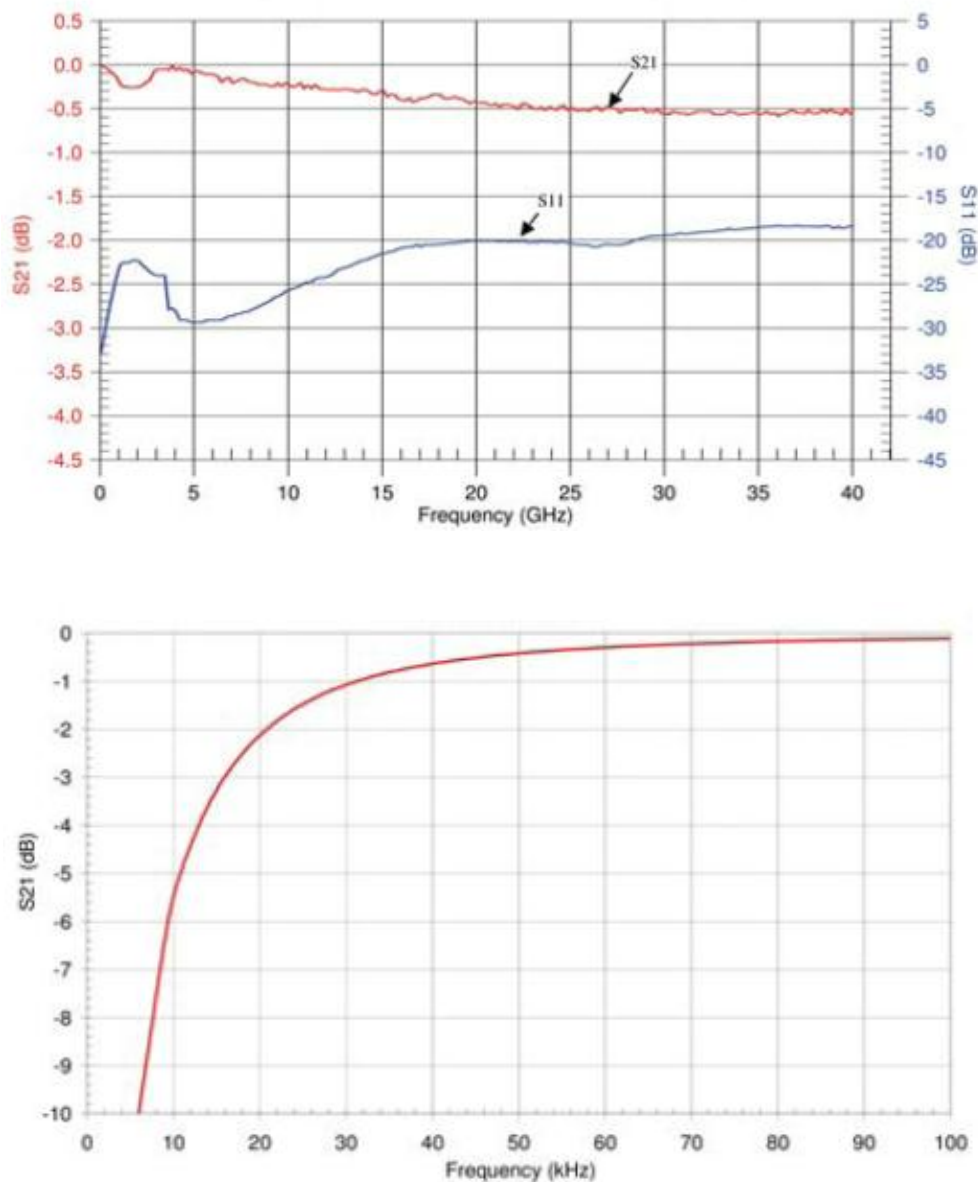


Figura 22 – Performance do microcapacitor SMD 0402 de 220nF, Opti-Cap, de alta frequência com acoplamento AC e bloqueio de ruído DC.

4.3.3. Escolha das linhas de transmissão para a placa de 6 camadas.

4.3.3.1. Cálculo das dimensões das LTs.

Os dimensionamentos de larguras de linha anteriormente implementados na sessão 4.2 permitiram a seleção das espessuras mínimas dos laminados de uma placa de 6 camadas, com linhas fisicamente realizáveis pela empresa que fabrica placa de circuito impresso. Seguem-se então nesta sessão o dimensionamento das

configurações das linhas utilizadas na placa da presente dissertação para o teste de sinais em 1GHz e 10GHz.

As linhas *microstrip* seguem as fórmulas da ferramenta de calculo TXLine. As Linhas *offset stripline* seguem o modelo da ferramenta MWI. Todas as linhas são dimensionadas de acordo com a altura do dielétrico (H), espessura de linha ($t=0,035\text{mm}$), constante dielétrica do dielétrico ($\epsilon_r = 4,3$), impedância característica da linha ($Z_c = 50\Omega$), tangente de perdas do laminado ($\tan g\theta = 0,018$), para determinar, em 1GHz e 10 GHz, a largura da linha (W), a constante dielétrica efetiva (ϵ_{eff}), o comprimento de onda do sinal na linha (λ_m), o comprimento elétrico (θ), o comprimento físico da linha (l (mm)) além da perda total na linha (L_{insLT}) em (dB/mm). O Retardo (TD) é calculado a partir da formulação apresentada no capítulo 2 (sessão 2.2).

A tabela 9 abaixo apresenta um resultado de calculo do dimensionamento de uma linha microstrip sobre o prepreg, isto é, dielétrico com $H=H_p=0,16\text{mm}$, localizada na área 1 da placa (figuras 25 e 27(a) da sessão 4.3.3.2).

F (GHz)	W (mm)	l (mm)	θ graus	ϵ_{ef}	λ_m (mm)	$Z_c(\Omega)$	L_{insLT} (dB/mm)	L_{insLT} (dB)	Retardo $TD(\mu \cdot seg)$
1	0,286	42,2458	90	3,1474	169,1001	50	0,0048	0,2031	24,983
10	0,283	4,2363	90	3,1300	16,9570	50	0,0328	0,1389	2,4983

Tabela 9 – Resultado do dimensionamento de uma linha microstrip de impedância característica de 50 Ohm com $H=H_p=0,16\text{mm}$, $t=0,035\text{mm}$, tangente de perdas 0,018 e constante dielétrica 4,3, para as frequências de 1GHz e 10GHz, utilizando a ferramenta de calculo TXline

A partir dos resultados da tabela 9, utilizou-se a largura de linha W(mm) intermediária de 0,285mm e comprimento físico de 45mm, para que uma única linha propague sinais tanto em 1 GHz quanto em 10GHz, resultando então na tabela 10 a seguir.

F (GHz)	W (mm)	L (mm)	θ graus	ε_{ef}	λ_m (mm)	$Z_c(\Omega)$	L_{insLT} (dB[mm])	L_{insLT} (dB)	Retardo $TD(\mu \cdot seg)$
1	0,285	45	95,8434	3,1458	169,1428	50,1294	0,0048	0,2163	26,6047
10			956,28	3,1317	16,9524	49,8656	0,0328	1,4754	26,5449

Tabela 10 - Resultado do dimensionamento de uma linha microstrip $l = 45\text{mm}$ com a ferramenta TXline com $W=0,285$, $H_p=0,16\text{mm}$, $t=0,035\text{mm}$, tangente de perdas 0,018 e constante dielétrica 4,3 para as frequências de 1GHz e 10GHz.

Percebe-se na tabela 10 que uma linha *microstrip* de comprimento físico $L=45\text{mm}$ possui perda maior com a transmissão de sinais em 10GHz do que com sinais em 1GHz, indicando que para um mesmo comprimento de linha as perdas são maiores para sinais de 10Gb/s. Neste dimensionamento as perdas teóricas são satisfatórias para a aplicação de sinais em 10Gb/s pois são perdas de inserção inferiores a 3dB para a transmissão destes sinais. Essa comparação das perdas em 1Gb/s e 10Gb/s pode ser observada também com linhas *stripline*, visualizada nas planilhas de cálculo para o dimensionamento destas LTs apresentadas no anexo C.

Além de conexões *microstrip* e *stripline*, foram dimensionadas também configurações *microstrip* de curvas em 90° , assim como vias.

A figura 23 apresenta a configuração da curva de 90° referente a linha microstrip dimensionada na tabela 10 para sinais de 1GHz e 10GHz.

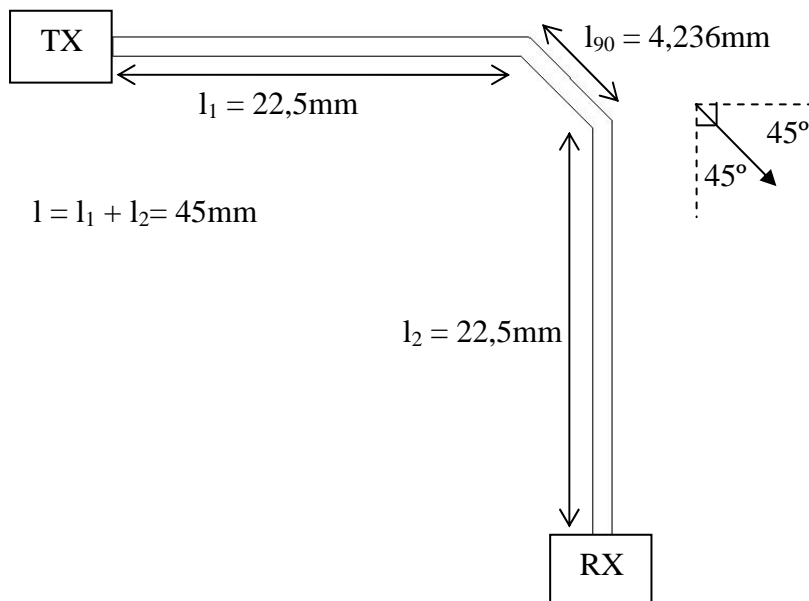


Figura 23 – Configuração da curva de 90° referente a linha microstrip, utilizada na placa da presente dissertação.

O comprimento l_{90} (mm) = 4,236 das curvas de 90° da placa, segue a tabela 9 para o dimensionamento em 10GHz com $\theta = 90^\circ$. Todas as curvas foram acrescentadas aos valores de l (mm), no projeto da placa, para uma possível caracterização de suas performances tanto em 1GHz quanto em 10GHz.

O raciocínio utilizado no dimensionamento das linhas *microstrip* e das curvas de 90 apresentado acima nas tabelas 9 e 10 e também na figura 23, servem para o dimensionamento de todas as outras linhas de transmissão *microstrip* e *offset StripLine* da placa da presente dissertação. As dimensões de projeto de todas as linhas da placa estão detalhadas na sessão 4.3.3.2 deste capítulo. Todos os resultados dos cálculos para os dimensionamentos das linhas *microstrip* e *offset stripline* escolhidas para a placa da presente dissertação, encontram-se no anexo C.

As vias são configurações físicas capazes de conectar linhas *microstrip* e/ou *stripline* em planos diferentes. A figura 24 ilustra a geometria de via do tipo ‘*through-hole*’ (com estube) utilizada na placa projetada nesta dissertação e seu circuito equivalente simplificado. [14] [11]

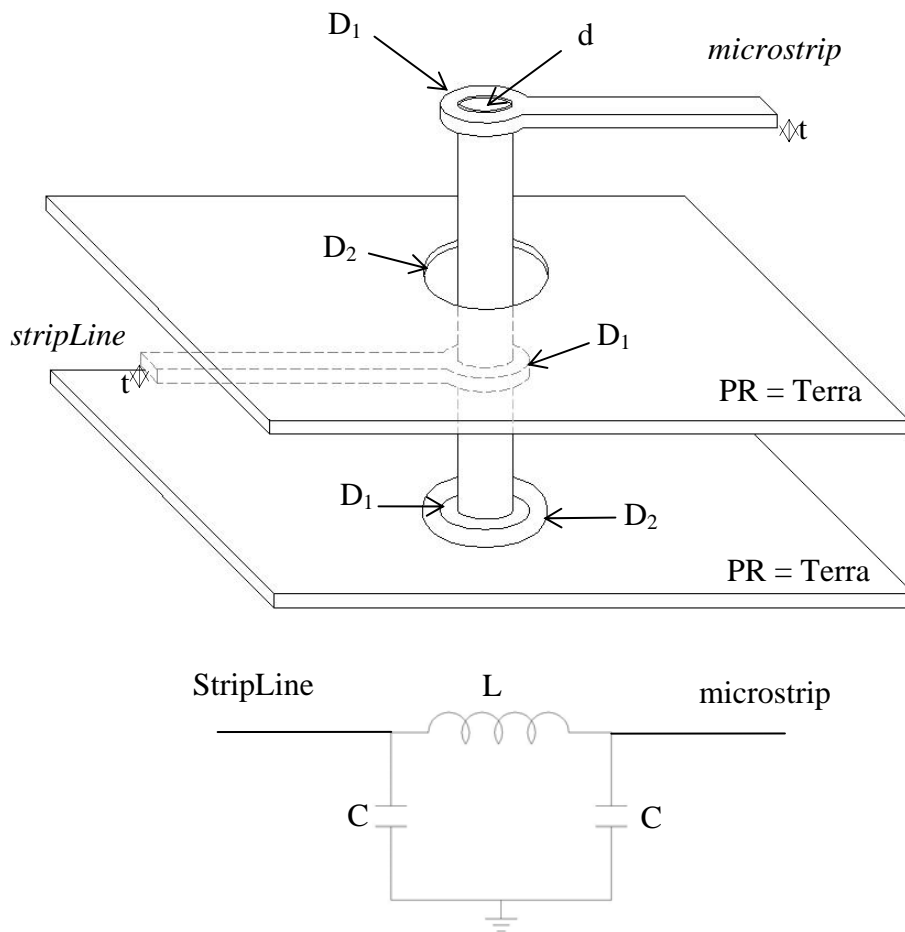


Figura 24 - Detalhe do corte na placa e circuito equivalente da via 'through-hole'. [14] [11]

A capacitância parasita da via C (pF) é definida pela equação (Eq 4.1) [11] [12] [14]

$$C = \frac{1.41 \cdot \varepsilon_r \cdot H \cdot D_1}{D_2 - D_1} \quad (\text{Eq 4.1})$$

Onde D_1 é o diâmetro (em polegada) do pad que envolve a via; D_2 é o diâmetro (em polegada) do *clearance plane* da via no plano de terra; H é a altura total¹² da via (em polegada) como exemplo da placa da presente dissertação $H = H_p + H_{FR4a} + H_p + H_{FR4b} + H_p + 6 \cdot t = 1,29\text{mm}$; $t = 0,035$ é a espessura do cobre, $\varepsilon_r = 4.3$ é a constante dielétrica do material.

Um exemplo calculado de uma via em placa de múltiplas camadas, apresentado por Howard Johnson e Marin Graham [12], utilizando laminado do tipo FR4 com $\varepsilon_r = 4,7$, para sinais de poucos GHz, sugere vias com capacitância

¹² H = altura total da via = altura (espessura) total da placa.

de aproximadamente $C=0,5\text{pF}$ para que não afete o tempo de subida do sinal transmitido em linhas de 50Ω . Este cálculo pode ser conferido através da degradação devido ao seu tempo de subida referente ao efeito capacitivo da via[12], isto é, $T_{10-90\%} = 2,2 \cdot C(\text{pF}) \cdot \left(\frac{Z_c(\Omega)}{2} \right) = 2,2 \cdot 0,5 \cdot \left(\frac{50}{2} \right) = 27,5\text{ps}$. Desta

forma 27.5ps de retardo não penaliza sinais se propagando em 1GHz, entretanto para sinais em 10GHz a penalidade pode ser considerada, mas não é crítica.

A equação que define a indutância L (nH) da via é apresentada na equação 4.2 (Eq 4.2) . [11] [12] [14]

$$L = 5.08 \cdot h \cdot \left[\ln \left(\frac{4 \cdot h}{d} \right) + 1 \right] \quad (\text{Eq 4.2})$$

Onde (h) é a altura total da via (em polegada) e (d) é o diâmetro interno da via (em polegada).

Desta forma todos os cálculos para o dimensionamento das vias da placa seguem as equações 4.1 e 4.2 com a sugestão [12] de vias com capacitância de aproximadamente $C=0,5\text{pF}$. Os valores de D_1 (mm), D_2 (mm), d (mm), h (mm) e a indutância (nH) de cada via para cada configuração da placa estão detalhadas na sessão 4.3.3.2 deste capítulo.

4.3.3.2. Detalhes das configurações da placa.

A figura 25 a seguir apresenta o desenho da placa, vista superior. Na figura 27, são detalhadas individualmente todas as configurações em corte transversal e longitudinal (das áreas demarcadas na placa) de acordo com suas dimensões, para sinais se propagando tanto em 1GHz quanto em 10GHz na placa de 6 camadas.

A figura 26 apresenta a configuração das 6 camadas da placa apresentada na sessão 4.3.1, repetida novamente para melhor visualização, junto a vista superior da placa, dos 6 planos condutores que formam as linhas de transmissão.

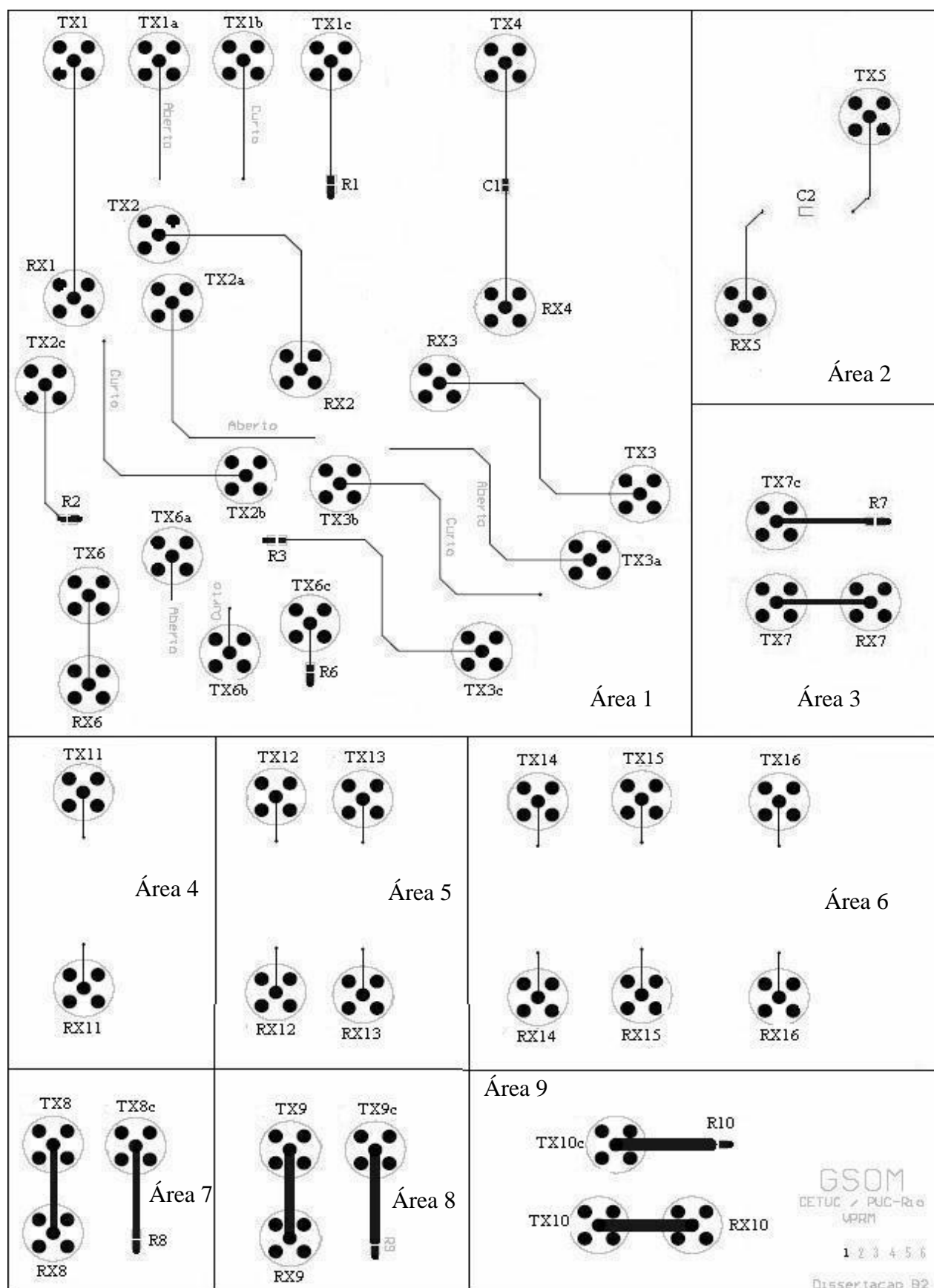


Figura 25 – Placa de 6 camadas de teste de linhas de transmissão para sinais de 1GHz ou 10GHz (1Gb/s ou 10Gb/s).

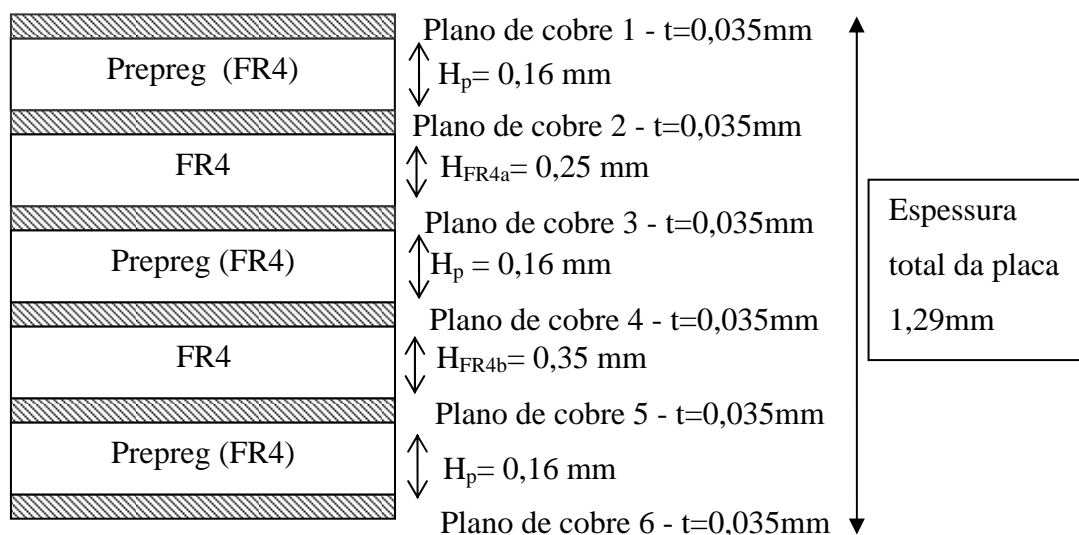


Figura 26 - Configuração da placa de 6 camadas da presente dissertação para teste com linhas transmitindo sinais em 1GHz ou 10GHz.

A área 1 na figura 25 possui como plano de terra o plano de cobre 2 formando linhas do tipo microstrip com 1 camada dielétrica de prepreg (H_p) com largura de linha de $W=0,285\text{mm}$. Incluindo linhas microstrip com curvas de 90. Possui também 1 configuração de conexão direta de microstrip com o capacitor de alta frequência. As especificações e dimensões das configurações da área 1, encontram-se na figura 27(a) em corte transversal e longitudinal.

A área 2 possui como plano de terra os planos de cobre 2 e 5 com configurações microstrip também sobre prepreg (H_p) de $W=0,285\text{mm}$. As vias interconectam as linhas microstrip nos planos 1 e 6, com capacitor SMD soldado no plano 6. Esta configuração ilustra a forma mais desfavorável para conectar o capacitor de Bloqueio DC e acoplamento AC, numa placa de múltiplas camadas com muitos componentes eletrônicos (muitas portas), onde o espaço físico é pequeno para o posicionamento dos componentes SMDs em conexões de linhas microstrip diretas. As especificações e dimensões das configurações da área 2, encontram-se na na figura 27(b) em corte transversal e longitudinal.

A área 3 possui como plano de terra o plano de cobre 3 formando linhas do tipo microstrip cuja largura de linha é $W=0,7650$ e o comprimento físico é $l=16,86\text{mm}$ com 2 camadas dielétricas ($H_p + H_{FR4a}$). As especificações e dimensões das configurações da área 3, encontram-se na figura 27 (c) em corte transversal e longitudinal.

A área 4 possui como plano de terra os plano de cobre 2 e 4 , formando linhas do tipo microstrip (H_p) de $W=0,285\text{mm}$ e linhas offset Stripline de $W=0,136\text{mm}$ com 2 camadas dielétricas ($H_{FR4a} + H_p$). As especificações e dimensões das configurações da área 4, encontram-se na figura 27(g) em corte transversal e longitudinal.

A área 5 possui como plano de terra os planos de cobre 2 e 5 , formando linhas do tipo microstrip (H_p) com $W=0,285\text{mm}$ e offset Stripline de 3 camadas ($H_{FR4a} + H_p + H_{FR4b}$) com $W=0,3\text{mm}$ e $W=0,262\text{mm}$. As especificações e dimensões das configurações da área 5, encontram-se nas figuras 27(h) e 27(i) em corte transversal e longitudinal.

A área 6 possui como plano de terra os planos de cobre 2 e 6, formando linhas do tipo microstrip (H_p) com $W=0,285\text{mm}$ e offset Stripline de 4 camadas ($H_{FR4a} + H_p + H_{FR4b} + H_p$) com $W=0,282\text{mm}$, $W=0,369\text{mm}$ e $W=0,176\text{mm}$. As especificações e dimensões das configurações da área 6, encontram-se nas figuras 27(j) , 27(k), 27 (l) em corte transversal e longitudinal.

A área 7 possui como plano de terra o plano de cobre 4 formando linhas do tipo microstrip com 3 camadas dielétricas ($H_p + H_{FR4a} + H_p$)., cuja largura de linha é $W= 1,0760\text{mm}$ e o comprimento físico é $l=16,86\text{mm}$. As especificações e dimensões das configurações da área 7, encontram-se na figura 27(d) em corte transversal e longitudinal.

A área 8 possui como plano de terra o plano de cobre 5 formando linhas do tipo microstrip com 4 camadas dielétricas ($H_p + H_{FR4a} + H_p + H_{FR4b}$), cuja largura de linha é $W= 1,81\text{mm}$ e o comprimento físico é $l=16,86\text{mm}$. As especificações e dimensões das configurações da área 8, encontram-se na figura 27(e) em corte transversal e longitudinal.

A área 9 possui como plano de terra o plano de cobre 6 formando linhas do tipo microstrip com 5 camadas dielétricas ($H_p + H_{FR4a} + H_p + H_{FR4b} + H_p$), cuja largura de linha é $W= 2,1\text{mm}$ e o comprimento físico é $l=16,86\text{mm}$. As especificações e dimensões das configurações da área 9, encontram-se na figura 27(f) em corte transversal e longitudinal.

Os valores para $H_p = 0,16\text{mm}$, $H_{FR4a} = 0,25\text{mm}$ e $H_{FR4b} = 0,35\text{mm}$ e a definição da numeração dos planos de cobre, seguem a configuração da montagem de 6 camadas apresentada na figura 21 e 26 anteriormente apresentada para o projeto da placa de 6 planos condutores.

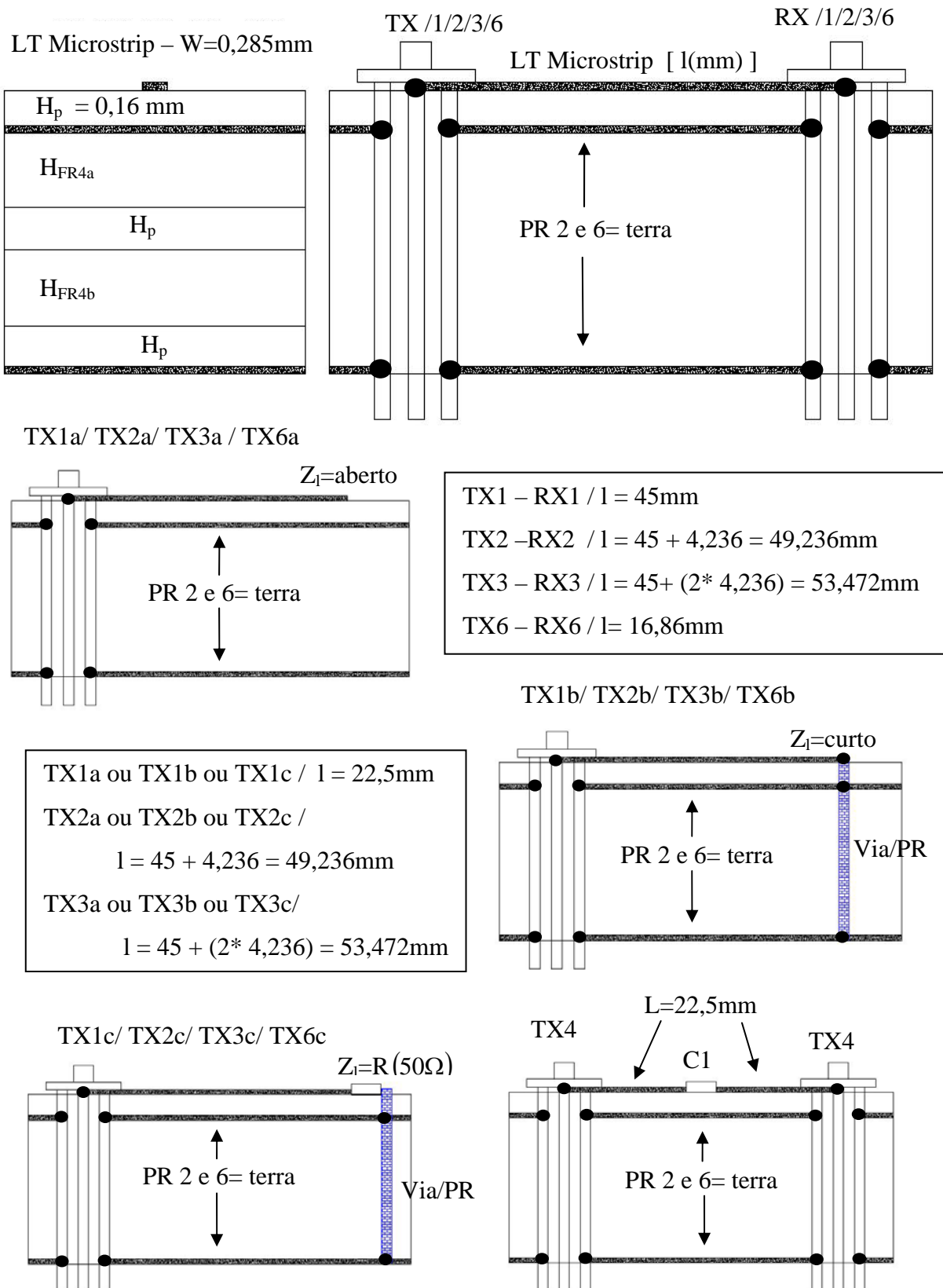
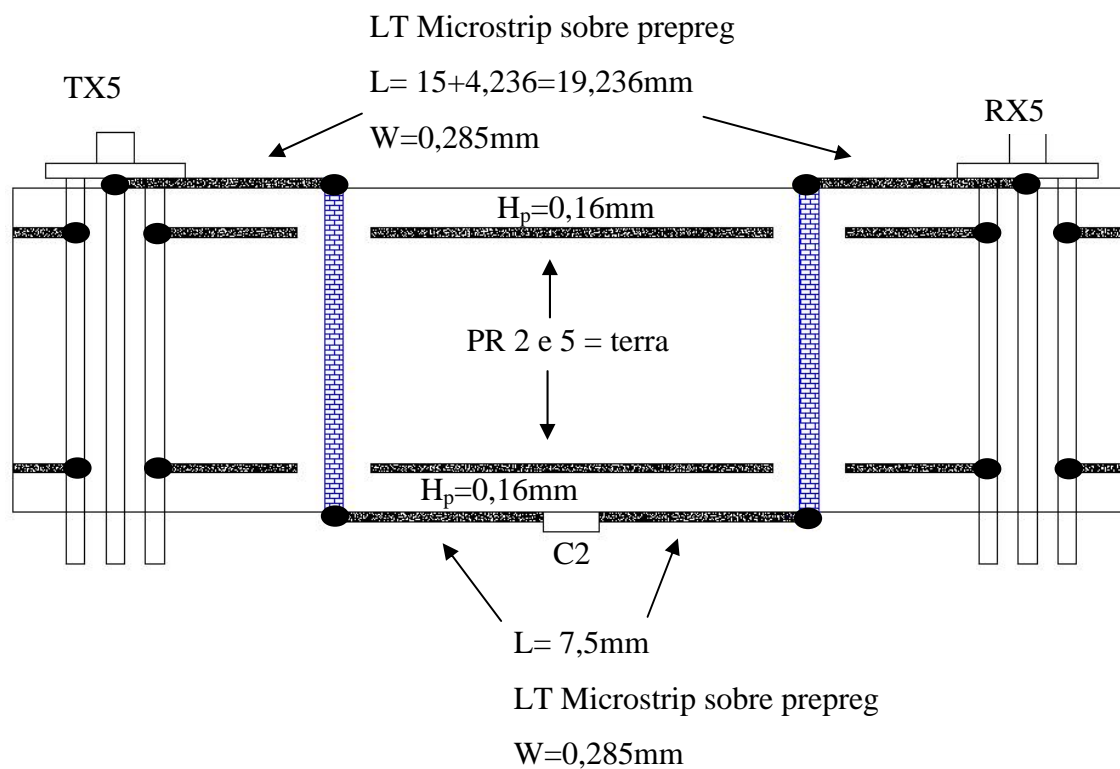


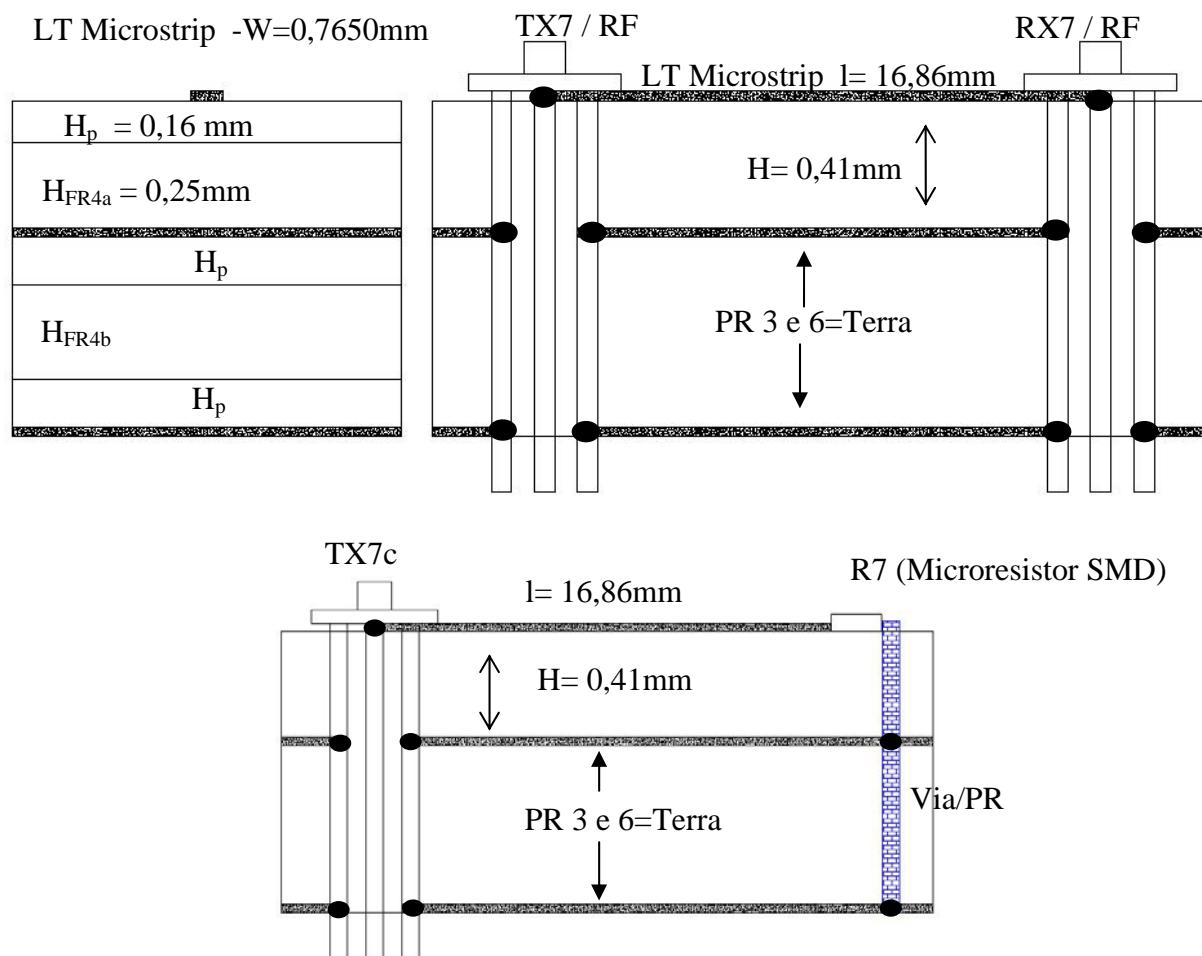
Figura 27 (a) – Referente a Área 1 da placa PCB, para configurações microstrip sobre o prepreg. Dimensões das vias: $D1=0,585\text{mm}$; $D2=0,9398\text{mm}$; $d=0,285\text{mm}$; $h=1,29\text{mm}$; $C=0,5077\text{pF}$; $L=1,0052\text{nH}$.



Dimensões das vias:

$D1 = 0,585\text{mm}$; $D2 = 0,9398\text{mm}$; $d = 0,285\text{mm}$; $h = 1,29\text{mm}$; $C = 0,5077\text{pF}$; $L = 1,0052\text{nH}$

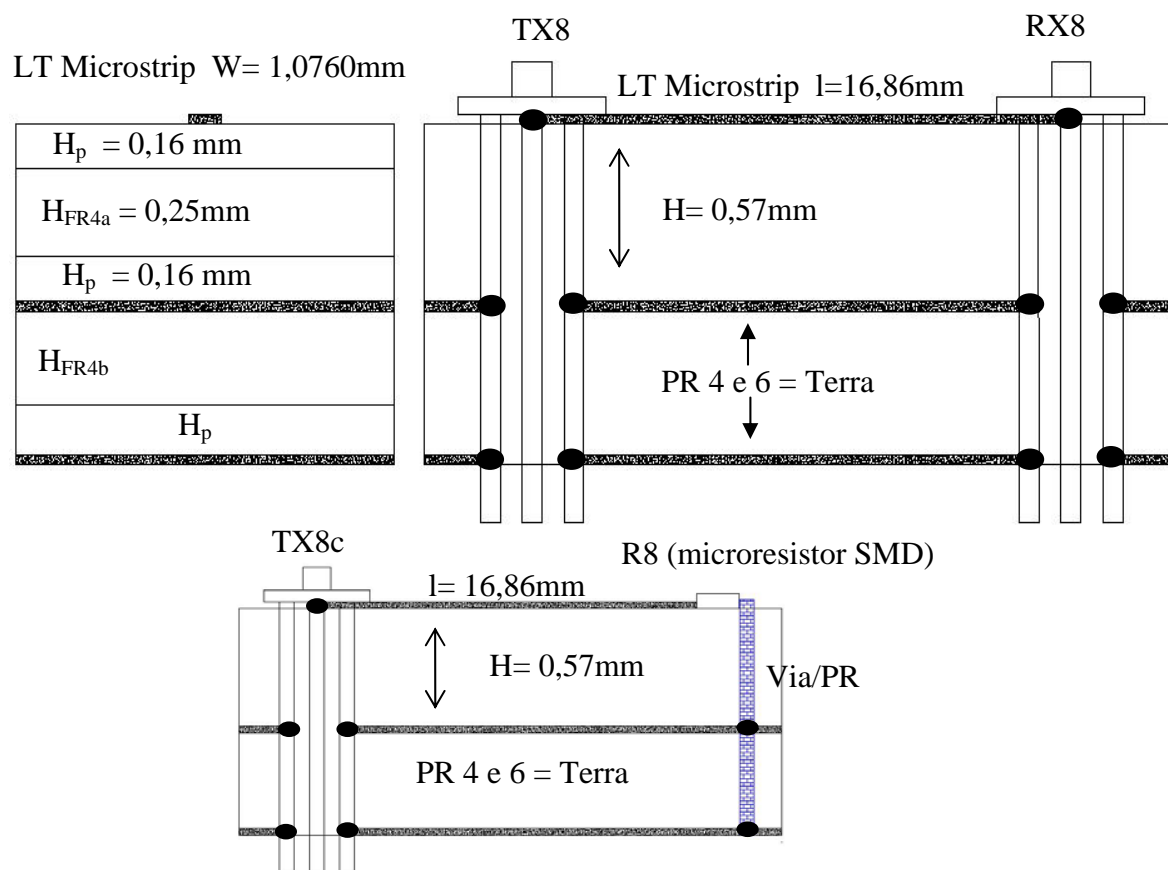
Figura 27 (b) – Referente a Área 2 da placa de configuração microstrip sobre o prepeg e vias, para conectar com o capacitor de alta frequência, bloqueio DC e acoplamento AC, da forma mais desfavorável possível numa placa de múltiplas camadas com muitas portas, onde o espaço físico é pequeno para o posicionamento de componentes SMD em conexões diretas por linhas microstrip.



Dimensões das vias:

D1=0,585mm ; D2=0,9398mm ; d=0,285mm ; h=1,29mm ; C=0,5077pF ; L=1,0052nH

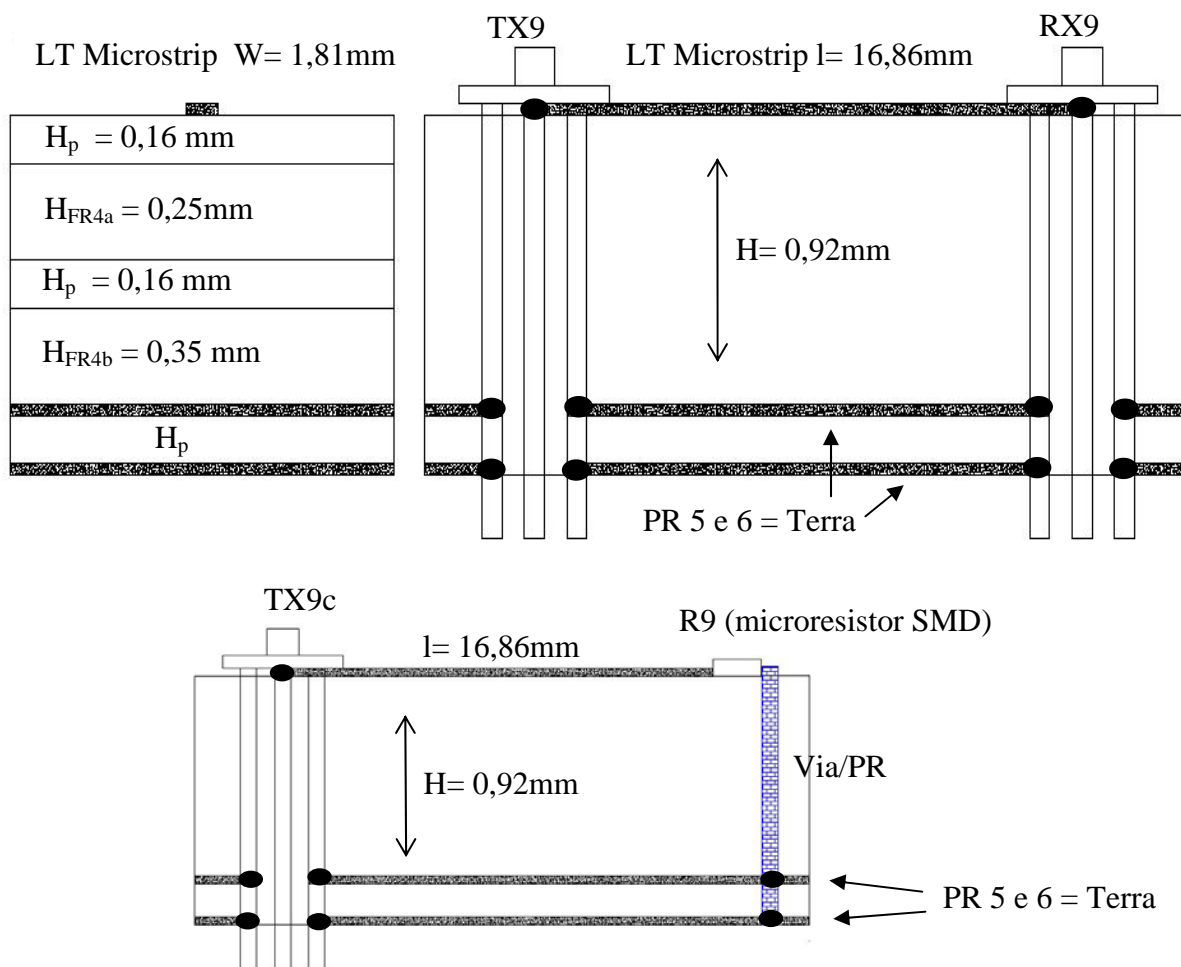
Figura 27 (c) – Referente a Área 3 da placa de configuração microstrip com 2 camadas dielétricas.



Dimensões das vias:

$D1 = 0,585\text{mm}$; $D2 = 0,9398\text{mm}$; $d = 0,285\text{mm}$; $h = 1,29\text{mm}$; $C = 0,5077\text{pF}$; $L = 1,0052\text{nH}$

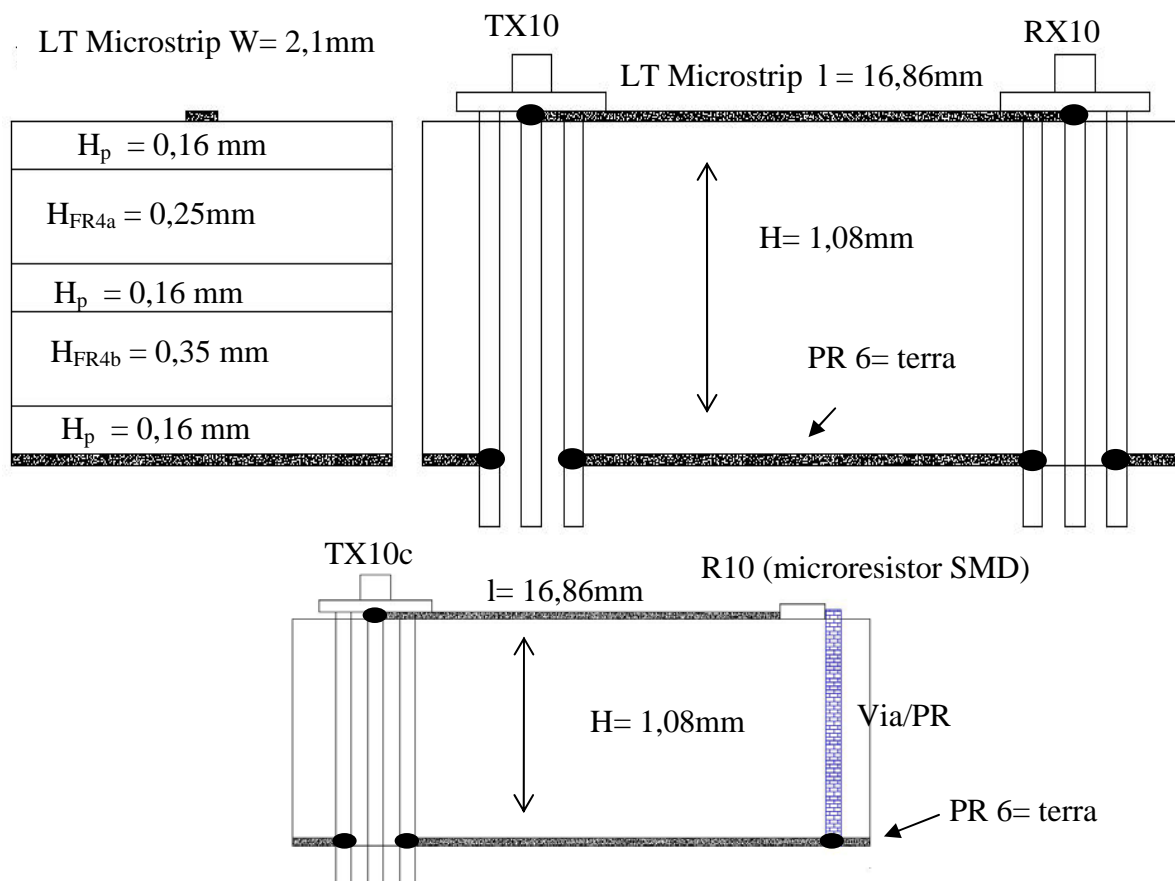
Figura 27 (d) – Referente a Área 7 da placa de configuração microstrip com 3 camadas dielétricas.



Dimensões das vias:

$D1=0,585\text{mm}$; $D2=0,9398\text{mm}$; $d=0,285\text{mm}$; $h=1,29\text{mm}$; $C=0,5077\text{pF}$; $L=1,0052\text{nH}$

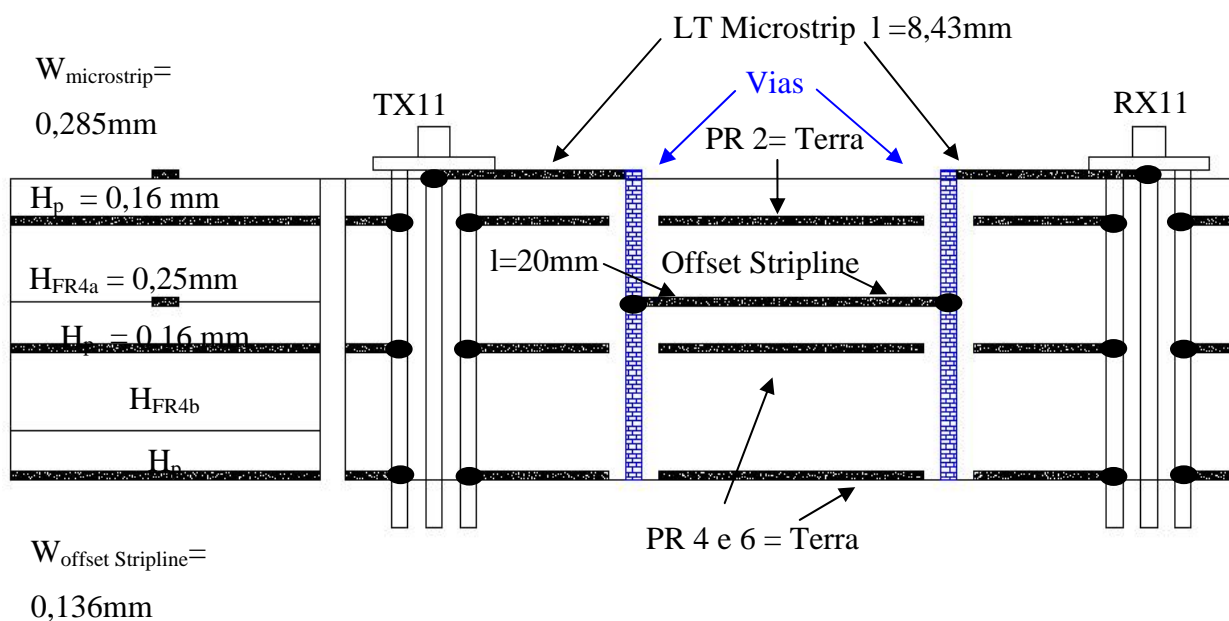
Figura 27 (e) – Referente a Área 8 da placa de configuração microstrip com 4 camadas dielétricas.



Dimensões das vias:

$D1 = 0,585\text{mm}$; $D2 = 0,9398\text{mm}$; $d = 0,285\text{mm}$; $h = 1,29\text{mm}$; $C = 0,5077\text{pF}$; $L = 1,0052\text{nH}$

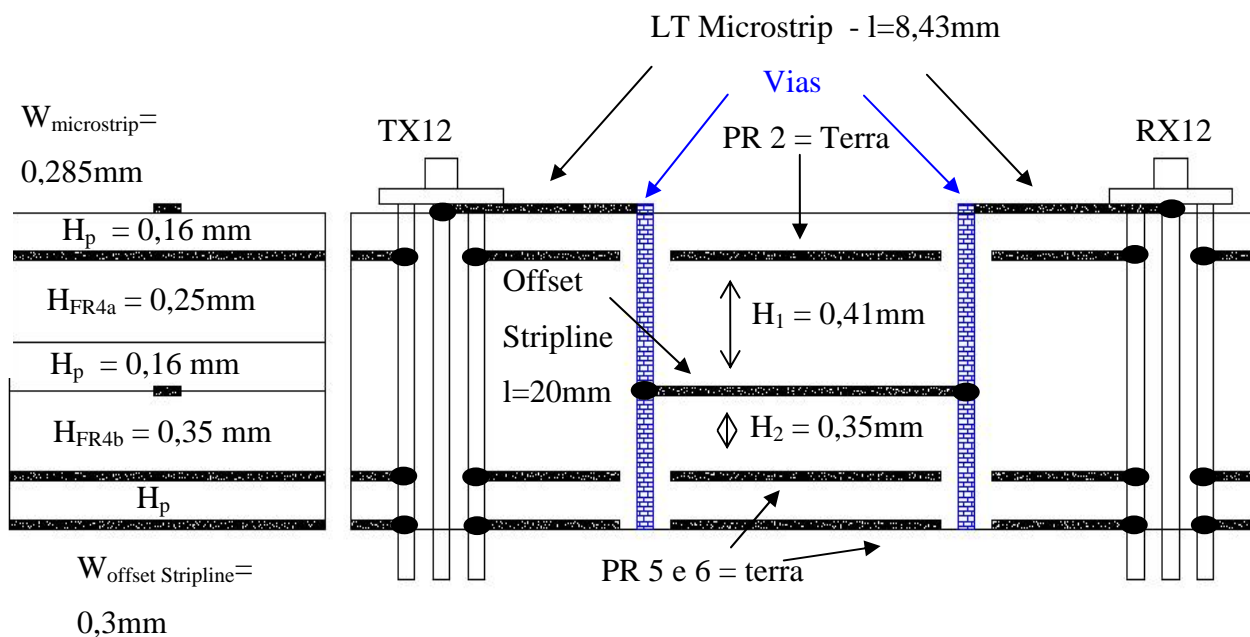
Figura 27 (f) – Referente a Área 9 da placa de configuração microstrip com 5 camadas dielétricas.



Dimensões das vias:

$D1 = 0,585\text{mm}$; $D2 = 0,9398\text{mm}$; $d = 0,285\text{mm}$; $h = 1,29\text{mm}$; $C = 0,5077\text{pF}$; $L = 1,0052\text{nH}$

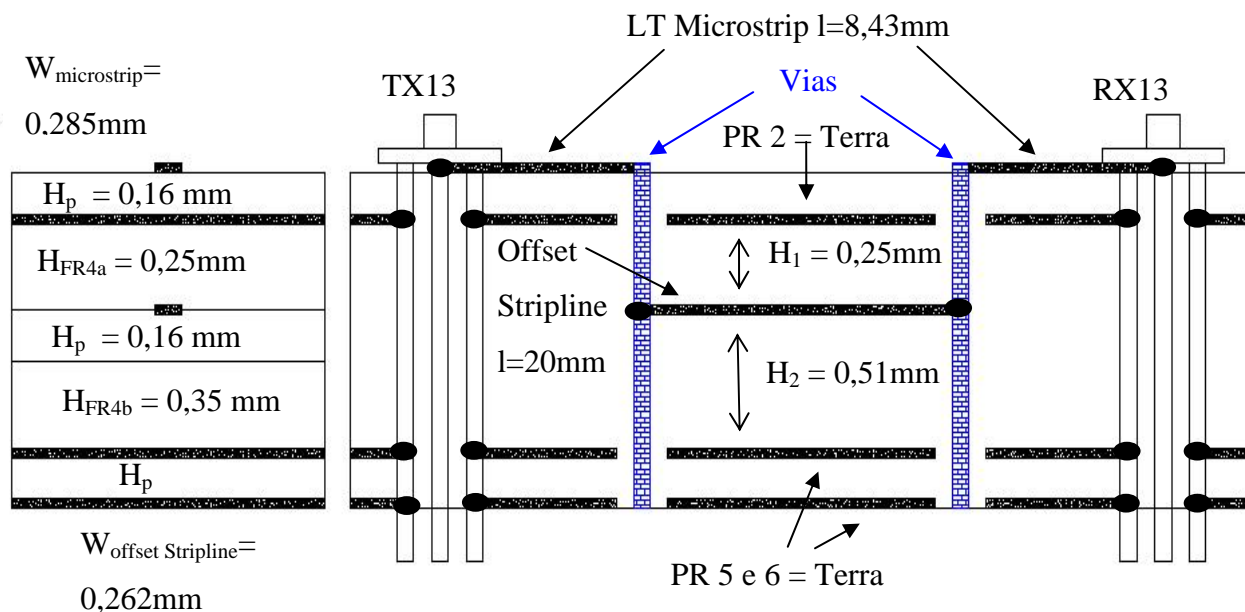
Figura 27 (g) – Referente a Área 4 da placa de configuração microstrip, Offset Stripline e vias.



Dimensões das vias:

$D1 = 0,6\text{mm}$; $D2 = 0,9652\text{mm}$; $d = 0,3\text{mm}$; $h = 1,29\text{mm}$; $C = 0,5059\text{pF}$; $L = 0,992\text{nH}$

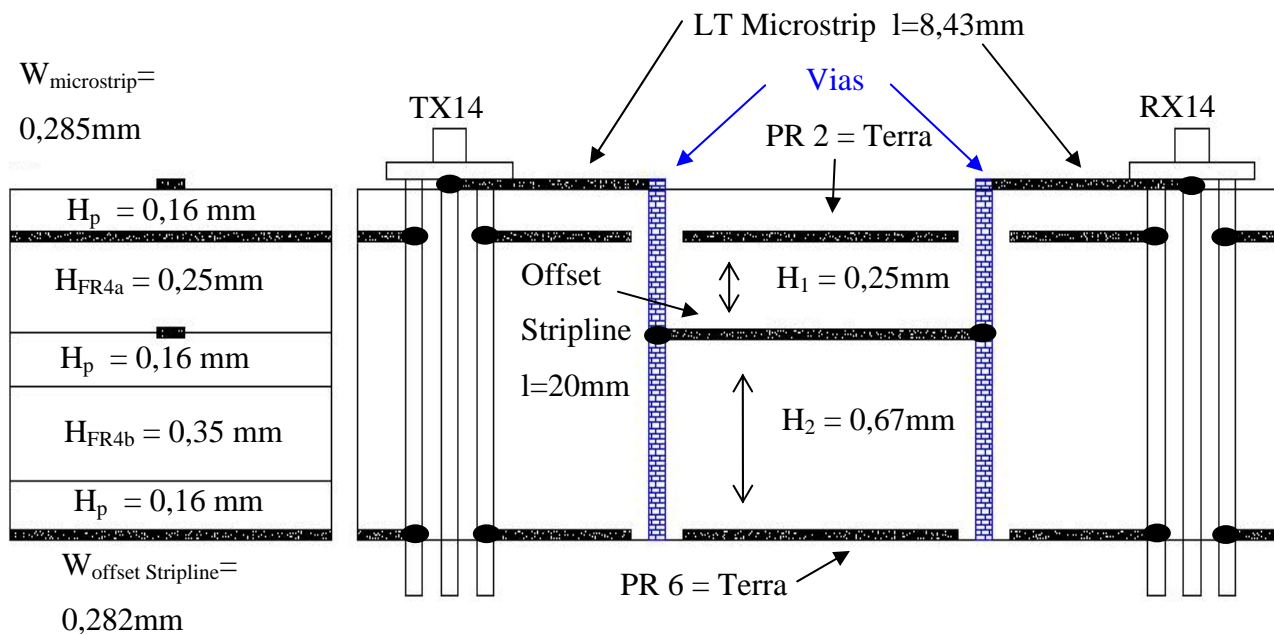
Figura 27 (h) – Referente a Área 5 da placa de configuração microstrip, Offset Stripline e vias.



Dimensões das vias:

$D1=0,585\text{mm}$; $D2=0,9398\text{mm}$; $d=0,285\text{mm}$; $h=1,29\text{mm}$; $C=0,5077\text{pF}$; $L=1,0052\text{nH}$

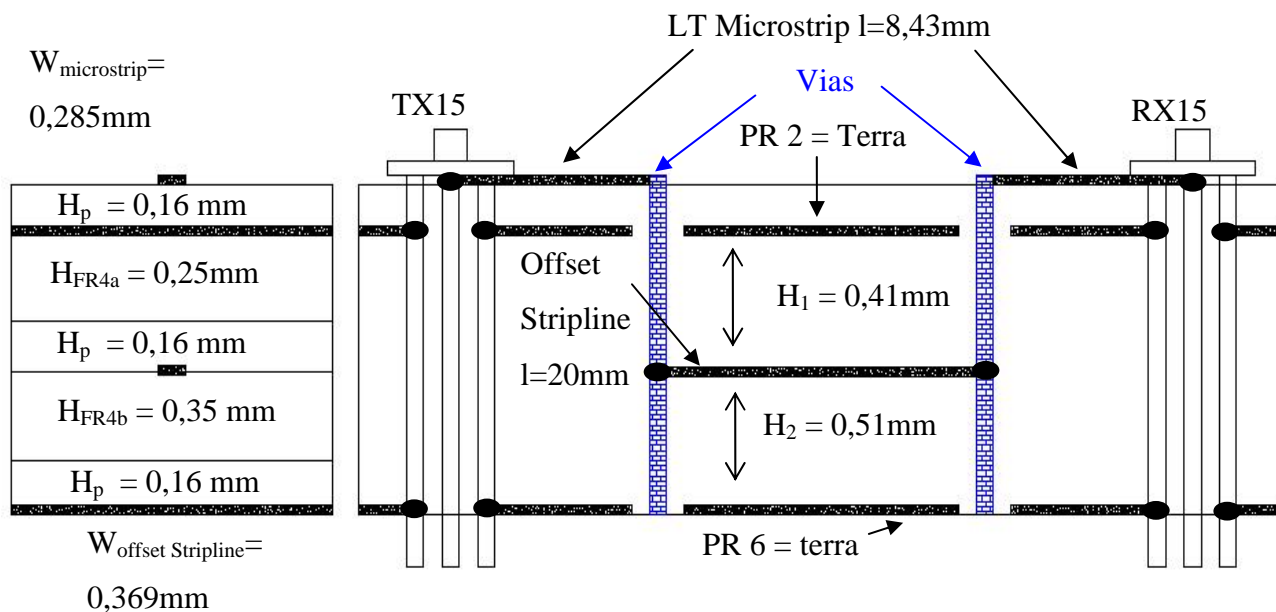
Figura 27 (i) – Referente a Área 5 da placa de configuração microstrip, Offset Stripline e vias.



Dimensões das vias:

$D1=0,585\text{mm}$; $D2=0,9398\text{mm}$; $d=0,285\text{mm}$; $h=1,29\text{mm}$; $C=0,5077\text{pF}$; $L=1,0052\text{nH}$

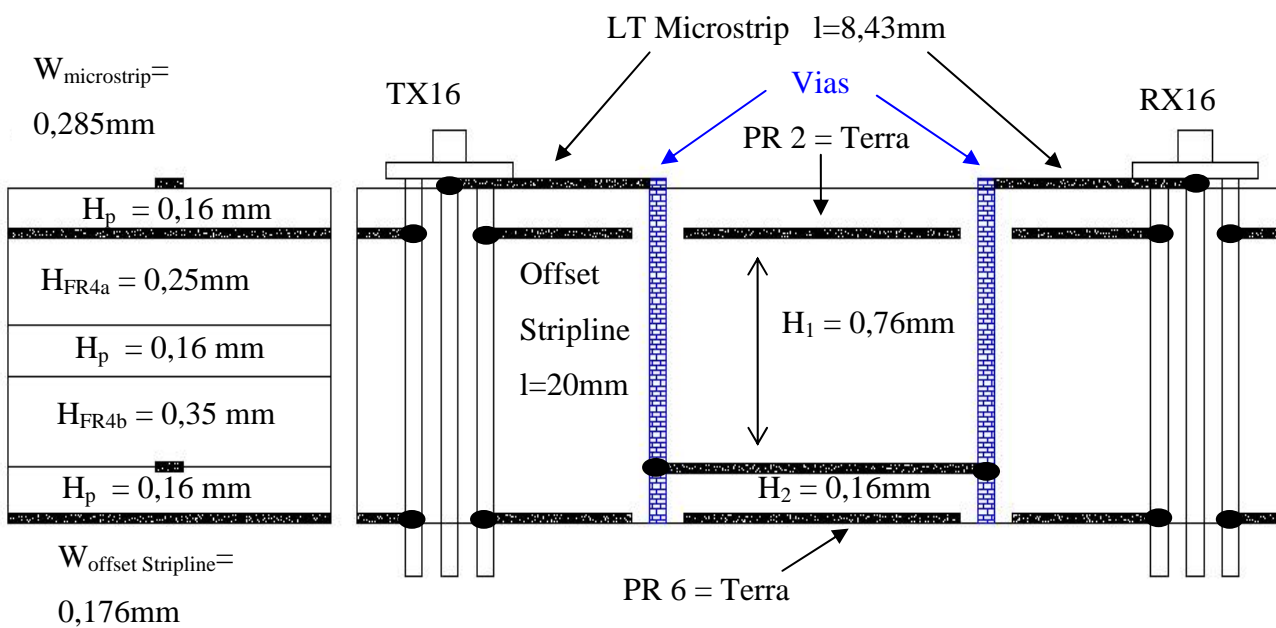
Figura 27 (j) – Referente a Área 6 da placa de configuração microstrip, Offset Stripline e vias.



Dimensões das vias:

$D1=0,669\text{mm}$; $D2=1,0668\text{mm}$; $d=0,369\text{mm}$; $h=1,29\text{mm}$; $C=0,5179\text{pF}$; $L=0,9386\text{nH}$

Figura 27 (k) – Referente a Área 6 da placa de configuração microstrip, Offset Stripline e vias.



Dimensões das vias:

$D1=0,585\text{mm}$; $D2=0,9398\text{mm}$; $d=0,285\text{mm}$; $h=1,29\text{mm}$; $C=0,5077\text{pF}$; $L=1,0052\text{nH}$

Figura 27 (l) – Referente a Área 6 da placa de configuração microstrip, Offset Stripline e vias.

4.4. Conclusões:

Ao longo do presente capítulo foram verificados os limites impostos pela viabilidade técnica de fabricação de PCBs que deverão operar em frequências de 1GHz e 10GHz. Verificou-se também a conveniência de utilizar-se uma placa com 06 camadas de espessura total 1,29mm e larguras de linhas superiores a 0,12mm. Em seguida, foram projetadas varias configurações de linhas de transmissão, incluindo furos metalizados. Capacitores e conectores foram selecionados e incorporados a estas configurações. Todas as configurações microstrip e Offset Stripline selecionadas neste capítulo foram dimensionados através das ferramentas computacionais TXLine e MWI. As vias e curvas foram dimensionadas por cálculos propostos na sessão 4.3.3.1. A partir destes dimensionamentos, uma placa PCB foi realizada. A medição de suas configurações será apresentada no próximo capítulo.