PONTIFÍCIA UNIVERSIDADE CATÓLICA DO RIO DE JANEIRO

PROJETO DE UM COMPUTADOR DE PROGRAMA FIXO
ACOPLADO A UM RECEPTOR
PARA NAVEGAÇÃO POR SATÉLITES ARTIFICIAIS

por
Alfredo Carlos Cardoso Saad

Tese submetida como requisito parcial para
a obtenção do grau de

MESTRE EM CIÊNCIAS
DE
ENGENHARIA ELÉTRICA

Assinatura do Orientador da Tese

Rio de Janeiro, GB, Agosto de 1974

A
ALFREDO
E
JENNY

AGRADECIMENTOS

Ao Banco Nacional do Desenvolvimento Econômico-BNDE, cujo inestimável apoio permitiu a realização do projeto aqui descrito;

ao Instituto de Pesquisas da Marinha-IPqM, pelo interesse demonstrado durante todo o transcorrer do curso;

ao meu orientador, Tarcisio Jorge Caldas Pereira, professor do Departamento de Engenharia Elétrica da PUC e Chefe do Grupo de Eletrônica do IPqM, cuja capacidade profissional gerou o tema da tese, pela assistência, incansável e competente, que me prestou durante a realização deste trabalho;

a todos que, com suas críticas e sugestões, contribuíram para dar a este trabalho a sua forma final,

expresso o meu mais profundo reconhecimento.

SUMÁRIO

O Instituto de Pesquisas da Marinha-IPqM vem desenvolvendo desde fins de 1971, através o seu Grupo de Eletrônica, um equipamento receptor de baixo custo para navegação por satélites artificiais.

O projeto, que conta com o apoio financeiro do Banco Nacional do Desenvolvimento Econômico-BNDE, apresenta como principal característica inovadora a utilização de um computador de programa fixo para a execução de tarefas aritméticas e de controle indispensáveis para o fim a que se destina o equipamento: a navegação marítima.

Este computador, configurado com base no microprocessador programável MCS-4 produzido pela Intel Corporation, é o assunto de que trata a presente tese. São aqui descritos o projeto do processador e de seus periféricos, juntamente com os critérios que orientaram as decisões de projeto de que resultou sua configuração final, tendo em vista a aplicação específica para a qual será implementado.

ABSTRACT

The Electronics Group of the Instituto de Pesquisas da Marinha-IPqM has been developing since 1971 a low-cost artificial satellite navigation receiver.

This project, which has the economic support of the Banco Nacional do Desenvolvimento Econômico-BNDE, introduces the utilization of a fixed program computer for the execution of arithmetic and control functions essential to the purpose of this equipment: maritime navigation.

This computer, whose configuration is based on Intel Corporation's MCS-4 programmable microprocessor, is the subject of the present thesis. The project of the processor and its peripherals is described, together with the criteria which oriented the project decisions from which resulted its final configuration, taking into account the specific application mentioned above.

ÍNDICE

	Pág.
CAPÍTULO 1 - CONSIDERAÇÕES GERAIS	
1.1 - Histórico	1
1.2 - Dados necessários à resolução do problema da navegação	2
1.3 - Recursos utilizados no cálculo	4
1.4 - O projeto do Instituto de Pesquisas da Marinha	5
CAPÍTULO 2 - DESCRIÇÃO DO PROCESSADOR	
2.1 - Microcomputadores: concepção	7
2.2 - Características do microcomputador escolhido	9
2.2.1 - Módulos usados na configuração padrão	10
2.2.2 - Aspectos básicos do funcionamento	12
2.2.3 - Repertório de instruções	17
2.3 - Modificações introduzidas pelo fabricante na configuração original	18
2.4 - Configuração adotada para o processador	20
CAPÍTULO 3 - DESCRIÇÃO DOS PERIFÉRICOS	
3.1 - Apresentação do problema. Solução adotada	27
3.2 - Considerações sobre a flexibilidade do sistema	30
3.3 - Funções do programa de navegação	31
3.4 - Periféricos: operação e circuitos	34
3.4.1 - Introdução de dados pelo operador	34

	Pág.
3.4.2 - Saída pelo painel	37
3.4.3 - Medição e armazenamento das contagens Doppler	48
3.4.4 - Recuperação da mensagem	53
3.4.5 - Carregamento da Memória Interna	64
3.5 - Rotinas adicionais do programa de navegação	68
CAPÍTULO 4 - CONSIDERAÇÕES FINAIS	79
APÊNDICE A - Navegação por satélites	81
A-1 - Elementos do Sistema Transit	81
A-2 - Localização pelo Efeito Doppler	82
APÊNDICE B - Repertório de instruções do MCS-4	86
BIBLIOGRAFIA	92

LISTA DAS TABELAS

	Pág.
1. Comparação de preços para a execução de uma função qualquer	8
2. Decodificação da instrução SRC	19
3. Decodificação da instrução DCL	19
4. Interpretação das notações PRINC (var. 1, var. 2, var. 3) e STAT (var. 1, var. 2, var. 3)	54

LISTA DAS FIGURAS

	Pág.
1. Organização da mensagem transmitida pelo satélite	3
2. Módulos da configuração do MCS-4	11
3. Arranjo interno da RAM P4002	13
4. Configuração típica do MCS-4	15
5. Ciclo básico de instrução do MCS-4	16
6. Esquema simplificado do processador	21/22
7. Formas de onda e "driver" do relógio ϕ_1 e ϕ_2	24
8. Esquema do painel	28
9. Fluxograma do programa de navegação	32/33
10. Introdução de dados pelo operador: circuitos	35/36
11. Esquema dos "drivers" do painel	36
12. Introdução de dados pelo operador: fluxograma	38/41
13. Interpretação dos dígitos da "thumbwheel switch"	42
14. Organização da pastilha 3 do banco 1 da Memória de Rascunho	43
15. Saída pelo painel: circuitos	44
16. Fluxograma da subrotina "Estima no Painel"	46
17. Fluxograma da subrotina "Última Posição no Painel"	47
18. Contador Doppler e Memória Temporária	50
19. Fluxograma da rotina "Recupera Doppler K"	51
20. Arranjo de um par de contagens Doppler na Memória de Rascunho	54
21. Arranjo dos parâmetros recebidos para a votação majoritária	55
22. Organização dos dados na Memória de Rascunho	57

	Pág.
23. Arranjo de um par de parâmetros em um registro	58
24. Fluxograma da rotina "Recupera Parâmetro e Votação Majoritária"	59/63
25. Diagrama em bloco do "Standard Model 250 Digital Cassette Tape Transport & Bi-Phase-Level Adapter Board"	66
26. Diagrama em bloco do circuito de carregamento da Memória Interna	69
27. Detalhamento dos blocos do circuito de carregamento da Memória Interna	70/71
28. Fluxograma das rotinas de carregamento	72
29. Fluxograma da rotina "Navegação Estimada e Atualização do Relógio"	74/75
30. Fluxograma da rotina "Teste de Injeção"	76
31. Fluxograma da rotina "Teste de suficiência de dados"	77
32. Fluxograma da rotina "Preparação para Próxima Passagem"	78
33. Exemplo elementar de localização pelo Efeito Doppler	83
34. Gráficos traçados pelos observadores A, B, C e D	84

CAPÍTULO 1

CONSIDERAÇÕES GERAIS

1.1 Histórico

Em 1957 e 1958, Guier e Weiffenbach fizeram estudos sobre a possibilidade de rastrear satélites artificiais utilizando-se apenas do desvio Doppler (*) de sinais de rádio transmitidos pelo satélite. Naquela ocasião, por observações feitas durante a passagem do satélite soviético Sputnik I, a factibilidade do processo foi comprovada.^{1,2}

O problema inverso, isto é, a localização de uma estação receptora supondo uma órbita conhecida foi sugerida por McClure em 1958, tendo sido prevista em estudos preliminares feitos em seguida, uma precisão melhor que meia milha no cálculo da posição.

Um sistema de navegação por satélites, denominado Sistema Transit, descrito no Apêndice A, foi desenvolvido para a Marinha norte-americana pelo Applied Physics Laboratory da Universidade de Johns Hopkins (APL-JHU) e opera continuamente desde 1964, tendo como finalidade inicial a navegação dos submarinos Polaris. Já neste mesmo ano, entretanto, o sistema teve sua utilidade efetivamente demonstrada para a navegação de superfície. Até o final de 1966, o APL-JHU construiu um total de 23 equipamentos que foram largamente testados em navios americanos.^{3,4,5}

Em meados de 1967, o governo norte-americano liberou os detalhes deste sistema de navegação, abrindo

(*) definido como a aparente mudança de frequência de uma fonte estável causada pelo movimento relativo entre observador e fonte.

assim as portas para uma utilização mais ampla. Em princípios de 1968, três empresas americanas começaram a produzir equipamentos de navegação para o Sistema Transit.

Daí por diante houve um grande incremento não só no número de usuários do sistema como também no número de aplicações, que se estenderam, por exemplo, aos levantamentos geodésicos, aos lançamentos de cabos submarinos, às explorações geofísicas, aos levantamentos em estação fixa, à determinação da posição relativa de duas estações, às pesquisas oceanográficas, etc.^{6,7,8,9}

1.2 Dados necessários à resolução do problema de navegação

Conforme foi citado no tópico anterior a navegação por satélites artificiais fundamenta-se no fenômeno físico conhecido como Efeito Doppler. Um exemplo elementar que permite compreender-se a possibilidade de localização por meio do efeito Doppler consta do Apêndice A.

Pode-se mostrar que um conjunto suficiente de elementos para o cálculo da posição resume-se no conhecimento da posição do satélite em instantes determinados, em medidas do desvio Doppler, numa estimativa inicial (ainda que imprecisa) da posição do navegador, no conhecimento do movimento do navio, além da hora e da altura da antena do equipamento sobre o geóide e referência.^{10,11,12}

O cálculo da posição do satélite em instantes determinados é feita a partir de dados transmitidos pelo próprio satélite e que consistem basicamente dos parâmetros e sua órbita.

Veja a figura 1. A cada dois minutos ou, de modo mais preciso, entre cada duas marcas consecutivas dos minutos pares de Tempo Universal, o satélite

Figura 1 Organização da mensagem transmitida pelo satélite

transmite 6103 bits, divididos em 26 grupos de 6 palavras de 39 bits e um grupo final de uma palavra de 19 bits. Apenas os dados contidos na sexta coluna das linhas 0 a 24 dizem respeito à navegação. (*)

As marcas dos minutos pares de Tempo Universal além de serem usadas como marcas fiéis de tempo servem também como sinal de referência para as medidas do desvio Doppler.

Os outros dados essenciais à resolução do problema, tais como estimativa inicial da posição, movimento do navio, altura da antena e hora, devem ser fornecidos pelo usuário.

1.3 Recursos utilizados no cálculo

Desde a concepção do sistema por Guier e Weiffenbach¹³ ficou claro que a precisão final e o tempo necessário para o cálculo da posição seriam determinados pelos recursos disponíveis de cálculo.

Tais recursos podem variar desde um extremo onde as operações são feitas manualmente¹⁴, com o auxílio de tabelas e de uma régua de cálculo, até outro extremo, utilizado nos equipamentos comerciais, onde são processadas por um minicomputador de uso geral¹⁵.¹⁶ A primeira alternativa exige pessoal qualificado e apresenta dificuldades operacionais, não sendo portanto adequada para o emprego em navios mercantes e de pequeno porte. A segunda, embora não apresente estes problemas, onera excessivamente o custo do equipamento, tornando-o proibitivo àquela faixa de aplicação.

(*) O restante da mensagem consta de informações militares e de telemetria interna do satélite e sua decodificação não é fornecida ao usuário.

1.4 O projeto do Instituto de Pesquisas da Marinha

Todos os fatos expostos anteriormente restringiram a navegação por satélite a navios de guerra e a navios mercantes de grande porte. À vista desta situação, o Instituto de Pesquisas da Marinha iniciou em fins de 1971, pelo seu Grupo de Eletrônica, um projeto para o desenvolvimento de um receptor para navegação por satélites de baixo custo e que atendes-se a uma faixa mais ampla de utilizadores.

Este projeto, que mereceu o apoio financeiro do Banco Nacional do Desenvolvimento Econômico, fixou como objetivo a construção de um equipamento cujo preço de venda não ultrapassasse os 15.000 dólares, enquanto que os equipamentos comerciais disponíveis excediam o limite de 30.000 dólares. Esta redução seria conseguida à custa de simplificação do receptor e principalmente de recursos de cálculo, da qual resultará uma degradação na precisão, mantendo-a, entretanto, dentro de limites ainda excelentes para a navegação marítima, objetivo principal a que se destina. Além disto, como decorrência da simplificação dos recursos de cálculo, serão também limitadas as opções de operação, como será visto no capítulo 3. Por esta razão, e tendo em vista as considerações expostas no capítulo seguinte, a inovação proposta, isto é, a utilização de um computador de programa fixo (implementado a partir de um microprocessador programável) em substituição a um minicomputador de uso geral é a opção que melhor atende às exigências ditadas pelo projeto.

A concepção dos microcomputadores, apropriada às aplicações específicas, aliada ao seu baixo custo, torna-os a solução natural e justa do problema em questão.

A descrição detalhada deste computador será vista a

seguir. Por comodidade, o computador foi dividido em duas partes principais: o processador, cuja realização é mostrada no capítulo 2 e os periféricos, apresentados no capítulo 3.

CAPÍTULO 2

DESCRIÇÃO DO PROCESSADOR

2.1 Microcomputadores: concepção

Como é sabido, desde o seu aparecimento os computadores digitais vêm tendo o seu campo de aplicações expandido continuamente, desde o simples processamento até o controle de sistemas complexos e sofisticados. O ulterior desenvolvimento dos minicomputadores aumentou largamente as fronteiras da utilização dos computadores, dando uma nova opção aos projetistas em contraposição à lógica fixa.

De um modo particular, o seu uso em aplicações específicas teve um profundo efeito no projeto de sistemas. Isto se deve ao fato de que sistemas que se utilizam de minicomputadores são mais flexíveis e mais facilmente adaptáveis às exigências de um usuário particular do que sistemas que se utilizam de uma lógica fixa.

É verdade, no entanto, que o preço dos minicomputadores limitou seu uso a sistemas relativamente grandes e custosos. Este inconveniente foi superado com o aparecimento da tecnologia MOS/LSI. (*)¹⁷

Na tabela 1 vemos uma comparação de custos entre os sistemas convencionais e os circuitos LSI para a execução de uma função qualquer.¹⁸

Já em princípios de 1972 estava bem consolidada no mercado a utilização de circuitos LSI na implementação de calculadoras eletrônicas. Naquela ocasião, alguns fabricantes deram o passo seguinte no campo

(*) define-se um circuito LSI aquele que contém 500 ou mais transistores num "chip" tipicamente de $0,1 \text{ pol}^2$ ou ainda uma densidade de elementos eletrônicos superior a 50 000 por pol^2 .

	US\$
Válvulas	1,29
Transistores	0,63
Circuitos Integrados	0,43
MOS/LSI (1969)	0,10
MOS/LSI (1972)	0,04

Tabela 1 Comparação de preços para
a execução de uma função
qualquer

de aplicações dos circuitos LSI: a construção de microprocessadores programáveis.^{19,20} Seu aparecimento proporcionou uma nova e poderosa ferramenta no projeto de sistemas lógicos, preenchendo o vazio existente entre os dois "approaches" até então disponíveis.^{21,22}

Estes microcomputadores constituem-se de módulos que podem perfazer grande parte das operações realizadas por um minicomputador, por um custo de cerca de duas ordens de grandeza abaixo, embora com uma velocidade inferior, tipicamente, em uma ordem de grandeza. Estes módulos-padrão são, em regra geral, uma unidade processadora central (CPU), uma memória de leitura do microprograma (ROM) e uma memória de leitura-escrita de rascunho (RAM).

Os micro foram idealizados principalmente para aplicações especiais nas quais o usuário constrói um sistema que preencha única e exclusivamente suas próprias necessidades, utilizando-se dos módulos-padrão e do microprograma associado ao desempenho da função por ele requerida.²³

2.2 Características do microcomputador escolhido^{24, 25}

Dentre as opções que se apresentaram, a escolha recaiu sobre a linha da Intel Corporation. Esta empresa, tida como pioneira do ramo, é responsável pelo atendimento de maior parte do mercado hoje em dia existente. Além disto, uma razão principal condicionou esta escolha: a extrema facilidade de obtenção de informações detalhadas, fato que não ocorreu em relação a outras empresas consultadas. Isto tornou-se muito importante devido ao fato de que a necessidade demora na aquisição dos componentes obrigou a que o projeto do micro estivesse praticamente concluído quando da chegada do material necessário à realização do protótipo.

Dois microcomputadores compunham a linha da Intel à época da escolha, o MCS-4 e o MCS-8. Duas razões principais foram levadas em conta para que se optasse pelo MCS-4:

- As operações de entrada e saída exigem pouca lógica externa adicional, tendo em vista que grande parte dos circuitos necessários é implementada internamente aos módulos básicos.
- A simplicidade do mecanismo de partida da CPU facilita sobremaneira o carregamento da Memória Interna a partir da Memória Externa em fita cassette como será visto mais tarde.

2.2.1 Módulos usados na configuração padrão

O MCS-4 é um microprocessador programável de uso geral que se utiliza de apenas quatro tipos de circuitos integrados. Na figura 2 são vistas as interligações entre estes módulos que são: uma CPU (unidade processadora central, encarregada das funções aritméticas e de controle), uma RAM (memória de leitura e escrita de acesso randômico, utilizada como memória de rascunho), um SR (registro de deslocamento, utilizado para expansão de linhas de entrada e saída) e uma ROM (memória de leitura, que contém o programa a ser processado).

Destes módulos, os três primeiros são blocos padronizados e de baixo custo, produzidos em grande volume, porém suficientemente flexíveis para serem usados numa grande variedade de aplicações. Apenas o último é fabricado sob determinação do usuário que também especifica o seu conteúdo.

Vejamos com mais detalhes cada um destes módulos:

CPU (C4004)

É capaz de reconhecer, decodificar e comandar a execução de um repertório fixo de 45

Figura 2 Módulos da configuração do MCS-4

instruções (aritméticas, de controle e de entrada/saída).

Contém um somador paralelo de 4 bits, um registro de índice (16 x 4 bits), uma pilha de endereços (4 x 12 bits), um incrementador de endereço, um registro de instruções de 8 bits, um decodificador e uma lógica de controle.

RAM (P4002)

Perfaz duas funções: a de memória de leitura-escrita propriamente dita, armazenando 320 bits, em 4 registros de 20 caracteres de 4 bits cada um, e a de comunicação com periféricos, apresentando 4 linhas que permitem operações de saída de dados e cujo conjunto passaremos a chamar uma RAM Outport. Na figura 3 é mostrado o arranjo interno dos 320 bits da P4002.

SR (P4003)

É um registro estático de deslocamento de 10 bits, com entrada série e saída paralelo/série, e que permite expandir-se indefinidamente o número de linhas de comunicação com os dispositivos periféricos.

ROM (P4001)

Memória de leitura de máscara programável, organizada internamente como uma matriz de 256 palavras de 8 bits, onde é armazenado o programa do usuário. Além disto possui uma barra de 4 linhas para as operações de entrada ou saída de dados, que será denominada ROM Inport ou Outport.

2.2.2 Aspectos básicos do funcionamento

Na figura 4 é vista uma possível configuração do MCS-4 utilizando os módulos descritos em 2.2.1

Figura 3 Arranjo interna da RAM P4002

O funcionamento do MCS-4 é regido por um relógio de 2 fases que deve estar compreendido entre os limites de 500 e 750 kHz.

Cada ciclo de instrução é composto de 8 períodos deste relógio, de tal modo que no caso mais favorável, sua duração será de 10,66 us. Isto permite, por exemplo, que dois números de 8 dígitos sejam somados em cerca de 850 us.

A figura 5 esquematiza um ciclo de instrução. Nos três primeiros períodos (A_1 , A_2 e A_3) a CPU envia às ROMs, de 4 em 4, os 12 bits de endereço da próxima instrução a ser executada. Este endereço seleciona 1 entre 16 pastilhas de ROM (A_3) e 1 entre 256 instruções contidas nesta pastilha (A_1 e A_2).

Nos dois períodos seguintes (M_1 e M_2) a CPU recebe em dois grupos de 4, os 8 bits da instrução e nos 3 períodos finais (X_1 , X_2 e X_3) a executa.

A capacidade de memória é normalmente limitada em 4 K instruções de 8 bits (16 pastilhas de ROM P4001) e 1280 caracteres de 4 bits de rascunho (16 pastilhas de RAM-P4002). Estes números, entretanto, podem ser expandidos através de uma seleção de bancos.

Quanto à capacidade de linhas de entrada e saída, o limite natural é de 128 linhas, expansíveis através os SR P4003, como foi visto.

Outras características importantes do MCS-4 são, por exemplo, os 16 registros de uso geral existentes na CPU (registros de ín-

Figura 4 Configuração típica do MCS-4

Figura 5 Ciclo básico de instrução de MCS-4

dice), a possibilidade de operações em a -
ritmética decimal ou binária e o encadea-
mento de subrotinas até 3 níveis.

2.2.3 Repertório de instruções

O repertório de 45 instruções pode ser visto no Apêndice B. Note-se que algumas instruções são duplas, sendo armazenadas em duas posições consecutivas de ROM e necessitando dois ciclos para terem sua execução concluída.

Dentre estas instruções, as de maior interesse para a compreensão das rotinas de controle são as do grupo "I/O and RAM instructions" que passaremos a descrever com mais detalhes. As instruções deste grupo permitem:

- operações aritméticas entre o acumulador e um caracter qualquer da Memória Principal de uma RAM P4002 (ADM e SBM),
- operações de transferência de dados entre o acumulador e um caracter qualquer de uma RAM P4002 (WRM, WRØ, WR1, WR2, WR3, RDM, RDØ, RD1, RD2 e RD3) e
- operações de transferência de dados entre o acumulador e uma porta de entrada ou saída de uma ROM (WRR ou RDR) ou uma porta de saída de uma RAM (WMP).

Todas estas instruções executam operações entre o acumulador e um caracter de RAM ou uma porta de entrada ou saída previamente selecionada.

Esta seleção prévia é feita através das instruções SRC e DCL: a instrução SRC ("Send Register Control"), cujo código é 0010 RRRL, faz, com que o conteúdo do par de

registros RRR (8 bits) seja enviado às RAMs e às ROMs nos tempos X_2 e X_3 do ciclo de instrução. Estes bits são interpretados como na tabela 2; no caso das RAMs é necessário ainda determinar em qual dos 4 bancos de 4 pastilhas está o caracter a ser operado. Isto é conseguido com a instrução DCL ("Designate Command Line") e segundo a tabela 3.

2.3 Modificações introduzidas pelo fabricante na configuração original

Durante a fase de desenvolvimento de um equipamento qualquer que utilize o MCS-4 seria desejável que houvesse meios de se fazer testes de avaliação de protótipo e dos programas desenvolvidos.

Sendo, na configuração original, armazenados os programas em ROMs de máscara programável, um tal ciclo de testes demoraria, para um usuário americano, de 4 a 6 semanas, o que o tornaria impraticável.

Uma solução para se contornar o problema seria a utilização de ROMs apagáveis e reprogramáveis eletricamente (C1702A) ou de RAMs (P1101A ou P2102) para o armazenamento dos programas.

Em princípio, entretanto, a simples troca das P4001 por qualquer destas memórias não pode ser feita, pois aquelas têm características totalmente diversas, quais sejam:

- as P4001 não são somente uma ROM, mas contêm também 4 bits de entrada ou saída em cada pastilha,
- nas P4001 a entrada do endereço e a saída da instrução é multiplexada no tempo e feita através de uma única barra de 4 linhas.

Para vencer esta dificuldade duas novas pastilhas, P4008 e P4009, denominados "Standard Memory and I/O

	X_2				X_3			
Bits	D_3	D_2	D_1	D_0	D_3	D_2	D_1	D_0
RAM P4002	Nº da pastilha		Nº do registro		Nº do caracter da memória principal			
ROM P4001	Nº da pastilha							

Tabela 2 Decodificação da instrução SRC

Conteúdo do Acumulador	Banco de 4 pastilhas de P4002 selecionado
X 0 0 0	0 (CM-RAM 0)
X 0 0 1	1 (CM-RAM 1)
X 0 1 0	2 (CM-RAM 2)
X 1 0 0	3 (CM-RAM 3)

Tabela 3 Decodificação da instrução DCL

Interface Set", foram lançados pela Intel. Como seu próprio nome indica, agem como uma interface entre a CPU C4004 e os dispositivos de memória e portas de acesso utilizados, possibilitando assim a construção de protótipos de avaliação que não utilizem ROMs de máscara programável P 4001.

Com isto, o tempo necessário para a realização do ciclo de testes referido anteriormente cai para cerca de uma hora.

Note-se também que as condições de contorno de uma aplicação particular poderão aconselhar (e este é o nosso caso, como será visto mais adiante), o uso do conjunto P4008/P4009 não apenas nos testes de avaliação em fase de protótipo, mas também na configuração definitiva do equipamento.

2.4 Configuração adotada para o processador

Na figura 6 é apresentado um esquema simplificado do processador. Ele será formado pela unidade processadora central de 4 bits (C4004), pelo conjunto de interface para memória-padrão e entrada e saída (P4008 e P4009), por uma memória interna de programa (1 K instruções de 8 bits), uma memória de ras-cunho (16 pastilhas da RAM P4002) e mais um conjunto de portas de entrada e saída.

As interligações entre cada um destes blocos serão feitas de acordo com os padrões ditados pela Intel e seu funcionamento será descrito a seguir. Uma única e importante modificação será introduzida no circuito da figura 6 e visa permitir o carregamento direto da memória interna de programa a partir de uma memória externa em fita cassette, tendo em vista que o programa de navegação terá uma extensão da ordem de 16 K instruções.

As razões que tornaram aconselhável o uso de uma memória externa em fita cassette e a descrição deta-

Figura 16 Esquema simplificado do processador (cont.)

lhada dos circuitos de carregamento serão vistas no capítulo seguinte.

Por ora, e apenas para efeito de uma melhor compreensão do funcionamento do processador, suponhamos que a memória de programa conste apenas da memória interna de 1 K instruções.

As formas de onda e o "driver" do relógio são vistos na figura 7. Conforme foi visto no tópico 2.2.2, durante os tempos A_1 , A_2 e A_3 de um ciclo de instrução a CPU envia pela barra de 4 linhas os endereços da próxima instrução a ser executada. Na configuração modificada, a P4008 memoriza este endereço, apresentando nas saídas A_0 a A_7 os 8 bits recebidos nos tempos A_1 e A_2 , que determinam o endereço dentro de uma página (*) de programa, e nas saídas C_0 a C_3 os 4 bits recebidos no tempo A_3 , que indicam a página da próxima instrução.

No nosso caso, a memória constará de 4 páginas, sendo por conseguinte usadas apenas as saídas A_0 a A_7 e mais C_0 e C_1 .

A P4009, que age basicamente como um dispositivo de transferência de instruções e de entrada e saída, transfere então os 8 bits da instrução (provenientes da memória de programa) à CPU nos tempos M_1 e M_2 , em grupos de 4 bits, de acordo com o esquema original de "timing".

Deste modo, no que concerne à CPU, tudo se passa conforme a configuração original e ela executa a instrução recebida nos tempos X_1 , X_2 e X_3 .

(*) Define-se página como sendo um conjunto de 256 instruções de 8 bits, originalmente contidas numa pastilha de ROM P4001.

Figura 7 Forma de onda e "driver"
do relógio ϕ_1 e ϕ_2

Quando a CPU executa uma instrução SRC, a P4008 transfere os 4 bits recebidos durante X_2 às linhas de seleção de pastilha C_0 a C_3 . A porta de entrada ou saída apropriada é então selecionada. As saídas $\overline{IN}$ e $\overline{OUT}$ da P4009 dão o "strobe" necessário à operação de entrada ou saída em curso.

O tamanho da memória interna de programa foi definido após estudos preliminares como sendo de 1K instruções de 8 bits (*), implementados com 8 pastilhas da RAM estática P2102.

Quanto à memória de rascunho, ela será configurada com 16 pastilhas de RAM P4002. Nela estarão armazenados permanentemente os resultados da navegação estimada e os valores inicializados pelo operador.

Durante a passagem de um satélite, ela armazenará os parâmetros orbitais e as medidas Doppler que serão utilizadas durante o processamento do algoritmo de navegação, fase esta em que ela estará armazenando nos seus 64 registros de 80 bits as variáveis intermediárias do algoritmo.

Quanto às portas de acesso, além das 16 portas de saída disponíveis nas 16 RAMs P4002 (chamadas RAM Outports), serão implementadas 4 portas de saída com 4 Quad-Latches MC4037P e 8 portas de entrada com 4 Multiplexers 8 em 1 MC74151P, totalizando portanto 20 portas de saída e 8 portas de entrada de 4 bits cada uma. As portas implementadas com os Latches e Multiplexers serão denominadas ROM Ports (por analogia com a configuração original da Intel) com a finalidade de facilitar o uso do repertório

(*) Este dimensionamento poderá ser reformulado à vista de futuras exigências do programa de navegação, ora sendo desenvolvido pela equipe da Divisão de Computação do Centro de Processamento de Dados da Universidade Federal do Rio Grande do Sul.

de instruções por parte dos programadores.

O número de portas atende, com larga folga, às exigências dos periféricos existentes. A razão desta folga prende-se à possibilidade de futuras expansões do sistema de navegação ora em desenvolvimento, algumas das quais serão mencionadas no capítulo 4.

CAPÍTULO 3

DESCRIÇÃO DOS PERIFÉRICOS

3.1 Apresentação do problema. Solução adotada

Para que se tenha uma melhor compreensão dos periféricos, o equipamento será descrito neste tópico sob o ponto de vista do operador. Ele foi idealizado de modo a proporcionar apenas as opções julgadas importantes para um desempenho satisfatório do sistema, resultando numa operação grandemente simplificada em relação aos equipamentos existentes.

Para que se tenha uma idéia da sofisticação destes equipamentos podemos dizer que entre as muitas opções facultadas ao usuário incluem-se, por exemplo, a previsão das próximas passagens de qualquer dos satélites da constelação, a recomputação de cálculos anteriormente efetuados, etc., sendo a entrada de dados e a saída de resultados feita através de uma teleimpressora e permitindo, deste modo, uma eficiente interação entre operador e equipamento.

Sistemas ainda mais sofisticados fornecem continuamente ao minicomputador utilizado informações sobre a velocidade e o rumo do navio, medidos através de sensores apropriados.

No nosso caso, todo o acesso do operador será feito através o painel ilustrado na figura 8. Após ativar o sistema ele deverá fornecer informações tais como posição estimada, tempo, velocidade e rumo do navio e altura da antena sobre o geóide de referência. Tais informações serão introduzidas através a "thumbwheel switch" de 7 dígitos vista no painel, pelo acionamento da chave denominada "Inicialização". A partir daí, a posição do navio e o tempo serão atualizados por cálculo a cada dois minutos, com ba-

Figura 8 Esquema do painel

se naquelas informações, processando-se deste modo a chamada navegação estimada. Imediatamente após a passagem do primeiro satélite será calculada a posição correta do navegador através o processamento do algoritmo de navegação. Esta posição será preservada na memória e utilizada pelo computador para corrigir o resultado da navegação estimada.

Deste modo, o sistema configurado fornecerá permanentemente ao navegador a posição atualizada do navio (latitude e longitude) e o tempo (hora média de Greenwich) através o conjunto de indicadores numéricos formado por 16 dígitos de 7 segmentos a semicondutor e mais 4 diodos eletroluminescentes.

Note-se que, a fim de que o resultado da navegação estimada não seja progressivamente degradado, as informações sobre o curso do navio e altura da antena devem ser reintroduzidas sempre que alguma modificação ocorrer.

Como única opção, o operador poderá comandar a apresentação da posição calculada após a passagem do último satélite. Isto será conseguido através a chave "Última Posição".

Os indicadores de 7 segmentos poderão ter o seu funcionamento verificado pela chave "Teste".

Três diodos eletroluminescentes fornecerão ao operador informações sobre o sincronismo de portadora, bit e mensagem do receptor, cujos detalhes não são pertinentes a este trabalho.

A chave "Rejeição Manual" força o receptor a abandonar um sinal de satélite ao qual esteja sintonizado.

A chave "Opera/Espera" permite alimentar ou todo o sistema ou apenas o oscilador de referência.

A chave "Rebobina/Normal" permite comandar o cas-

sette por ocasião da ativação do equipamento e seu funcionamento será descrito na seção 3.4.5.

3.2 Considerações sobre a flexibilidade do sistema

Desde 1968, quando começaram a ser produzidos os primeiros receptores, os fabricantes vêm continuamente aperfeiçoando os programas fornecidos aos usuários. Isto se justifica porque embora teoricamente a máxima precisão que se pode obter com o sistema seja limitada apenas pelo erro na determinação da posição do satélite, do movimento do navio e da altura da antena, na prática ela fica também limitada pela sofisticação do programa que perfaz o cálculo.²⁶

É desejável, portanto, que o sistema permita uma grande flexibilidade no que diz respeito a futuras melhorias no programa de navegação.

Assim sendo, a configuração básica proposta pela Intel, isto é, a utilização de ROMs de máscara programável para o armazenamento do programa, tornou-se inviável.

A alternativa natural seria a adoção de ROMs apagáveis e eletricamente reprogramáveis. Por outro lado, entretanto, a dimensão do programa de navegação, cerca de 16K instruções de 8 bits elevaria o custo da memória de programa a um nível aproximado de 3.000 dólares, o que o tornaria incompatível com o critério prioritário do projeto.

A solução adotada foi então a seguinte: o programa será armazenado numa memória periférica de grande capacidade em fita cassette, a qual chamaremos Memória Externa de Programa. Em contrapartida teremos também uma RAM de 1K posições de 8 bits, denominada Memória Interna do Programa, no qual será descarregado e processado o programa de navegação, previamente seccionado em blocos de 1K instruções. Esta configuração, cujo custo é da ordem de 700 dólares,

permite ao fabricante introduzir aperfeiçoamentos no programa de navegação, sem que isto o obrigue a alterar o equipamento.

3.3 Funções do programa de navegação

O programa de navegação, cujo fluxograma é visto na figura 9 deverá ser capaz de cumprir as seguintes funções:

- durante a passagem de um satélite
 - . adquirir os dados transmitidos pelo satélite,
 - . efetuar a detecção e a correção de erros na mensagem através de uma votação majoritária de dados redundantes,
 - . adquirir as contagens Doppler medidas pelo receptor,
 - . perfazer os cálculos de navegação estimada e atualizar o relógio, a cada marca de tempo vinda do receptor,
 - . dar saída no painel, ou dos resultados da navegação estimada ou da posição calculada pela passagem do último satélite, conforme opção do operador,
 - . detetar injeções (*) de mensagem na memória do satélite e
 - . detetar o final da passagem do satélite;
- imediatamente após a passagem
 - . processar o algoritmo de navegação a partir dos dados adquiridos durante a passagem e dos dados inicializados pelo operador,
 - . perfazer os cálculos de navegação estimada e atualizar o relógio, a cada marca de tempo do receptor e
 - . dar saída dos resultados no painel;
- entre duas passagens
 - . perfazer os cálculos de navegação estimada e

(*) O mecanismo das injeções de dados na memória do satélite é descrito no Apêndice A.

Figura 9 Fluxograma do programa de navegação (continua)

Figura 9 Fluxograma do programa de navegação (cont.)

atualizar o relógio, a cada marca de tempo do receptor,

- . dar saída no painel, ou dos resultados da navegação estimada ou da posição calculada quando da passagem do último satélite,
- . adquirir os dados provenientes do operador quando por este solicitado,
- . preparar o sistema para a próxima passagem e
- . monitorar o início desta próxima passagem.

O desenvolvimento dos fluxogramas aqui apresentados objetivando a obtenção do programa de navegação em linguagem de máquina está sendo feito pela Divisão de Computação do Centro de Processamento de Dados da Universidade Federal do Rio Grande do Sul.

Os primeiros trabalhos de apoio de "software"²⁷ foram executados no próprio Instituto de Pesquisas da Marinha no decorrer do ano de 1973 e constaram da construção de um Montador e um Simulador e cuja realização foi assunto de outra tese de mestrado.²⁸

3.4 Periféricos: operação e circuitos

3.4.1 Introdução de dados pelo operador

Esta operação será feita, como foi visto, por intermédio de uma "thumbwheel switch" e de uma chave iluminada de contacto momentâneo do tipo SPST. Na figura 10 vê-se o circuito correspondente.

Ao ser acionada a chave os flip-flops 1 e 2 são armados fazendo, primeiro, com que uma lâmpada seja acesa e, segundo, com que um bit de uma porta de entrada vá a 1, possibilitando o reconhecimento, pelo computador, do pedido de inicialização do operador através o teste "Inicialização" mostrado na figura 9. O "driver" da lâmpada está esquematizado na figura 11.

Figura 10 Introdução de dados pelo operador :
circuitos (cont.)

Figura 11 Esquema dos "drivers" do painel

Uma vez identificado o pedido, o computador lê o dado existente na "thumbwheel switch" segundo o fluxograma da figura 12, disparando em seguida um circuito sequencial síncrono, cujo relógio é fornecido pelo receptor, o qual provoca o apagamento da lâmpada cerca de 1,5s após, indicando deste modo ao usuário que o seu pedido foi atendido.

O dado introduzido é lido dígito a dígito pelo computador, que comanda os circuitos, selecionando através de uma porta de saída o dígito a ser lido.

Na figura 13 vê-se o significado de cada dígito com relação a cada uma das grandezas inicializadas. Note-se que o dígito 0 define não só a grandeza inicializada como também, no caso da latitude e da longitude, o hemisfério em que se localiza o navio.

O armazenamento dos dados inicializados será feito na RAM de rascunho segundo o esquema da figura 14.

3.4.2 Saída pelo painel

O periférico de saída através do qual o usuário obterá a posição do navio e o tempo será, como foi declarado anteriormente, um conjunto formado por 16 indicadores de 7 segmentos a semicondutor e mais 4 diodos eletroluminescentes. Na figura 15 vê-se o circuito correspondente.

A latitude e a longitude serão fornecidas até a resolução de décimo de minuto, enquanto que o tempo será dado com aproximação de 2 minutos, indicando os minutos pares de Tempo Universal. Um dígito adicio-

Figura 12 Introdução de dados pelo operador : fluxograma

Figura 12 Introdução de dados pelo operador : fluxograma (cont.)

Figura 12 Introdução de dados pelo operador : fluxograma (cont.)

Figura 12 Introdução de dados pelo operador : fluxograma

DÍGITO DA "THUMBWHEEL SWITCH"						SIGNIFICADO	
6	5	4	3	2	1	0	
	DEZENAS DE GRAUS	GRAUS	DEZENAS DE MINUTOS	MINUTOS	DECIMOS DE MINUTO	⁰ LATITUDE NORTE	
	DEZENAS DE GRAUS	GRAUS	DEZENAS DE MINUTOS	MINUTOS	DECIMOS DE MINUTO	¹ LATITUDE SUL	
CENTENAS DE GRAUS	DEZENAS DE GRAUS	GRAUS	DEZENAS DE MINUTOS	MINUTOS	DECIMOS DE MINUTO	² LONGITUDE LESTE	
CENTENAS DE GRAUS	DEZENAS DE GRAUS	GRAUS	DEZENAS DE MINUTOS	MINUTOS	DECIMOS DE MINUTO	³ LONGITUDE OESTE	
	DEZENAS DE HORAS	HORAS	DEZENAS DE MINUTOS	MINUTOS		⁴ TEMPO	
CENTENAS DE GRAUS	DEZENAS DE GRAUS	GRAUS				⁵ RUMO	
			DEZENAS DE NÓS	NÓS	DECIMOS DE NÓS	⁶ VELOCIDADE	
CENTENAS DE METROS	DEZENAS DE METROS	METROS				⁷ ALTURA	

Figura 13 Interpretação dos dígitos da "thumbwheel switch"

BANCO 1, PASTILHA 3

BIT	0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0																N
1																S
2																E
3																W
LATITUDE				LONGITUDE				TEMPO								
MINUTO		GRAU		MINUTO		GRAU		MIN.		HORA						
DECIMO	UNIDADE	DERENA	UNIDADE	DERENA	DECIMO	UNIDADE	DERENA	UNIDADE	DERENA	CENTENA	UNIDADE	DERENA	UNIDADE	DERENA		

REGISTRO 0 - VALORES INICIALIZADOS E ATUALIZADOS
PELA NAVEGAÇÃO ESTIMADA

																N
																S
																E
																W
LATITUDE				LONGITUDE				TEMPO				FQ				
MINUTO		GRAU		MINUTO		GRAU		MIN.		HORA		-				
DECIMO	UNIDADE	DERENA	UNIDADE	DERENA	DECIMO	UNIDADE	DERENA	UNIDADE	DERENA	CENTENA	UNIDADE	DERENA	UNIDADE	DERENA	1	

REGISTRO 1 - VALORES CALCULADOS APÓS A ÚLTIMA
PASSAGEM DE UM SATÉLITE

																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																					</
--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	----

REGISTRO 2 - VALORES INICIALIZADOS

OBS. ☒ BIT NÃO UTILIZADO

Figura 14 Organização da pastilha 3 do banco 1
da Memória de Rascunho

nal, chamada FQ, será um fator de qualidade que permitirá ao usuário ter, de um modo objetivo, uma indicação sobre a confiabilidade dos cálculos referentes à última passagem.

Além disto, as definições norte ou sul para a latitude e leste ou oeste para a longitude serão indicadas através 4 diodos eletroluminescentes.

Como foi visto, teremos no painel, permanentemente, a posição do navio e o tempo, podendo o navegador solicitar a qualquer momento, exceto durante o processamento do algoritmo de navegação, a apresentação da posição calculada quando da passagem do último satélite. Esta solicitação é feita pelo acionamento da chave "Última Posição", de contacto alternado e do tipo SPST, que faz com que uma lâmpada seja acesa e com que um bit de uma porta de entrada vá a 1. O teste "Display Última Posição" visto na figura 8 testa este bit, ramificando o programa para uma das duas subrotinas "Estima no Painel" ou "Última Posição no Painel", cujos fluxogramas são vistos nas figuras 16 e 17.

Os valores estimados e calculados são organizados na RAM de rascunho segundo esquema da figura 14.

Os circuitos deste periférico constam de 16 MC 4035P, Quad-Latch Open Collector), com saídas em "wired-AND", bit a bit, em grupos de 8 e multiplexados por um registro de deslocamento de 16 bits, o qual apresenta alternadamente a um decodificador decimal para 7 segmentos os 16 dígitos do

Figura 16 Fluxograma da subrotina
"Estima no Painel"

Figura 17 Fluxograma da subrotina
"Ultima Posição no Painel"

painel. Simultaneamente, as saídas dos registros de deslocamento são invertidas por um "driver", detalhado na figura 11, e vão ao segmento comum dos 16 dígitos.

A multiplexação acima descrita é feita com uma frequência de aproximadamente 3,2 kHz, fornecida pelo receptor. O registro de deslocamento dispõe ainda de uma lógica de realimentação que força o registro a uma correção automática ao final de 15 pulsos de relógio no máximo.

Uma vez chamada uma das rotinas "Estima no painel" ou "Última Posição no Painel", o computador:

- . coloca os dados, dígito a dígito, numa porta de saída,
- . seleciona, por outra porta de saída, em qual "latch" será armazenado aquele dígito,
- . comanda o "strobe" do "latch" selecionado através um bit de uma terceira porta de saída e
- . coloca numa quarta porta de saída os sinais que definem N ou S e E ou W e que acenderão os diodos eletroluminescentes correspondentes, através os "drivers" mostrados na figura 11.

Uma chave de contacto momentâneo do tipo SPST é utilizada para o teste dos indicadores de 7 segmentos.

3.4.3 Medição e armazenamento das contagens Doppler

Entende-se por contagem Doppler o valor numérico da integral da frequência f entre duas marcas consecutivas de minuto par de

Tempo Universal, sendo $f = f_D + 20 \text{ kHz}$, onde f_D é o desvio Doppler, o qual varia de $+ 10 \text{ kHz}$ no início de uma passagem até $- 10 \text{ kHz}$ no fim da passagem.

O valor máximo desta integral será portanto de $30 \text{ kHz} \times 120 \text{ segundos} = 3,6 \times 10^6$ contagens. Ao longo da passagem de um satélite, deverão ser efetuadas as medidas das contagens Doppler e transferidas ao computador.

Estas medidas serão realizadas pelo contador Doppler visto na figura 18 e que é formado por uma cadeia de 6 contadores binários MC7493P. Associada a ele existe uma Memória Temporária formada por 9 Quad-Latches MC4035P. Esta memória, que armazena as contagens Doppler (e também os parâmetros do satélite, como será visto em 3.4.4) até que elas sejam lidas pelo computador, é mostrada também na figura 18.

O circuito sequencial formado por 3 flip-flops JK comanda, nesta ordem, os eventos de travamento do relógio, do contador Doppler, do "strobe" da memória temporária, do "reset" do contador Doppler e do "set" do flip-flop que indica "Doppler Disponível".

Na figura 9, onde é mostrado o trecho do programa de navegação executado durante a passagem do satélite, aparece o bloco "Recupera Doppler K", cujo detalhamento é visto na figura 19. Nesta rotina, K indica o número de ordem do intervalo de 2 minutos considerado, e varia de 0 a 7, tendo em vista que o número máximo de intervalos

Figura 18 Contador Doppler e Memória Temporária

Figura 19 Fluxograma da rotina "Recupera Doppler K"

admitidos é 8.

Ao entrar na rotina "Recupera Doppler K", o programa testa a variável "Doppler Disponível", isto é, testa o bit da porta de entrada ligada ao flip-flop do mesmo nome.

Se a contagem estiver já disponível o programa testa a validade da contagem através um bit de uma porta de entrada (*). Se não for válida, o computador zera o flip-flop de "Doppler Disponível" através um bit de uma porta de saída abandonando em seguida a rotina. Se o for, o programa valida a contagem e armazena o valor existente na memória temporária, zera o flip-flop de "Doppler Disponível" e volta ao programa principal. Este armazenamento é feito dígito a dígito, através uma porta de entrada. A seleção do dígito é feita através uma porta de saída.

O local de armazenamento é, como citado na seção 2.4 a Memória de Rascunho e, mais precisamente, na pastilha número 3 do banco número 0 desta memória. A figura 20 esquematiza o arranjo das contagens Doppler nesta pastilha. Note-se que os bits 0 e 1 de caracter número 3 da Memória de Status de cada um dos 4 registros desta pastilha indicam se as contagens armazenadas na sua Memória Principal são válidas.

(*) Uma contagem é considerada válida se o receptor esteve sintonizado com o satélite durante todo o intervalo de 2 minutos em que ela foi obtida.

A tabela 4 mostra o significado das notações PRINC (variável 1, variável 2, variável 3) e STAT (variável 1, variável 2, variável 3).

3.4.4 Recuperação da Mensagem

Conforme foi visto em 1.2 apenas as palavras contidas na sexta coluna das linhas 0 a 24 são relevantes para fins de navegação. O conteúdo das 8 primeiras constitui o grupo dos chamados parâmetros efêmeros e são atualizados a cada 2 minutos. O conjunto das 17 últimas forma o grupo dos parâmetros fixos e permanecem inalterados durante o período de 12 horas existente entre injeções na memória do satélite.

De acordo com o exposto em 3.3 a detecção e correção de erros na mensagem é feita através uma votação majoritária de dados redundantes.

Na figura 21, é esquematizado o arranjo dos parâmetros efêmeros e fixos recebidos durante uma passagem de duração máxima, isto é, oito períodos de 2 minutos. Cada linha corresponde a um período e cada coluna a um diferente parâmetro a ser votado.

Dentre os 15 parâmetros efêmeros resultantes, apenas os 13 primeiros são utilizados no algoritmo de navegação e devem ser armazenados na memória de rascunho. Quanto aos 17 parâmetros fixos apenas os 11 assinalados na figura são utilizados nos cálculos.

Estes 13 parâmetros efêmeros e 11 parâmetros fixos serão armazenados nas pastilhas 0, 1 e 2 do banco 0 da memória de rascunho, segundo o esquema da figura 22.

Tabela 4 Interpretação das notações PRINC (var.1, var.2, var.3) e STAT (var.1, var.2, var.3)

Figura 20 Arranjo de um par de contagens Doppler na Memória de Rascunho

Figura 21 Arranjo dos parâmetros recebidos para a votação majoritária

Os bancos 1, 2 e 3 serão utilizados durante o recebimento da mensagem para armazenar os parâmetros discordantes ao ser efetuada a votação majoritária.

Note-se que os parâmetros efêmeros terão todos os seus 36 bits armazenados, enquanto que os parâmetros fixos serão constituídos de apenas 32 bits, já que o 9º dígito é sempre zero nestes parâmetros. O arranjo dos parâmetros será feito dois a dois em cada registro de RAM, como pode ser visto na figura 23.

A memória temporária de 36 bits já referida em 3.4.3 será utilizada também na recuperação da mensagem. Sinais de tempo vindos do receptor dão o "strobe", dígito a dígito, nos 9 "latches" e, ao final, armam o flip-flop de "Parâmetro Disponível" cuja saída está ligada a uma porta de entrada do computador. Este, ao identificar a disponibilidade do parâmetro, verifica se ele é um dos 8 efêmeros ou 11 fixos utilizados no algoritmo de navegação e, em caso afirmativo, desvia a execução do programa para a rotina "Recupera Parâmetro e Votação Majoritária", vista na figura 24.

Ao entrar na rotina, o programa identifica-se o parâmetro é efêmero ou fixo, incrementando o contador correspondente, P ou L, que determinará mais tarde o "meio-registro" que armazenará o parâmetro. Se o parâmetro não for válido ou já tiver sido votado, há o retorno ao programa principal. Caso contrário efetua-se a votação majoritária segundo o critério de que dois valores iguais recebidos para um mesmo parâmetro são suficientes para assegurar a ine-

PASTILHA 0	PASTILHA 1	PASTILHA 2	PASTILHA 3
REGISTRO 0	EFEM. 8	EFEM. 9	EFEM. 0
REGISTRO 1	EFEM. 10	EFEM. 11	EFEM. 1
REGISTRO 2	EFEM. 12	FIXO 0	EFEM. 2
REGISTRO 3	EFEM. 6	EFEM. 7	EFEM. 3
			EFEM. 4
			EFEM. 5
			EFEM. 6
			EFEM. 7
			EFEM. 8
			EFEM. 9
			EFEM. 10
			EFEM. 11
			EFEM. 12
			EFEM. 13
			EFEM. 14
			EFEM. 15
			EFEM. 16
			EFEM. 17
			EFEM. 18
			EFEM. 19
			EFEM. 20
			EFEM. 21
			EFEM. 22
			EFEM. 23
			EFEM. 24
			EFEM. 25
			EFEM. 26
			EFEM. 27
			EFEM. 28
			EFEM. 29
			EFEM. 30
			EFEM. 31
			EFEM. 32
			EFEM. 33
			EFEM. 34
			EFEM. 35
			EFEM. 36
			EFEM. 37
			EFEM. 38
			EFEM. 39
			EFEM. 40
			EFEM. 41
			EFEM. 42
			EFEM. 43
			EFEM. 44
			EFEM. 45
			EFEM. 46
			EFEM. 47
			EFEM. 48
			EFEM. 49
			EFEM. 50
			EFEM. 51
			EFEM. 52
			EFEM. 53
			EFEM. 54
			EFEM. 55
			EFEM. 56
			EFEM. 57
			EFEM. 58
			EFEM. 59
			EFEM. 60
			EFEM. 61
			EFEM. 62
			EFEM. 63
			EFEM. 64
			EFEM. 65
			EFEM. 66
			EFEM. 67
			EFEM. 68
			EFEM. 69
			EFEM. 70
			EFEM. 71
			EFEM. 72
			EFEM. 73
			EFEM. 74
			EFEM. 75
			EFEM. 76
			EFEM. 77
			EFEM. 78
			EFEM. 79
			EFEM. 80
			EFEM. 81
			EFEM. 82
			EFEM. 83
			EFEM. 84
			EFEM. 85
			EFEM. 86
			EFEM. 87
			EFEM. 88
			EFEM. 89
			EFEM. 90
			EFEM. 91
			EFEM. 92
			EFEM. 93
			EFEM. 94
			EFEM. 95
			EFEM. 96
			EFEM. 97
			EFEM. 98
			EFEM. 99
			EFEM. 100
			EFEM. 101
			EFEM. 102
			EFEM. 103
			EFEM. 104
			EFEM. 105
			EFEM. 106
			EFEM. 107
			EFEM. 108
			EFEM. 109
			EFEM. 110
			EFEM. 111
			EFEM. 112
			EFEM. 113
			EFEM. 114
			EFEM. 115
			EFEM. 116
			EFEM. 117
			EFEM. 118
			EFEM. 119
			EFEM. 120
			EFEM. 121
			EFEM. 122
			EFEM. 123
			EFEM. 124
			EFEM. 125
			EFEM. 126
			EFEM. 127
			EFEM. 128
			EFEM. 129
			EFEM. 130
			EFEM. 131
			EFEM. 132
			EFEM. 133
			EFEM. 134
			EFEM. 135
			EFEM. 136
			EFEM. 137
			EFEM. 138
			EFEM. 139
			EFEM. 140
			EFEM. 141
			EFEM. 142
			EFEM. 143
			EFEM. 144
			EFEM. 145
			EFEM. 146
			EFEM. 147
			EFEM. 148
			EFEM. 149
			EFEM. 150
			EFEM. 151
			EFEM. 152
			EFEM. 153
			EFEM. 154
			EFEM. 155
			EFEM. 156
			EFEM. 157
			EFEM. 158
			EFEM. 159
			EFEM. 160
			EFEM. 161
			EFEM. 162
			EFEM. 163
			EFEM. 164
			EFEM. 165
			EFEM. 166
			EFEM. 167
			EFEM. 168
			EFEM. 169
			EFEM. 170
			EFEM. 171
			EFEM. 172
			EFEM. 173
			EFEM. 174
			EFEM. 175
			EFEM. 176
			EFEM. 177
			EFEM. 178
			EFEM. 179
			EFEM. 180
			EFEM. 181
			EFEM. 182
			EFEM. 183
			EFEM. 184
			EFEM. 185
			EFEM. 186
			EFEM. 187
			EFEM. 188
			EFEM. 189
			EFEM. 190
			EFEM. 191
			EFEM. 192
			EFEM. 193
			EFEM. 194
			EFEM. 195
			EFEM. 196
			EFEM. 197
			EFEM. 198
			EFEM. 199
			EFEM. 200
			EFEM. 201
			EFEM. 202
			EFEM. 203
			EFEM. 204
			EFEM. 205
			EFEM. 206
			EFEM. 207
			EFEM. 208
			EFEM. 209
			EFEM. 210
			EFEM. 211
			EFEM. 212
			EFEM. 213
			EFEM. 214
			EFEM. 215
			EFEM. 216
			EFEM. 217
			EFEM. 218
			EFEM. 219
			EFEM. 220
			EFEM. 221
			EFEM. 222
			EFEM. 223
			EFEM. 224
			EFEM. 225
			EFEM. 226
			EFEM. 227
			EFEM. 228
			EFEM. 229
			EFEM. 230
			EFEM. 231
			EFEM. 232
			EFEM. 233
			EFEM. 234
			EFEM. 235
			EFEM. 236
			EFEM. 237
			EFEM. 238
			EFEM. 239
			EFEM. 240
			EFEM. 241
			EFEM. 242
			EFEM. 243
			EFEM. 244
			EFEM. 245
			EFEM. 246
			EFEM. 247
			EFEM. 248
			EFEM. 249
			EFEM. 250
			EFEM. 251
			EFEM. 252
			EFEM. 253
			EFEM. 254
			EFEM. 255
			EFEM. 256
			EFEM. 257
			EFEM. 258
			EFEM. 259
			EFEM. 260
			EFEM. 261
			EFEM. 262
			EFEM. 263
			EFEM. 264
			EFEM. 265
			EFEM. 266
			EFEM. 267
			EFEM. 268
			EFEM. 269
			EFEM. 270
			EFEM. 271
			EFEM. 272
			EFEM. 273
			EFEM. 274
			EFEM. 275
			EFEM. 276
			EFEM. 277
			EFEM. 278
			EFEM. 279
			EFEM. 280
			EFEM. 281
			EFEM. 282
			EFEM. 283
			EFEM. 284
			EFEM. 285
			EFEM. 286
			EFEM. 287
			EFEM. 288
			EFEM. 289
			EFEM. 290
			EFEM. 291
			EFEM. 292
			EFEM. 293
			EFEM. 294
			EFEM. 295
			EFEM. 296
			EFEM. 297
			EFEM. 298
			EFEM. 299
			EFEM. 300
			EFEM. 301
			EFEM. 302
			EFEM. 303
			EFEM. 304
			EFEM. 305
			EFEM. 306
			EFEM. 307
			EFEM. 308
			EFEM. 309
			EFEM. 310
			EFEM. 311
			EFEM. 312
			EFEM. 313
			EFEM. 314
			EFEM. 315
			EFEM. 316
			EFEM. 317
			EFEM. 318
			EFEM. 319
			EFEM. 320
			EFEM. 321
			EFEM. 322
			EFEM. 323
			EFEM. 324
			EFEM. 325
			EFEM. 326
			EFEM. 327
			EFEM. 328
			EFEM. 329
			EFEM. 330
			EFEM. 331
			EFEM. 332
			EFEM. 333
			EFEM. 334
			EFEM. 335
			EFEM. 336
			EFEM. 337
			EFEM. 338
			EFEM. 339
			EFEM. 340
			EFEM. 341
			EFEM. 342
			EFEM. 343
			EFEM. 344
			EFEM. 345
			EFEM. 346
			EFEM. 347
			EFEM. 348
			EFEM. 349
			EFEM. 350
			EFEM. 351
			EFEM. 352
			EFEM. 353
			EFEM. 354
			EFEM. 355
			EFEM. 356
			EFEM. 357
			EFEM. 358
			EFEM. 359
			EFEM. 360
			EFEM. 361
			EFEM. 362
			EFEM. 363
			EFEM. 364
			EFEM. 365
			EFEM. 366
			EFEM. 367
			EFEM. 368
			EFEM. 369
			EFEM. 370
			EFEM. 371
			EFEM. 372
			EFEM. 373
			EFEM. 374
			EFEM. 375
			EFEM. 376
			EFEM. 377
			EFEM. 378
			EFEM. 379
			EFEM. 380
			EFEM. 381
			EFEM. 382
			EFEM. 383
			EFEM. 384
			EFEM. 385
			EFEM. 386
			EFEM. 387
			EFEM. 388
			EFEM. 389
			EFEM. 390
			EFEM. 391
			EFEM. 392
			EFEM. 393
			EFEM. 394
			EFEM. 395
			EFEM. 396
			EFEM. 397
			EFEM. 398
			EFEM. 399
			EFEM. 400
			EFEM. 401
			EFEM. 402
			EFEM. 403
			EFEM. 404
			EFEM. 405
			EFEM. 406
			EFEM. 407
			EFEM. 408
			EFEM. 409
			EFEM. 410
			EFEM. 411
			EFEM. 412
			EFEM. 413
			EFEM. 414
			EFEM. 415
			EFEM. 416
			EFEM. 417
			EFEM. 418
			EFEM. 419
			EFEM. 420
			EFEM. 421
			EFEM. 422
			EFEM. 423
			EFEM. 424
			EFEM. 425
			EFEM. 426
			EFEM. 427
			EFEM. 428
			EFEM. 429
			EFEM. 430
			EFEM. 431
			EFEM. 432
			EFEM. 433
			EFEM. 434
			EFEM. 435
			EFEM. 436
			EFEM. 437
			EFEM. 438
			EFEM. 439
			EFEM. 440
			EFEM. 441

Figura 22 Organização dos dados na Memória de Rascunho

Figura 23 Arranjo de um par de parâmetros
em um registro

O DETALHAMENTO DOS BLOCOS ASSINALADOS
COM UM * É VISTO A SEGUIR

Figura 24 Fluxograma da rotina "Recupera
Parâmetro e Votação Majoritária"
(continua)

Teste "Banco B válido"

Figura 24 Fluxograma da rotina "Recupera Parâmetro e Votação Majoritária" (cont.)

Teste "Parâmetro Votado"

" Votado = 1 "

Figura 24 Fluxograma da rotina "Recupera Parâmetro e Votação Majoritária" (cont.)

"Param → Banco B"

Figura 24 Fluxograma da rotina "Recupera Parâmetro e Votação Majoritária" (cont.)

Teste "Param = Banco B"

Figura 24 Fluxograma da rotina "Recupera Parâmetro e Votação Majoritária" (cont.)

xistência de erro na recepção. Os parâmetros discordantes são armazenados em posições análogas nos bancos 1, 2 e 3, devendo-se notar entretanto, que o conjunto final dos parâmetros votados fica armazenado sempre no banco 0.

Este armazenamento é feito dígito a dígito, pela leitura da memória temporária de maneira similar ao armazenamento das contagens Doppler descrito em 3.4.3.

3.4.5

Carregamento da Memória Interna

A modificação citada em 2.4, referente ao carregamento da Memória Interna pela Memória Externa em fita cassette será descrito a seguir. O programa de navegação, cuja extensão total será de 16K instruções de 8 bits será dividido em blocos de 1K instruções e armazenado na Memória Externa. Ao ser ativado o equipamento, o operador comanda o carregamento do primeiro bloco, após o qual ele é processado. Daí por diante, cada bloco é carregado por comandos gerados pela última instrução do bloco anterior, sem interferência do operador, sendo a seguir processado. A instrução final do último bloco gravado na fita cassette comanda o rebobinamento e, em seguida, o carregamento do primeiro bloco, reciclando assim automaticamente o processo iniciado pelo operador quando da ativação do equipamento.

Note-se que sempre que a fita estiver em movimento seja para a frente (carregamento) ou para trás (rebobinamento) a linha

de "Reset" da CPU C4004 estará acionada, mantendo-a inativa durante este tempo. Após carregado o bloco, a linha de "Reset" é liberada e o bloco tem o seu processamento iniciado a partir do endereço 0.

A Memória Externa em fita cassette será implementada com o "Standard Model 250 Digital Cassette Tape Transport & Bi-Phase-Level Adapter Board", cujo fabricante é a MFE Computer Access Systems. Seu diagrama em bloco é visto na figura 25, sendo suas principais características as seguintes:^{29,30}

- o controle de velocidade da fita é feito externamente, pelo utilizador, que utiliza o sinal "Tape Speed Control Clock", gerado a partir de uma trilha de relógio pré-gravada a 800 bits por polegada, o qual dispara um monoestável, "speed control one-shot", cuja saída controla a velocidade do mecanismo de acionamento da fita. A duração do pulso do mono determina esta velocidade. No nosso caso será utilizada a configuração vista na figura 25, de tal modo que o movimento para a frente será feito com velocidade de 10 ips e para trás de 40 ips. Os comandos que determinam a movimentação da fita são as entradas "Forward Go" e "Reverse Go";
- a leitura de dados da fita é proporcionada por 2 linhas: a primeira, "Data Output", fornece os dados recuperados da fita; a segunda, "Read Clock" é utilizada para gatilhar o registro de deslocamento do utilizador durante a operação de leitura. Note-se que o método de codificação adotado, "Bi-Phase-Level", gera um

Figura 25 Diagrama em bloco do "Standard Model 250 Digital Cassette Tape Transport & Bi-Phase Level Adapter Board"

bit 0 inicial em cada bloco gravado numa operação de escrita. Assim sendo, por ocasião da leitura de cada bloco, o primeiro bit deve ser abandonado;

- uma saída chamada "Optical End of Tape/ Beginning of Tape" fornece um pulso quando a fita está a cerca de 20 polegadas de qualquer de suas extremidades. Além disso, existe detecção de final de fita ou falta de cassette, que inibe os movimentos do motor.

A transferência de informações entre a Memória Externa e o processador está sujeita a erros. É absolutamente imprescindível que tais erros sejam detetados e, de algum modo corrigidos. Dois esquemas podem ser considerados:

- 1º) A adoção de um código de paridade, permitindo a detecção de um erro: neste caso teria que se prover, por "hardware", meios de reler o trecho comprometido.
- 2º) A utilização de um código com redundância suficiente para permitir a correção de um erro: neste caso, se pagará o preço de uma redução na capacidade de armazenamento na fita.

A segunda alternativa foi adotada no projeto, em virtude da ampla capacidade de armazenamento da Memória Externa, que atinge a 2,88 Megabits. Assim sendo, cada grupo de 8 bits constituintes de uma instrução será codificado num código de Hamming³¹ de 12 bits, o qual permite a correção de um erro neste grupo de bits.

A adoção de um código de 13 bits, que pos-

sibilitaria a correção de um erro e a detecção de 2 erros foi considerada desnecessária tendo em vista que a ocorrência de 2 erros num grupo de 13 bits seria observada a cada 7×10^8 passagens de satélite, à vista da especificação do fabricante, que garante uma taxa de erro do cassette melhor que 1 em 10^7 bits.

Os dados serão lidos do cassette bit a bit e introduzidos num registro de deslocamento de 12 bits, cujas saídas vão a um decodificador que regenera os 8 bits da instrução original. A cada grupo de 12 bits é gerado um pulso de escrita na Memória Interna na qual é então gravada a instrução correspondente.

Para esta operação de carregamento, as linhas de endereço da Memória Interna são provenientes das saídas de um contador módulo 1024 incrementado a cada 12 bits recebidos da fita. Note-se que durante a fase de processamento de um bloco, os circuitos de seleção de endereço colocam nas linhas de endereço da Memória Interna as saídas da P4008.

Os detalhes dos blocos componentes da figura 26 são vistos na figura 27. O fluxo - grama das rotinas que comandam o carregamento do bloco seguinte são mostradas na figura 28.

3.5 Rotinas adicionais do programa de navegação

Nas figuras 29, 30, 31 e 32 são vistas as rotinas do programa de navegação que não estão associadas a nenhum dos circuitos anteriormente descritos. São

Figura 26 Diagrama em bloco do circuito de carregamento da Memória Interna

Figura 27 Detalhamento dos blocos do circuito
de carregamento da Memória Interna
(continua)

SAIDAS DO REGISTRO DE DESLOCAMENTO

x_0	x_1	x_2	x_3	x_4	x_5	x_6	x_7	x_8	x_9	x_{10}	x_{11}
C_0	C_1	B_0	C_2	B_1	B_2	B_3	C_3	B_4	B_5	B_6	B_7

B_i ($0 \leq i \leq 7$) $\rightarrow$ BITS DA INSTRUÇÃO

$C_0 \rightarrow$ PARIDADE DE $x_0 x_2 x_4 x_6 x_8 x_{10}$

$C_1 \rightarrow$ PARIDADE DE $x_1 x_3 x_5 x_7 x_9 x_{11}$

$C_2 \rightarrow$ PARIDADE DE $x_3 x_4 x_5 x_6 x_{11}$

$C_3 \rightarrow$ PARIDADE DE $x_7 x_8 x_9 x_{10} x_{11}$

DECODIFICADOR DE HAMMING

Figura 27 Detalhamento dos blocos do circuito de carregamento da Memória Interna (cont.)

Figura 28 Fluxograma das rotinas de carregamento

elas, respectivamente:

- Navegação Estimada e Atualização do Relógio: executada a cada marca de tempo vinda do receptor, segundo o fluxograma mostrado. As subrotinas aritméticas e trigonométricas necessárias à sua execução (como também à do Algoritmo de Navegação) estão sendo desenvolvidas pela Universidade Federal do Rio Grande do Sul como foi citado em 3.3.
- Teste de Injeção: durante uma passagem de qualquer dos satélites da constelação pode ocorrer eventualmente uma injeção de dados em sua memória. Neste caso o programa deve decidir se os dados recebidos até o momento da injeção são ou não suficientes para a execução do Algoritmo de Navegação. Se não forem suficientes, todos os dados até então colhidos devem ser abandonados, reiniciando-se deste ponto a recuperação de uma nova mensagem.
- Teste de Suficiência de Dados: faz a verificação da existência de um conjunto suficiente de dados para a execução do Algoritmo de Navegação. Este conjunto mínimo é formado pelos 11 parâmetros fixos, 4 contagens Doppler e dos parâmetros efêmeros correspondentes a estas 4 contagens.
- Preparação para a Próxima Passagem: Coloca um 0 em todos os bits que determinam a validade dos parâmetros e contagens armazenados na Memória de Rascunho.

Figura 29 Fluxograma da rotina "Navegação Estimada e Atualização do Relógio"

Figura 29 Fluxograma da rotina "Navegação Estimada e Atualização do Relógio" (cont.)

Figura 30 Fluxograma da rotina "Teste de Injeção "

Figura 31 Fluxograma da rotina "Teste de suficiência de dados"

Figura 32. Fluxograma da rotina "Preparação para próxima passagem"

CAPÍTULO 4

CONSIDERAÇÕES FINAIS

O computador especializado aqui descrito foi projetado de modo a emprestar características totalmente automáticas ao receptor de navegação, tornando seu funcionamento independente da ação do utilizador em condições normais de operação. A interferência do operador será necessária apenas quando da ativação do equipamento e nas eventuais introduções de dados no computador.

Além disto, três das mais importantes opções existentes nos equipamentos disponíveis e que foram abolidas à vista do critério básico do projeto, poderão ser introduzidas através um circuito de interface e modificações simples no programa de navegação. São elas:

- a aquisição automática do rumo e da velocidade do navio, tornando os resultados da navegação estimada mais confiáveis que os obtidos com o sistema configurado;
- a previsão da próxima passagem do último satélite recebido: tal facilidade é essencial para a navegação de submarinos, que, apenas nas horas previstas para as passagens levantariam o periscópio, possibilitando deste modo a recepção dos sinais transmitidos pelo satélite;
- o cálculo da posição para o caso particular de uma estação fixa, situação em que podem ser consideradas diversas passagens de satélite com a finalidade de aumentar-se a precisão do resultado.

Por outro lado é ainda de interesse mencionar que, dependendo da previsão do número de unidades a fabricar, pode tornar-se atraente a alternativa de manter em ROMs de máscara programável certas rotinas cuja necessidade independa de aperfeiçoamentos que venham a ser introduzidos no programa de navegação, tais como as rotinas aritméticas, trigonométricas, de navegação estimada, atualização do reló-

gio, etc.

Quanto ao algoritmo de navegação, cuja implementação foi comentada em 3.3, pode-se dizer que os resultados obtidos até o presente fazem prever um tempo médio de processamento de aproximadamente 8 minutos, decorridos entre o final da passagem do satélite e a obtenção dos resultados. Tal cifra, comparada aos 2 minutos dos equipamentos que se utilizam de minicomputadores, é excelente, mesmo porque o navegador não se aperceberá deste retardo já que os cálculos de navegação estimada continuarão sendo executados durante o processamento do algoritmo de navegação, sendo apenas corrigidos ao final do algoritmo.

O custo de fabricação do computador está estimado em 1.500 dólares, incluído neste preço o processador e todos os periféricos exceto o receptor. Este reduzido custo foi o fator preponderante que permitiu fosse atingida a meta principal do projeto ou seja, a redução do preço de venda do equipamento completo abaixo do nível de 15.000 dólares. A fabricação do protótipo industrial já está sendo feita pela Avibrás Indústria Aeroespacial, sediada em São José dos Campos, tendo a referida empresa fixado em Cr\$... 86.000,00 o preço de venda do equipamento em produção regular.

As primeiras providências para a encomenda de uma cabeça de série de 5 unidades estão sendo tomadas pelo Ministério da Marinha. Espera-se porém que a maior aplicação do equipamento seja em navios mercantes, como por exemplo da Fronape, Docenave, etc.

Finalmente, cabe ressaltar que o subsídio governamental, consubstanciado na colaboração financeira do Banco Nacional do Desenvolvimento Econômico durante a fase de desenvolvimento, também concorreu para o baixo preço atingido, tendo em vista que parte substancial dos gastos com engenharia foram cobertos por aquela instituição através os contratos FUNTEC-130 e FUNTEC-139.

APÊNDICE ANAVEGAÇÃO POR SATÉLITESA-1 Elementos do Sistema Transit

O Sistema Transit é formado por 5 elementos principais, além do receptor de navegação. Estes elementos são:

- Os satélites: sua constelação é composta atualmente por 6 satélites em órbitas polares e circulares a uma altura de cerca de 1100 km sobre a superfície da Terra. Eles emitem duas frequências altamente estáveis, de valores nominais 400 e 150 MHz, sobre as quais são enviadas, moduladas em fase, as informações necessárias ao navegador. Possuem ainda uma memória que armazena seus parâmetros orbitais e um relógio que fornece marcas precisas de Tempo Universal. Assim sendo, à passagem de qualquer dos satélites o observador tem a possibilidade de calcular sua posição.
- As estações rastreadoras: sua função é a de assegurar permanentemente a precisão das informações transmitidas pelos satélites. A rede é formada por 4 estações que rastreiam todas as passagens de qualquer dos satélites e enviam os dados colhidos ao centro de computação.
- A estação de tempo: sua função é medir os erros existentes nas marcas de tempo transmitidas pelos satélites. Estes dados são também enviados ao centro de computação.
- O centro de computação: a partir das informações recebidas das estações rastreadoras e da estação de tempo, o centro faz a previsão das órbitas de cada satélite para as próximas 16 horas, transmitindo os resultantes parâmetros orbitais e sinais

de tempo à estação de injeção.

- A estação de injeção: sua função é a de transmitir aos satélites, armazenando em suas memórias os parâmetros orbitais referentes às próximas 16 horas e mais os comandos que regulam os seus relógios. Isto é feito, em média, a cada 12 horas.

A-2

Localização pelo Efeito Doppler

Um exemplo elementar que mostra a possibilidade da localização de um observador por meio do efeito Doppler é aqui visto.

Veja a figura 33 - Seja um trem passando por uma estrada de ferro numa trajetória retilínea com uma velocidade v e emitindo uma onda sonora de frequência f . Se quatro observadores imóveis, A, B, C, e D, medirem continuamente a frequência percebida por eles durante a passagem do trem, os gráficos resultantes serão os mostrados na figura 34.

O problema consiste em determinar as coordenadas dos observadores pela análise destas curvas. Sabe-se que ao exato momento em que o trem passa à frente de qualquer dos observadores corresponde a máxima taxa de variação da frequência percebida, a qual, nesse instante, iguala a frequência transmitida. Assim sendo, a ordenada x é calculada prontamente como

$$x_A = x_B = v \cdot T_A = v \cdot T_B$$

$$x_C = v \cdot T_C$$

$$x_D = v \cdot T_D$$

Por outro lado, sabe-se que quanto mais próximo da trajetória do trem está o observador, menor será o ângulo i , sendo válida a relação $y = \frac{h}{\tan i}$. A ambiguidade no sinal de y é óbvia, pois dois observadores colocados simetricamente em relação à trajetória

Figura 33 Exemplo elementar de localização pelo Efeito Doppler

Figura 34 Gráficos traçados pelos observadores A, B, C e D

ria obterão as mesmas curvas para o desvio Doppler. Considerando ainda que K é uma constante conhecida e que o observador é capaz de decidir pelo sinal correto de y , teremos

$$Y_A = -K/\tan i_A$$

$$Y_B = K/\tan i_B$$

$$Y_C = K/\tan i_C = 0$$

$$Y_D = -K/\tan i_D$$

Se substituirmos o trem por um satélite artificial, sua trajetória retilínea por uma órbita elíptica, a onda sonora por uma onda eletromagnética e o observador fixo por um navegante colocado num navio em movimento teremos descrito de modo simplificado a navegação por satélites artificiais.

Na verdade, esta técnica, que se baseia em apenas um ponto da curva, sendo sujeita portanto a erros consideráveis, foi de há muito superada por métodos mais sofisticados que utilizam toda a curva do desvio Doppler através de uma técnica iterativa de ajustamento pelos mínimos quadrados.

APÊNDICE BREPERTÓRIO DE INSTRUÇÕES DO MCS-4B-1 Instruções de máquina

Mnemônico	Código Binário		Descrição
NOP	0 0 0 0	0 0 0 0	Nenhuma operação.
JCN	0 0 0 1	$C_1 C_2 C_3 C_4$	Salte para o endereço.
	$A_2 A_2 A_2 A_2$	$A_1 A_1 A_1 A_1$	$A_2 A_2 A_2 A_2 A_1 A_1 A_1 A_1$ se a condição $C_1 C_2 C_3 C_4$ (*) é verdadeira. Caso contrário, salte uma instrução.
FIN	0 0 1 1	R R R 0	Envia o conteúdo do par 0 de registros como um endereço. O dado adquirido é colocado no par RRR de registros.
SRC	0 0 1 0	R R R 1	Envia o conteúdo do par RRR de registros à ROM e RAM nos tempos X_2 e X_3 do ciclo de instrução.
JIN	0 0 1 1	R R R 1	Envia o conteúdo do par RRR de registro nos tempos A_1 e A_2 do ciclo de instrução.

(*) $C_1 = 1$ inverte a condição do salto.

$C_2 = 1$ salte se o acumulador é zero.

$C_3 = 1$ salta se o "carry" é 1.

$C_4 = 1$ salta se o sinal de teste é 0.

Mnemônico	Código Binário		Descrição
JUN	0 1 0 0	$A_3 A_3 A_3 A_3$	Salte para o endereço.
	$A_2 A_2 A_2 A_2$	$A_1 A_1 A_1 A_1$	$A_3 A_3 A_3 A_3 A_2 A_2 A_2 A_2 A_1 A_1 A_1 A_1$ A_1
FIM	0 0 1 0	R R R O	Introduza os dados D_2
	$D_2 D_2 D_2 D_2$	$D_1 D_1 D_1 D_1$	$D_2 D_2 D_2$ $D_1 D_1 D_1 D_1$ no par RRR de registros (*).
JMS	0 1 0 1	$A_3 A_3 A_3 A_3$	Salte para o endereço.
	$A_2 A_2 A_2 A_2$	$A_1 A_1 A_1 A_1$	$A_3 A_3 A_3 A_3 A_2 A_2 A_2 A_2 A_1 A_1 A_1 A_1$ A_1 e guarde o endereço antigo.
INC	0 1 1 0	R R R R	Incremente o conteúdo do registro RRRR (*).
ISZ	0 1 1 1	R R R R	Incremente o conteúdo do registro RRRR e salte para o endereço A_2
	$A_2 A_2 A_2 A_2$	$A_1 A_1 A_1 A_1$	$A_2 A_2 A_2 A_1 A_1 A_1 A_1$ se o resultado for 0. Em caso contrário, salte uma instrução.
ADD	1 0 0 0	R R R R	Some o conteúdo do registro RRRR com o acumulador, com "carry".
SUB	1 0 0 1	R R R R	Subtraia o conteúdo do registro RRRR do acumulador, com "borrow".

(*) RRR é o endereço de um dos 8 pares de registros da CPU.

RRRR é o endereço de um dos 16 registros da CPU.

Mnemônico	Código Binário		Descrição
LD	1 0 1 0	R R R R	Carregue o conteúdo do registro RRRR no acumulador.
XCH	1 0 1 1	R R R R	Troque os conteúdos do registro RRRR e acumulador.
BBL	1 1 0 0	D D D D	Desça 1 nível na pilha de endereços e carregue DDDD no acumulador.
LDM	1 1 0 1	D D D D	Carregue DDDD no acumulador.

B-2 Instruções de Entrada e Saída e de RAM

WRM	1 1 1 0	0 0 0 0	Escreva o conteúdo do acumulador no caracter da Memória Principal de RAM previamente selecionado.
WMP	1 1 1 0	0 0 0 1	Escreva o conteúdo do acumulador na porta de saída de RAM previamente selecionada.
WRR	1 1 1 1	0 0 1 0	Escreva o conteúdo do acumulador na porta de saída de ROM previamente selecionada.
WR0	1 1 1 0	0 1 0 0	Escreva o conteúdo do acumulador no caracter 0 da Memória de Status de RAM previamente selecionada.
WR1	1 1 1 0	0 1 0 1	Escreva o conteúdo do acumulador no caracter 1 da Memória de Status de RAM previamente selecionada.

Mnemônico	Código Binário		Descrição
WR2	1 1 1 0	0 1 1 0	Escreva o conteúdo do acumulador no caracter 2 da Memória de Status de RAM previamente selecionada.
WR3	1 1 1 0	0 1 1 1	Escreva o conteúdo do acumulador no caracter 3 da Memória de Status de RAM previamente selecionada.
SBM	1 1 1 0	1 0 0 0	Subtraia o caracter da memória principal de RAM previamente selecionado do acumulador com "borrow".
RDM	1 1 1 0	1 0 0 1	Leia o caracter de Memória Principal de RAM previamente selecionado para o acumulador.
RDR	1 1 1 0	1 0 1 0	Leia o conteúdo da porta de entrada de ROM previamente selecionada para o acumulador.
ADM	1 1 1 0	1 0 1 1	Some o caracter de Memória Principal de RAM previamente selecionado ao acumulador com "carry".
RDO	1 1 1 0	1 1 0 0	Leia o caracter 0 da Memória de Status de RAM previamente selecionado para o acumulador.

Mnemônico	Código Binário		Descrição
RD1	1 1 1 0	1 1 0 1	Leia o caracter 1 da Memória de Status de RAM previamente selecionado para o acumulador.
RD2	1 1 1 0	1 1 1 0	Leia o caracter 2 da Memória de Status de RAM previamente selecionado para o acumulador.
RD3	1 1 1 0	1 1 1 1	Leia o caracter 3 da Memória de Status de RAM previamente selecionado para o acumulador.
B-3	<u>Instruções de Acumulador</u>		
CLB	1 1 1 1	0 0 0 0	Zere acumulador e "carry".
CLC	1 1 1 1	0 0 0 1	Zere "carry".
IAC	1 1 1 1	0 0 1 0	Incremente o acumulador.
CMC	1 1 1 1	0 0 1 1	Complemente "carry".
CMA	1 1 1 1	0 1 0 0	Complemente o acumulador.
RAL	1 1 1 1	0 1 0 1	Gire para a esquerda.
RAR	1 1 1 1	0 1 1 0	Gire para a direita.
TCC	1 1 1 1	0 1 1 1	Transmita o "carry" ao acumulador e zere o "carry".
DAC	1 1 1 1	1 0 0 0	Decremente o acumulador.
TCS	1 1 1 1	1 0 0 1	Transfira a subtração do "carry" e zere "carry".

Mnemônico	Código Binário		Descrição
STC	1 1 1 1	1 0 1 0	Faça "carry" = 1.
DAA	1 1 1 1	1 0 1 1	Faça o ajuste decimal do acumulador.
KBP	1 1 1 1	1 1 0 0	Converta o conteúdo do acumulador de um código de 1 em 4 para um código binário.
DCL	1 1 1 1	1 1 0 1	Designa a linha de comando.

BIBLIOGRAFIA

1. Guier, W.H., The tracking of satellites by Doppler methods, Proc. of the First International Space Science Symposium, Nice, 1960.
2. Weiffenbach, G.C., Measurement of the Doppler shift of radio transmissions from satellites, Proc. of the IRE, vol. 48 no. 4, April 1960, pp. 750 a 754.
3. Guier, W.H., Satellite Navigation Using Integral Doppler Data, The AN/SRN-9 Equipment, Journal of Geophysical Research, December 15, 1966, pp. 5903 a 5910.
4. Newton, R.R., The Navy Navigation Satellite System, Space Research VII, Vol.2, 1966.
5. Stansell Jr., T.A., The Navy Navigation Satellite System: Description and Status, Navigation, vol. 15 no. 3, Fall 1968, pp. 229 a 243.
6. Clark, J.F., A Second Generation Satellite Navigation Tool, Magnavox Research Laboratories, February 25, 1971.
7. Hart, W.E., Satellite navigation as an aid to ocean surveying, Naval Oceanographic Office, IR 68-51, July 1968.
8. Stansell Jr., T.A., Using the Navy Navigation Satellite System, Second Symposium on Manned Deep Submergence Vehicles, National Marine Navigation Meeting, Institute of Navigation, November 4, 1969.
9. Talwani, M., Experiences with U.S. Navy's Navigation Satellite System, First Marine Geodesy Symposium, September 28/30, 1966.
10. Glish, J., A Closed-form Solution for Doppler Satellite Navigation, IEEE Trans. on Aerospace and Electronic Systems, Vol. AES-7 no.5, September 1971, pp. 875/878.
11. Moffett, J.B. (Ed.), Program Requirements for Two-Minute Integrated Doppler Satellite Navigation Solution, APL-JHU, TG 819-1 (Rev. 2), July 1973.

12. Nassar, M.M., Program Dopsats, Phased Least Squares Adjustment of Doppler Satellite Observations for a Single Motionless Tracking Station, Department of Surveying Engineering, University of New Brunswick, Canada, June 1972.
13. Guier, W.H. e Weiffenbach, G.C., A Satellite Doppler Navigation System, Proc. of the IRE, vol. 48 no. 4, April 1960, pp. 507 a 516.
14. Newton, R.R., Everyman's Doppler Satellite Navigation System, APL-JHU, TG 590, July 1964.
15. ———, Technical Manual, Operation and Service Instructions for Satellite Navigation System MX702A/hp, Magnavox Research Laboratories, January 1972, R-4247.
16. ———, Technical Report for an Integrated Marine Navigation System, Satellite Positioning Corporation, May 1969.
17. Smith, H., Impact of LSI on Micro Computer and Calculator Chips, The Intel Memory Design Handbook, August 1973.
18. ———, The Economics of Change, North American Rockwell Microelectronics Company, May 1971.
19. Sideris, G., Microcomputers Muscle In, Electronics, March 1, 1973, Vol. 46 no. 5, pp. 81 a 87.
20. Faggin, F. e Hoff, M.E., Standard Parts and Custom Design Merge in Four-chip Processor Kit, Electronics, April 24, 1972, Vol. 45 no. 9, pp. 112 a 116.
21. Gladstone, B., Designing with Microprocessors Instead of Wired Logic Asks More of Designers, Electronics, October 11, 1973, Vol. 46 no. 21, pp. 91 a 104.
22. Lewis, D.R. e Siena, W.R., Microprocessor or Random Logic?, Electronic Design, September 1, 1973, Vol. 21 no. 18, pp. 106 a 110.

23. Altman, L., Single-chip Microprocessors Open up a New World of Applications, Electronics, April 18, 1974, Vol. 47 no.8, pp. 63 e 64.
24. ———, MCS-4 Micro-Computer Set Users Manual, Intel Corporation, February 1973, Rev. 4.
25. ———, Data Catalog, Intel Corporation, October 1973.
26. Stansell Jr., T.A., An Integrated Geophysical Navigation System Using Satellite Derived Position Fixes, Offshore Technology Conference, OTC 1397, preprint, 1971.
27. Rosa, N.B. e Saad, A.C., Experiência no Desenvolvimento de Microcomputador Destinado à Orientação por Satélites Artificiais do U.S. Navy Navigation System, Anais do VI Congresso Nacional de Processamento de Dados, SUCESU, pp. 173 a 193, Outubro 1973.
28. Rosa, N.B., Software para programação de microcomputador destinado a orientação por satélites artificiais. Tese de Mestrado, Dezembro 1973, PUC-RJ.
29. ———, Operation and Interface Manual, Model 250 Digital Cassette Tape Transport, MFE Computer Access Systems, January 1973.
30. ———, Model 250 Bi-Phase-Level Adapter Board Interface Requirements, MFE Computer Access Systems, May 1972.
31. Hamming, R.W., Error Detecting and Error Correcting Codes, The Bell System Technical Journal, April 1950, vol. XXIX no. 2, pp. 147 a 160.

Tese apresentada aos Senhores:

Tarcisio Jorge Caldas Pereira
(Orientador)

Geraldo Fernando Guidacci da Silveira

Michel Jean Georges Brunet

Newton Braga Rosa

Visto e permitida a impressão

Rio de Janeiro, /08/1974

Coordenador dos Programas de Pós-Graduação
e Pesquisas do Centro Técnico-Científico